



I/O System Design

معالجات صغيرة

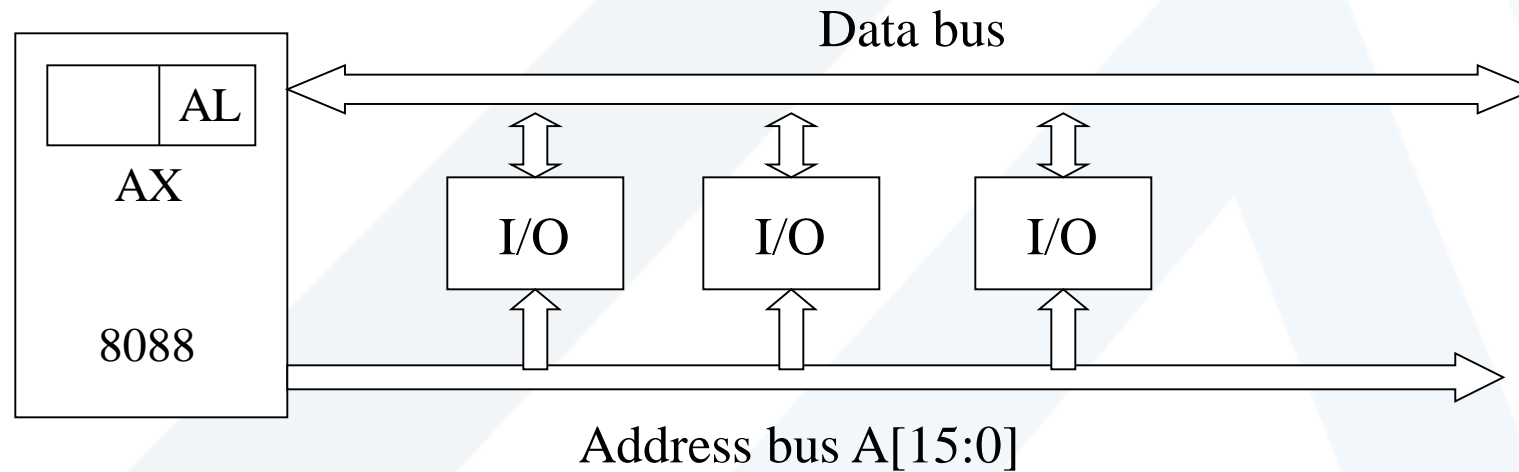
تصميم نظام الدخل/الخرج

□ 65,536 بوابة دخل خرج

□ نقل البيانات من وإلى المعالج عن طريق باص البيانات data bus

□ استخدام باص العناوين A[15:0] لتحديد عنوان البوابة

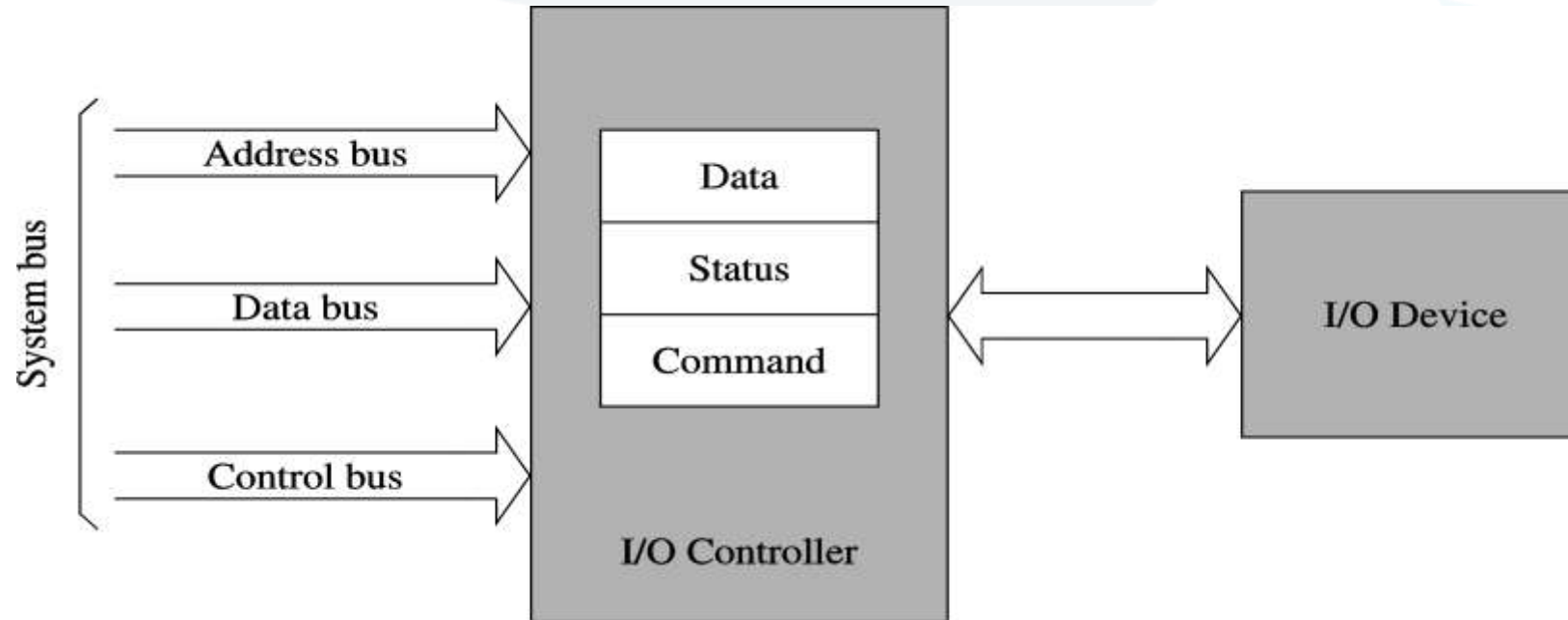
□ المسجل AL (أو AX) يستقبل بيانات الدخل أو يقدم بيانات الخرج



مدخل

- تستخدم أجهزة I/O لتحقيق هدفين أساسيين:
 - الاتصال بالعالم الخارجي
 - لتخزين البيانات data.
- تعمل متحكمات I/O كواجهة ملائمة بينية تتوسط باص النظام systems bus وأجهزة الـ I/O .
 - تحرر المعالج من الاهتمام بالتفاصيل الداراتية المتعلقة بهذه الأجهزة.
 - تهتم بالملاءمة الداراتية.
- لمتحكمات الـ I/O ثلاثة أنواع من المسجلات:
 - بيانات Data
 - أمر Command
 - حالة Status

مدخل



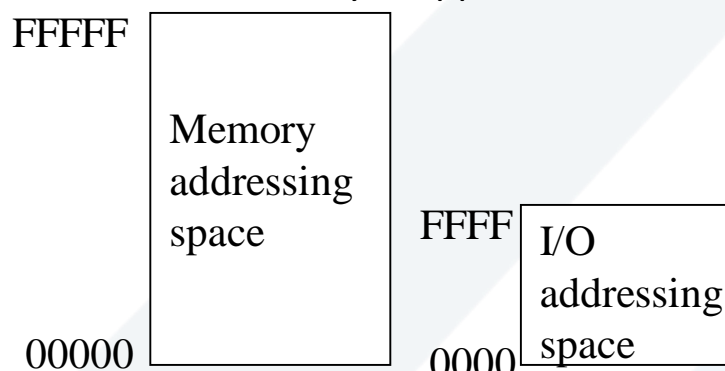
- نحتاج للاتصال بأجهزة الـ I/O إلى:
- إمكانية الوصول إلى مختلف المسجلات المذكورة (data, status,..).
- يعتمد الوصول على تخطيط الـ I/O (I/O mapping)
- الذي أخذ شكلين أساسيين هما: 6-100
- الدخل/الخرج وفق تخطيط الذاكرة Memory-mapped I/O
- الدخل/الخرج المستقل Isolated I/O
- هنالك ثلاث أنماط من بروتوكولات الاتصال (to send data, ...)
- الدخل الخرج المبرمج Programmed I/O
- النفاذ المباشر إلى الذاكرة Direct memory access (DMA)
- الدخل الخرج المقاد بالمقاطعة Interrupt-driven I/O

الوصول إلى أجهزة I/O

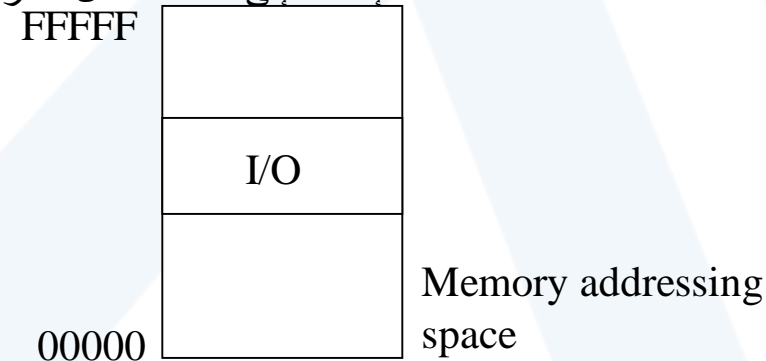
Accessing I/O Devices



- تخطيط عنوان I/O address mapping
- I/O وفقاً لتخطيط الذاكرة Memory-mapped I/O
 - القراءة والكتابة شبيهة بالقراءة والكتابة من وفي الذاكرة.
 - استخدام نفس إشارات القراءة read والكتابة write.
 - معظم المعالجات تستخدم هذا التخطيط أي I/O mapping.
- الدخل الخرج المستقل Isolated I/O:
 - حيز عناوين I/O مستقل
 - إشارات قراءة وكتابة مستقلة.
 - تدعم معالجات Pentium الخل الخرج المستقل isolated I/O.
- يخصص حيز عناوين مقداره 64 كيلوبايت 64 KB address space
- يسمح بأية تشكيلة من تشكيلات 8-, 16- and 32-bit I/O ports
- إضافة إلى دعمه الدخل الخرج وفقاً لتخطيط الذاكرة memory-mapped I/O.



Direct I/O



Memory-mapped I/O

I/O الوصول إلى أجهزة

Accessing I/O Devices

• الوصول إلى بوابات I/O في معالجات 80x86

• تعليمات Register I/O instructions

in accumulator, port8 ; direct format

• الوصول إلى أول 256 بوابة.

in accumulator, DX ; indirect format

• DX تعطي عنوان البوابة port address

• تعليمات البلوك Block I/O instructions

• **ins and outs**

• ليس لها حدود - no operands - كما هو عليه الحال في تعليمات السلاسل.

• **Ins: عنوان البوابة في DX**، وعنوان الذاكرة في DI(E):ES.

• **Outs: عنوان البوابة في DX**، وعنوان الذاكرة في SI(E):ES.

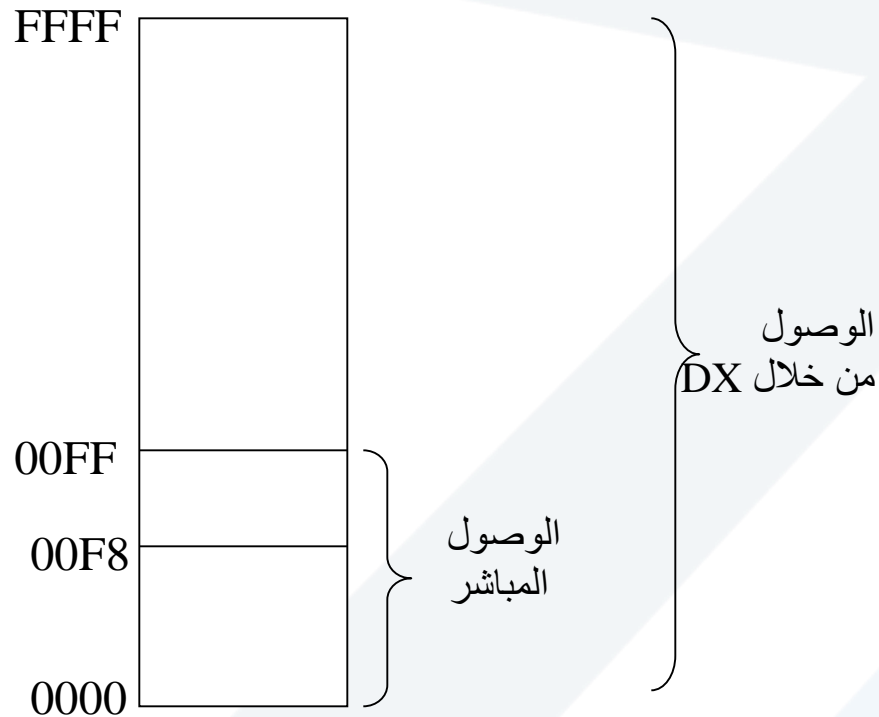
• كما أننا نستطيع استخدام **rep** من أجل بلوك من البيانات.

حيز عناوين البوابات في المعالج 8088

8088 Port Addressing Space

□ حيز العنوان Addressing Space

□ الوصول المباشر من خلال التعليمات التالية:

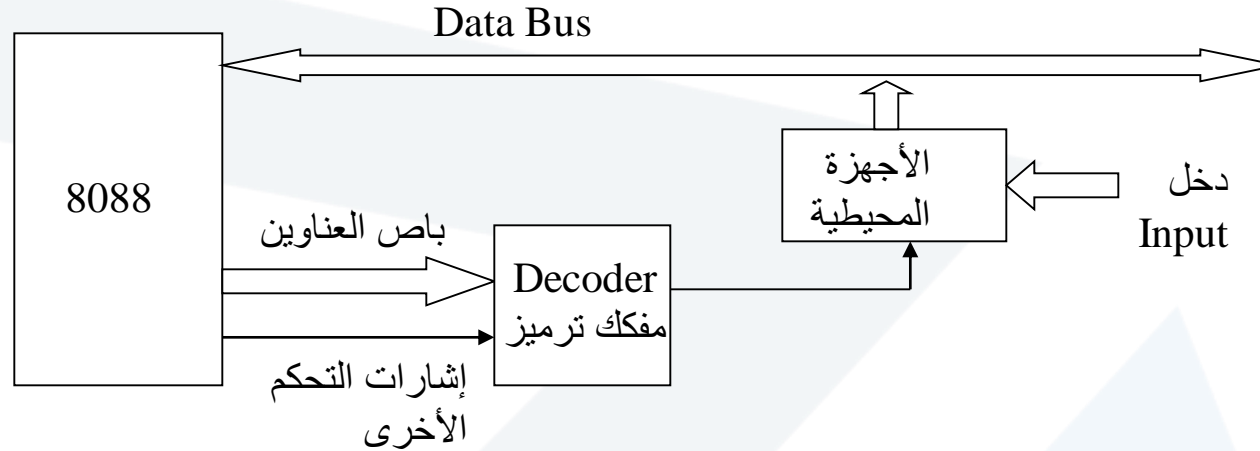


```
IN    AL,    80H
IN    AX,    6H
OUT   3CH,   AL
OUT   0A0H,  AX
```

□ الوصول من خلال المسجل DX

```
IN    AL,    DX
IN    AX,    DX
OUT   DX,    AL
OUT   DX,    AX
```

Input Port Implementation



— خرج الأجهزة المحيطية عالي الممانعة عند عدم اتصال المعالج مع بوابة الدخل.

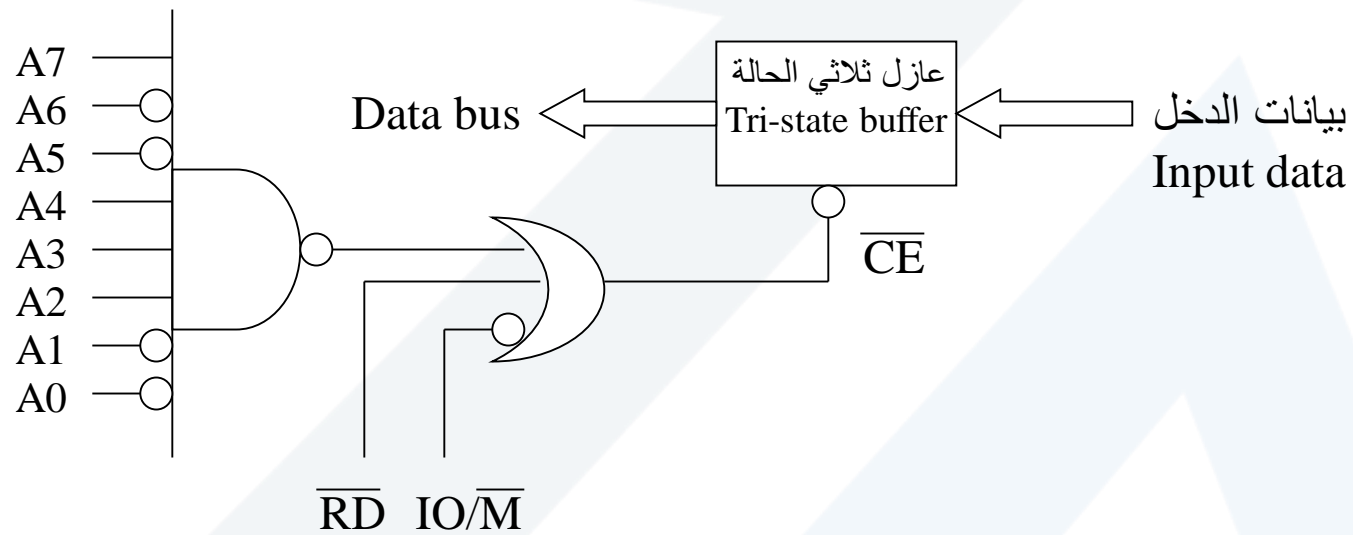
— عند اتصال المعالج مع بوابة الخرج تنقل الأجهزة المحيطية بيانات الإدخال إلى باص بيانات الـ CPU

— تتحكم دائرة فك الترميز بمنح ممانعة الخرج قيمة عالية وبنقل بيانات الدخل إلى باص البيانات.

تتفيذ بوابة دخل Input Port Implementation

□ التتفيذ الداراتي Circuit Implementation

— بفرض أن عنوان بوابة الدخل هو 9CH



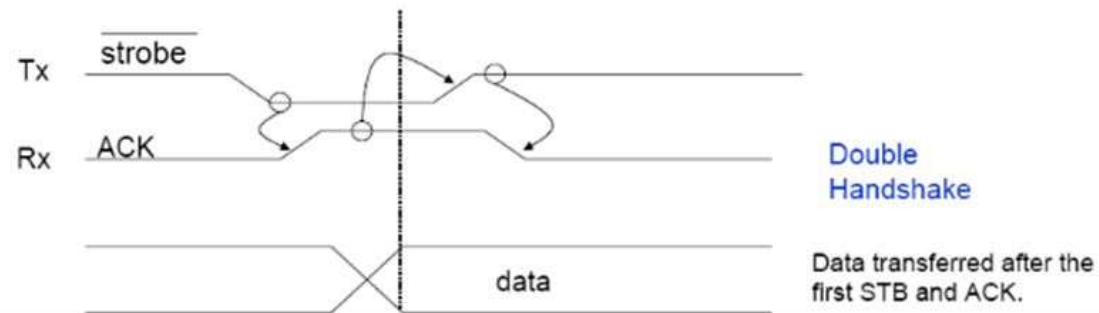
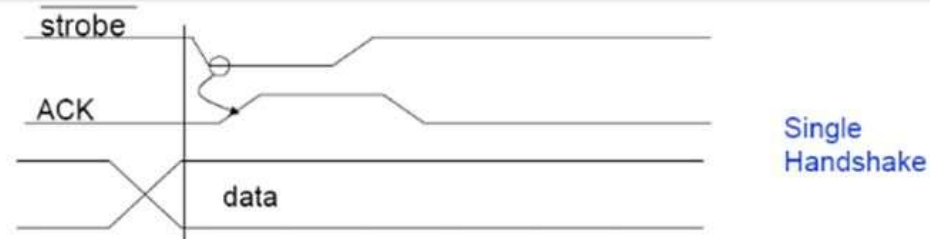
طرق تبادل البيانات التفرعي

1. الإدخال الإخراج البسيطين Simple I/O.
2. الإدخال الإخراج النبضي البسيط Simple Strobed I/O.
3. استخدام المصافحة الأحادية Single Handshake I/O.
4. استخدام المصافحة الثنائية Double Handshake I/O.

أنواع الربط التفرعي



Handshaking for I/O



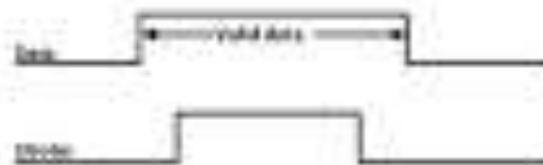
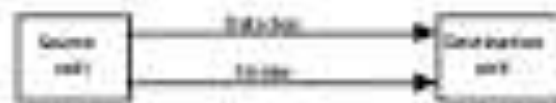
أنواع الربط التفرعي

Strobe Control

- * Employs a single control line to time each transfer
- * The strobe may be activated by either the source or the destination unit

Source-Initiated Strobe for Data Transfer

Block Diagram

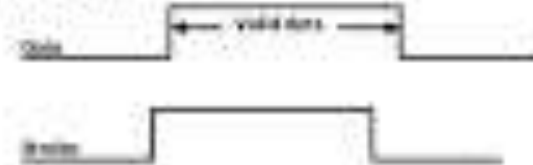


Destination-Initiated Strobe for Data Transfer

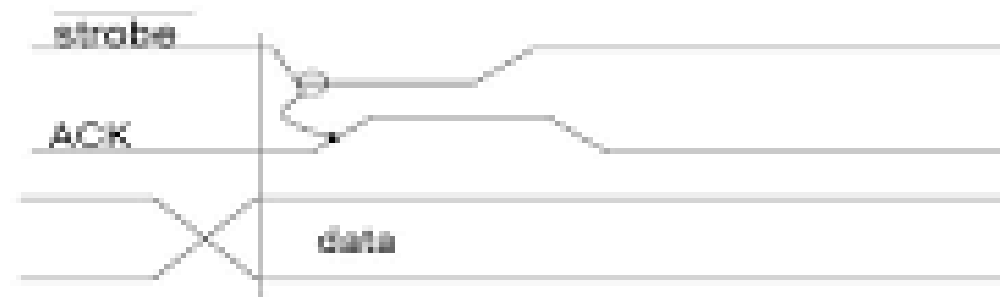
Block Diagram



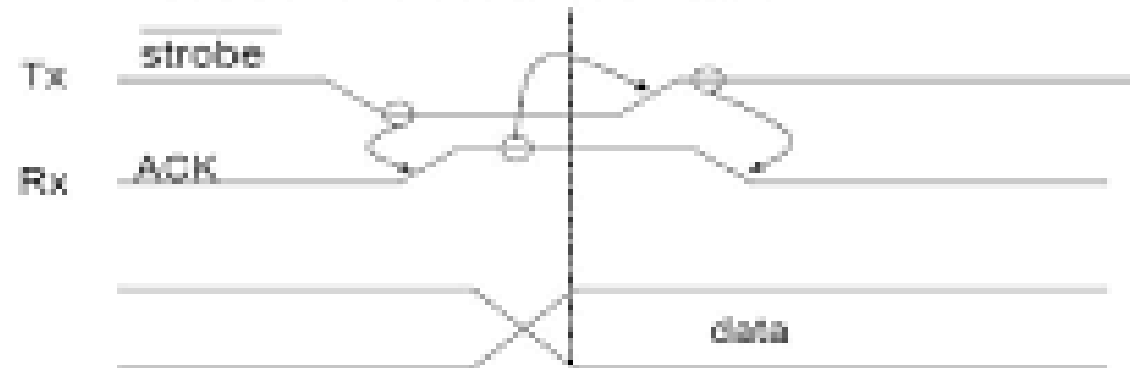
Timing Diagram



المصافحة الأحادية والثنائية

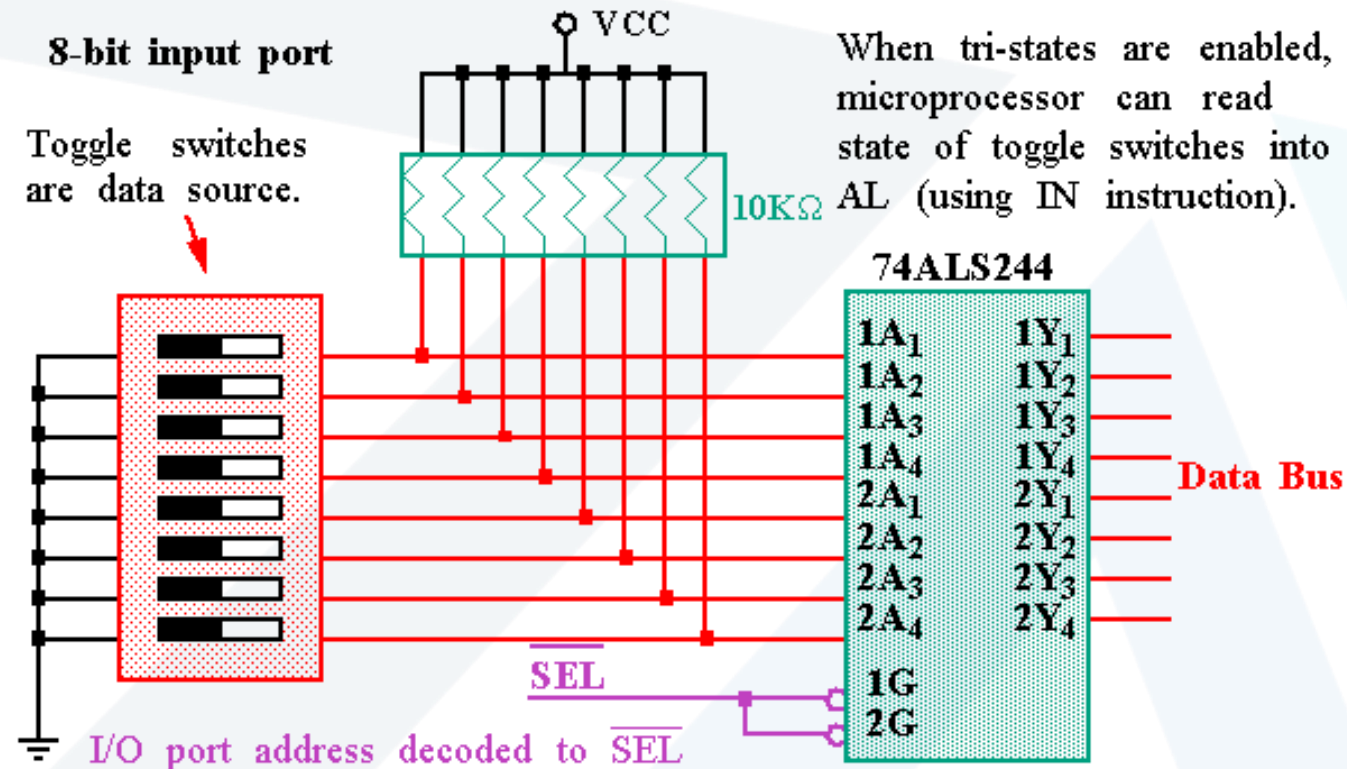


SINGLE HANDSHAKE INPUT/OUTPUT



DOUBLE HANDSHAKE INPUT/OUTPUT

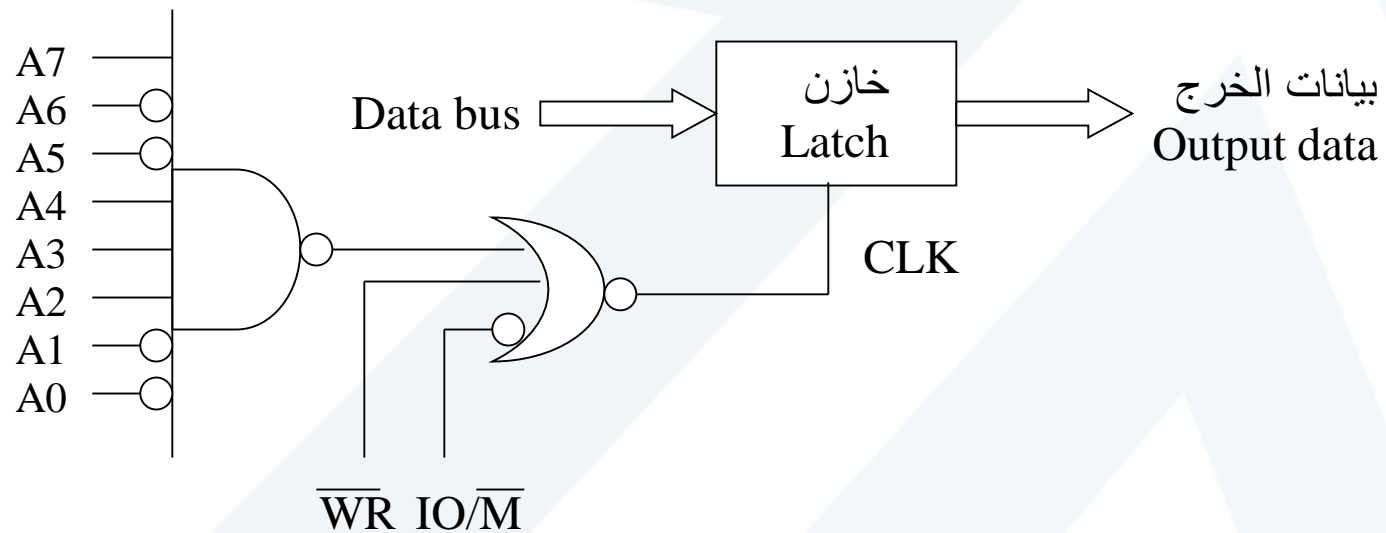
تتفيذ بوابة دخل Input Port Implementation



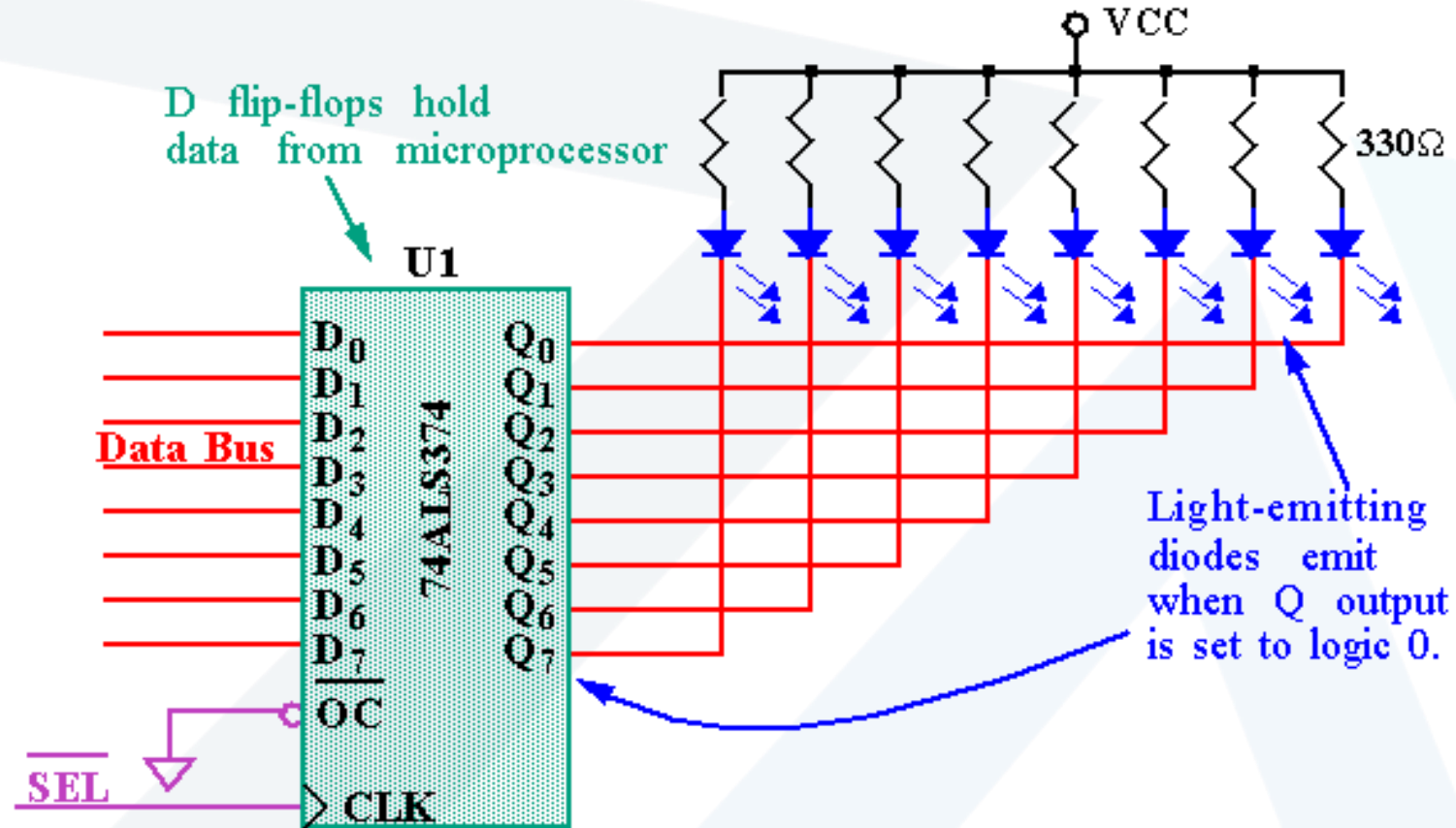
تتفيذ بوابة خرج Output Port Implementation

النتفيذ الداراتي Circuit Implementation

بفرض عنوان بوابة الخرج هو 9CH.

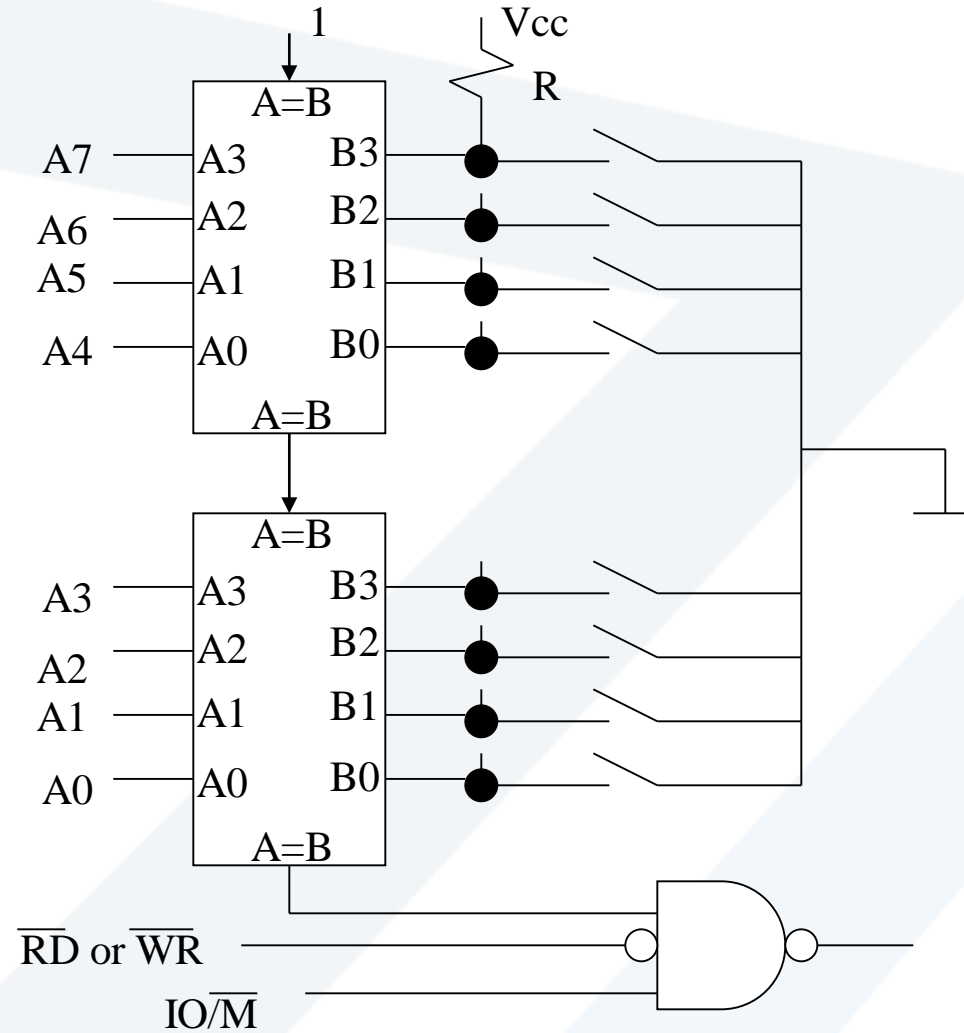


تتفيذ بوابة خرج Output Port Implementation





مفكك ترميز بوابة متغير





مثال على أجهزة I/O Device I/O

• لوحة المفاتيح Keyboard

- يسمح متحكم لوحة المفاتيح ويحدد

- ضغطات المفاتيح وتركها. Key depressions and releases

- يزودنا بمعرف المفتاح كشفرة مسح scan code

- يمكننا النظر إلى شيفرة المسح كرقم تسلسلي يحدد المفتاح

- تعتمد شيفرة مسح المفتاح على موقعه على لوحة المفاتيح

- ليس له علاقة بقيمة ASCII الموافقة للمفتاح

- يحقق من خلال بوابة تفرعية سعة 8-BitK 8-bit parallel I/O port

- يمكن تحقيق ذلك من خلال الوحدة PPI 8255

I/O Device أمثال على أجهزة الـ



• تمتلك الوحدة 8255 PPI ثلاث مسجلات بعرض 8-bit

- Port A (PA)
- Port B (PB)
- Port C (PC)

• بفرض عناوين البوابة كما يلي

8255 register

Port address

PA (input port) 60H

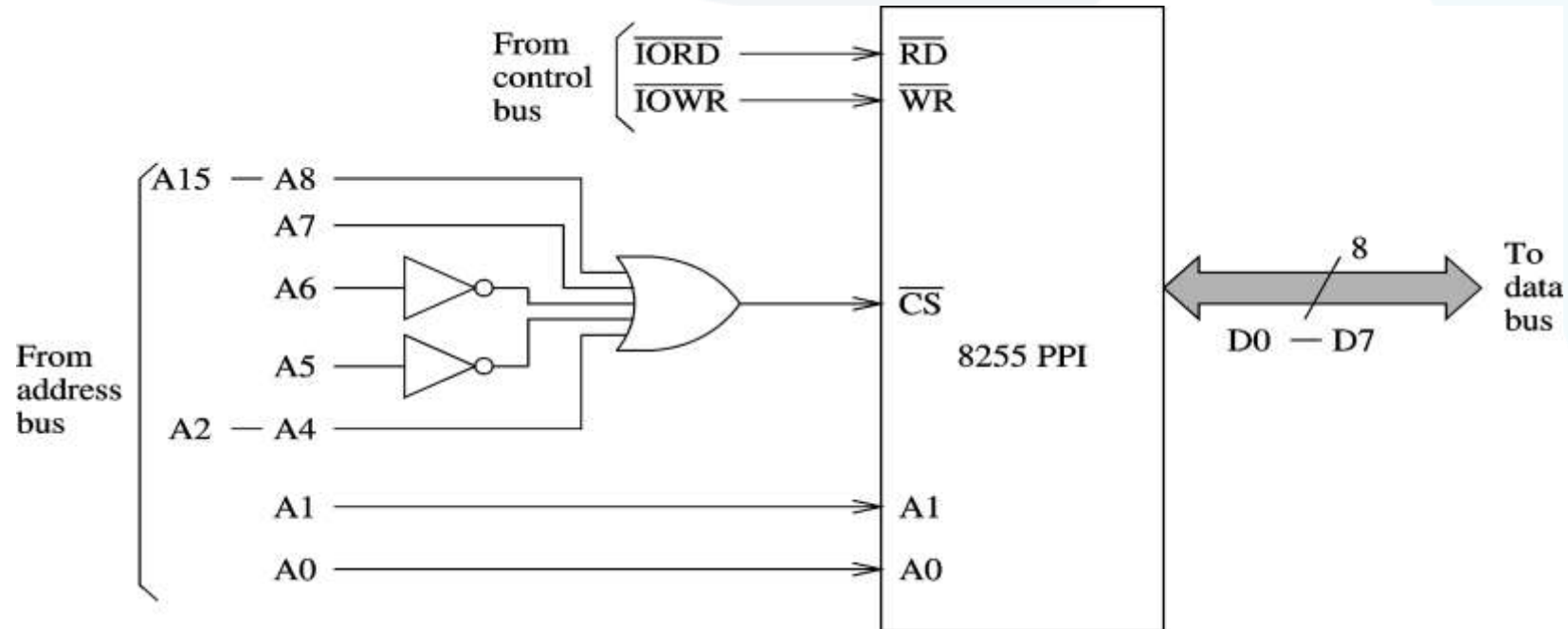
~~PB (output port) 61H~~

PC (input port) 62H

Command register 63H

مثال على أجهزة I/O Device I/O

وصل بوابات 8255 I/O ports





مثال على أجهزة الـ I/O Device I/O

- يتشابه تخطيط بوابات الدخل الخرج مع تخطيط الذاكرة :
 - تخطيط جزئي Partial mapping
 - تخطيط كلي Full mapping
- يمكننا قراءة حالة وشيفرة مسح لوحة المفاتيح عبر البوابة 60H
 - هنالك شيفرة مسح من 7-bit
 - PA0 – PA6
 - معرفة حالة المفتاح من خلال PA7
 - PA7 = 0 – key depressed
 - PA0 = 1 – key released

نقل بيانات الـ I/O I/O Data Transfer

- تسير عملية نقل البيانات عبر طورين:

- طور نقل البيانات

- ويمكن تحقيقه

- وحدات الدخل الخرج المبرمجة Programmed I/O

- DMA

- طور الإشعار من خلال:

- وحدات الدخل الخرج المبرمجة Programmed I/O

- المقاطعة Interrupt

- التقنيات الأساسية الثلاث Three basic techniques

- Programmed I/O

- DMA

- Interrupt-driven I/O

نقل بيانات الـ I/O Data Transfer

- الدخول المبرمج Programmed I/O
- ينفذ من خلال فترات الانتظار busy-waiting
- تسمى العملية بالاستفسار *polling*

• مثال Example

- تتضمن قراءة مفتاح من لوحة المفاتيح:
- انتظار خانة PA7 لتأخذ القيمة low
- لتشير إلى أنه قد تم ضغط أحد المفاتيح
- قراءة شيفرة المفتاح
- ترجمتها إلى قيمة الـ ASCII الموافقة
- الانتظار حتى ترك المفتاح.

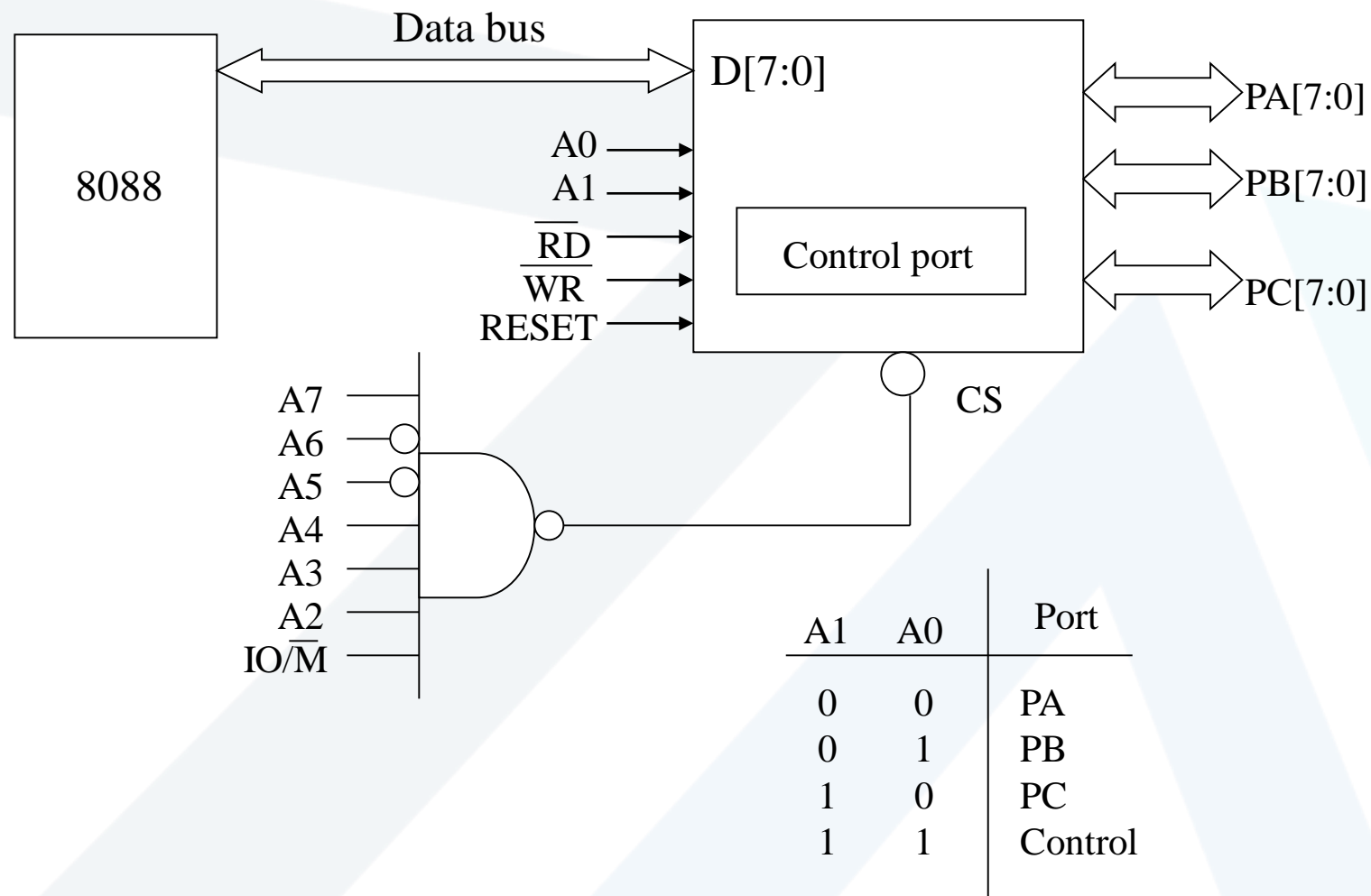
الوحدة المحيطية البينية القابلة للبرمجة 8255

8255 Programmable Peripheral Interface

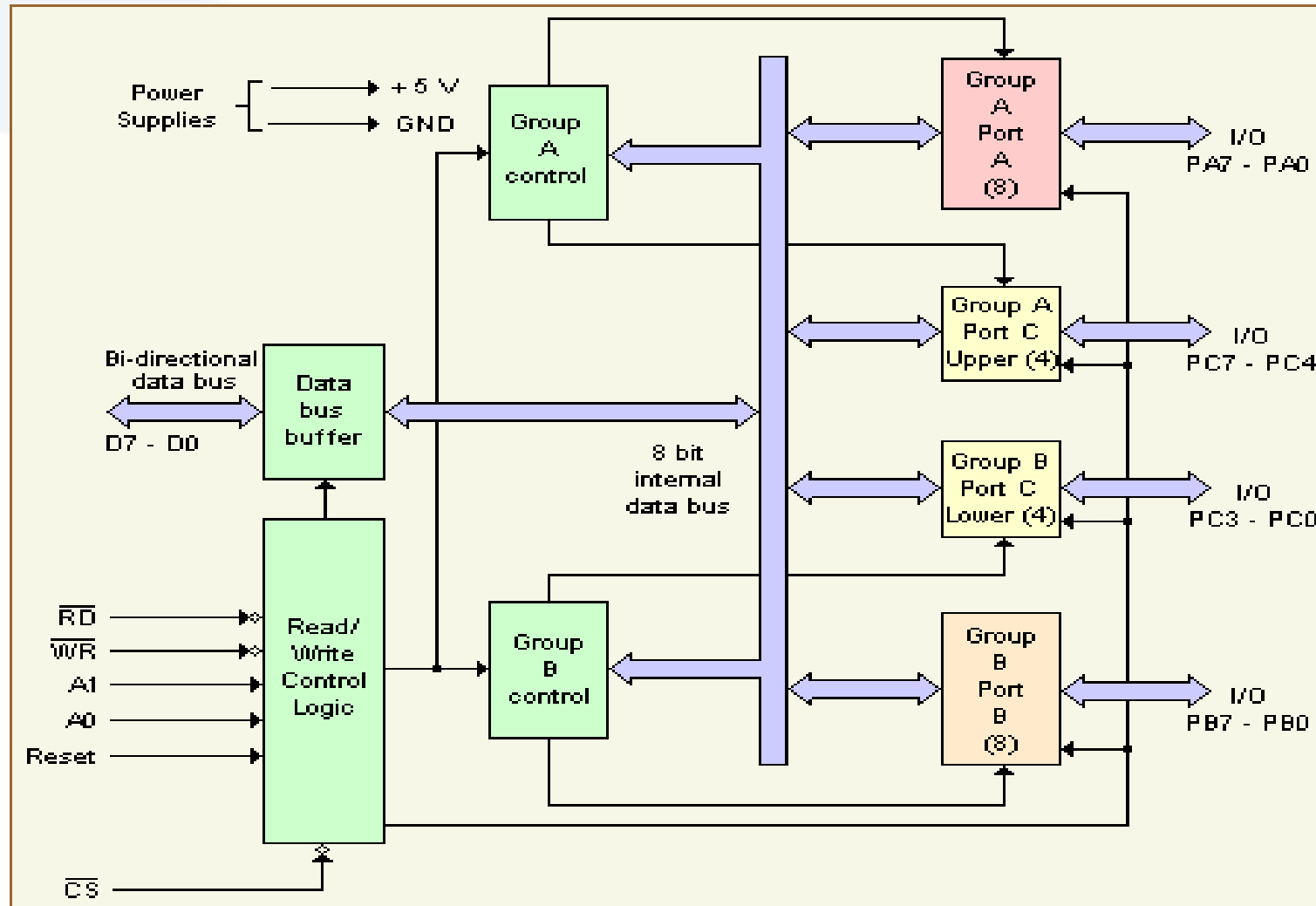


الوحدة المحيطية البينية القابلة للبرمجة 8255

8255 Programmable Peripheral Interface

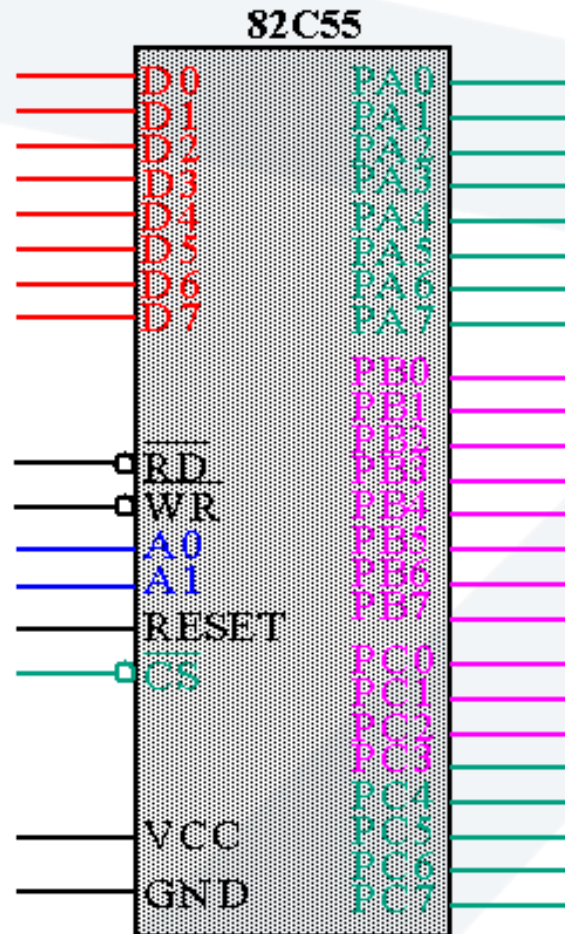


المخطط الصندوقي



الوحدة المحيطية البينية القابلة للبرمجة 8255

8255 Programmable Peripheral Interface



Group A

Port A (PA7-PA0) and upper half of port C (PC7 - PC4)

Group B

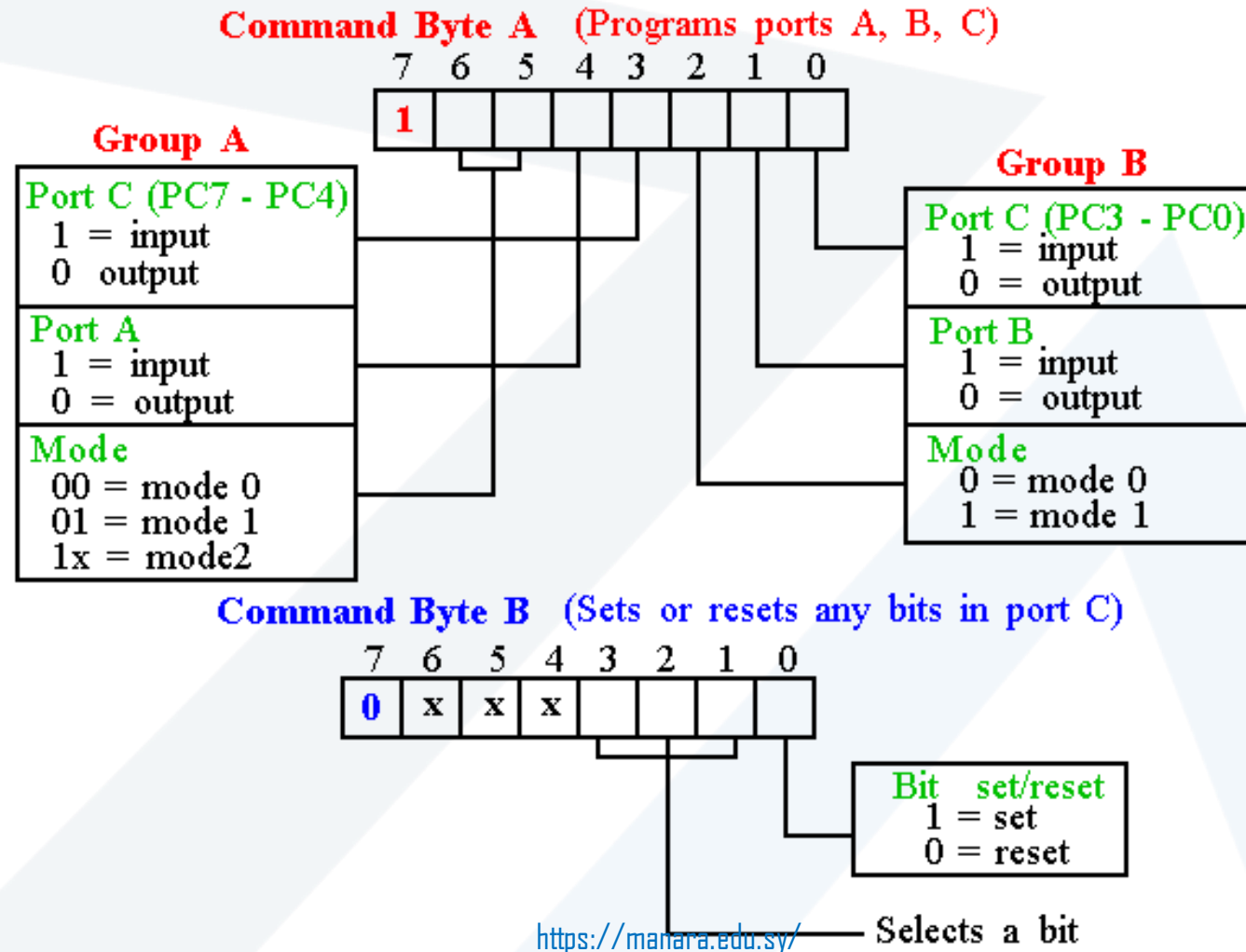
Port B (PB7-PB0) and lower half of port C (PC3 - PC0)

I/O Port Assignments

A ₁	A ₀	Function
0	0	Port A
0	1	Port B
1	0	Port C
1	1	Command Register

برمجة الـ 8255 Programming 8255

- 8255 has three operation modes: *mode 0*, *mode 1*, and *mode 2*





مميزات أنماط العمل للـ 8255 PPI

النمط 0 0 Mode: الدخل/الخرج البسيط Simple Input or Output:

تستخدم البوابتان A, B ports كبوابتين 8-bit I/O والبوابة C كبوابتين 4-bit. يمكن برمجة أي من البوابات الأربع كدخل أو خرج بسيط. مميزات الدخل/الخرج للبوابات الأربع في النمط 0 هي:

1- تخزين الخرج Outputs are latched

2- عدم تخزين الدخل Inputs are not latched

3- ليس هنالك إمكانية للمصافحة أو للمقاطعة.



مميزات أنماط العمل 8255 PPI

النمط 1 Mode 1 إدخال/إخراج مع مصافحة : Input or Output with Handshake

يجري في هذا النمط تبادل إشارات المصافحة بين المعالج والوحدة 8255 PPI قبل الشروع بنقل البيانات.
مميزات العمل بالنمط 1 :

- 1-تعمل كلتا البوابتين A و B كبوابات دخل و (أو) خرج لـ 8-bit مع مصافحة.
- 2-تستخدم كل من البوابتين A و B ثلاثة خطوط من البوابة C كإشارات مصافحة. ويمكن استخدام الخطتين المتبقيين من C كخطوط إدخال/إخراج بسيط.
- 3-تخزين الدخل والخرج.
- 4-دعم منطق المقاطعة.

النمط 2 Mode 2 نقل بيانات ثنائي الاتجاه Bidirectional Data Transfer :

يستخدم هذا النمط بشكل أساسي في تطبيقات نقل البيانات بين حاسوبين.

1. يمكننا تهيئة البوابة A في هذا النمط كبوابة ثنائية الاتجاه، بينما تعمل البوابة B في أحد النمطين 0 أو 1.
2. تستخدم البوابة A خمس من خطوط البوابة C لإشارات المصافحة عند تبادل البيانات.
3. يمكننا استخدام الخطوط الثلاث المتبقية من البوابة C كخطوط دخل/خرج بسيط أو كإشارات مصافحة للبوابة B.

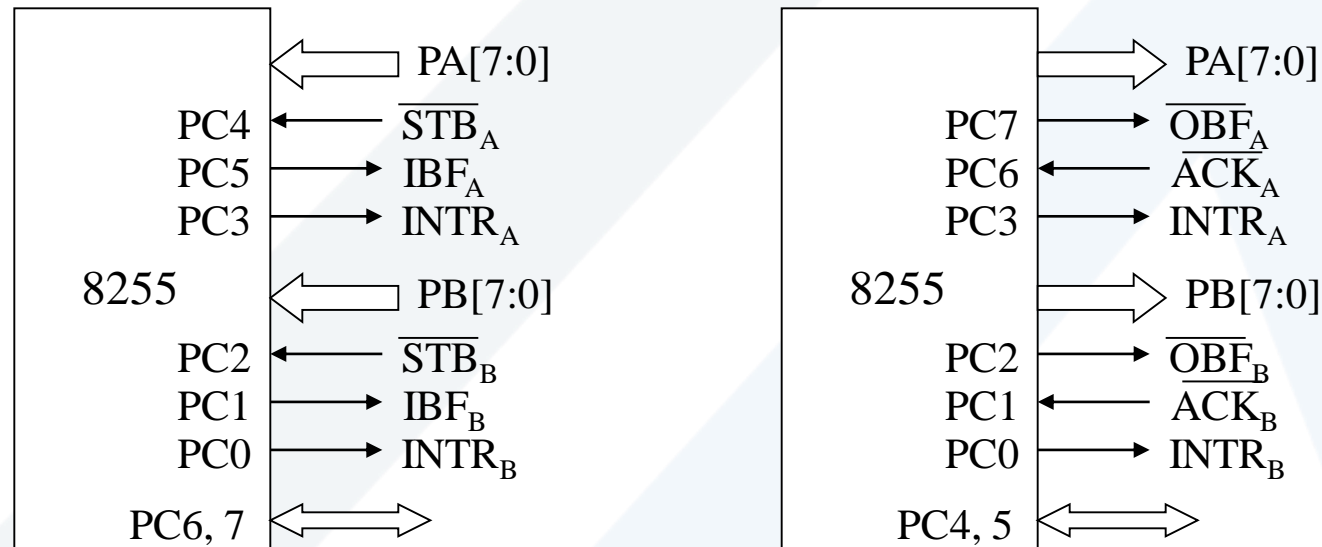
برمجة الـ 8255 Programming

□ النمط 0 0 Mode:

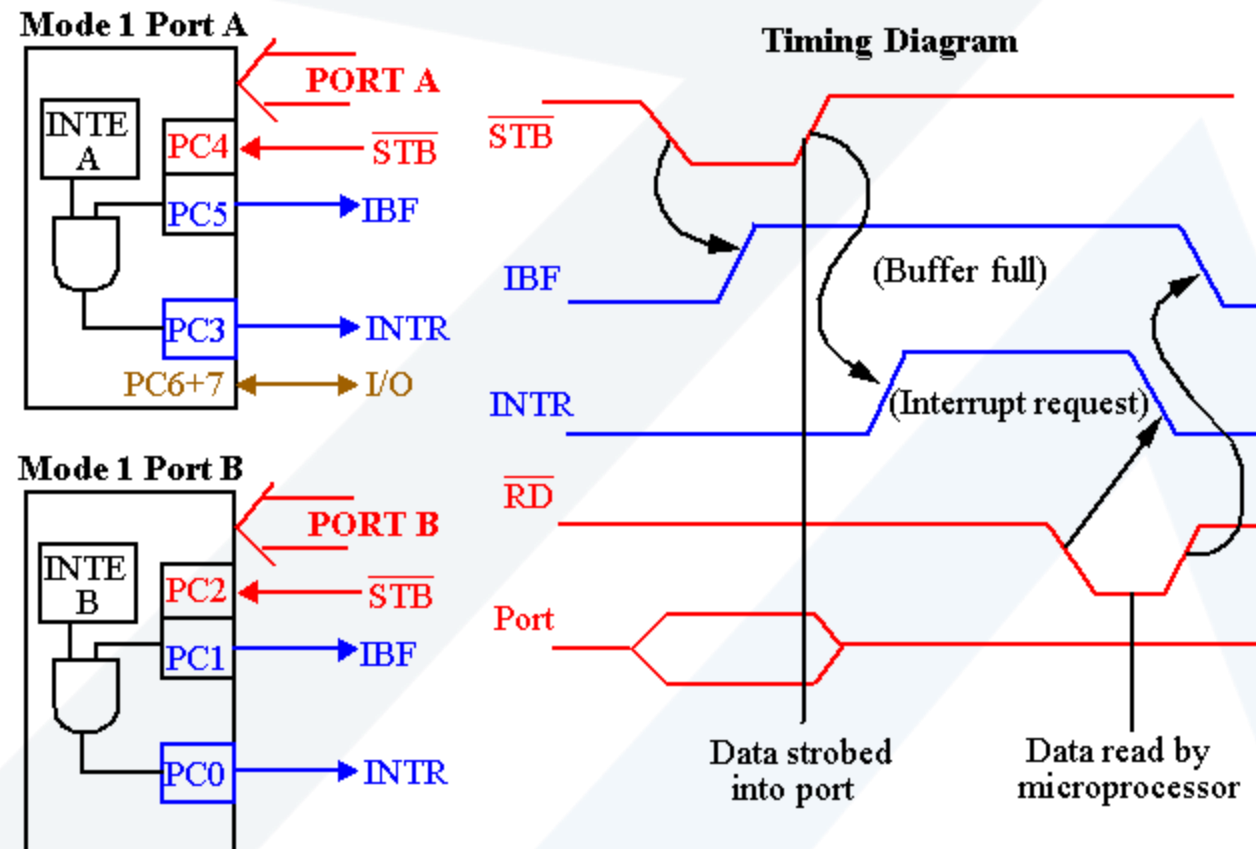
— يمكننا برمجة البوابات A, B, و C بشكل إفرادي كبوابات دخل أو خرج
— يمكن تقسيم البوابة C إلى بوابتين مستقلتين عن بعضهما كل منهما 4-bit

□ النمط 1 Mode 1:

— تبرمج البوابتان A و B كبوابات دخل أو خرج
— تستخدم البوابة C لأجل المصافحة .handshaking

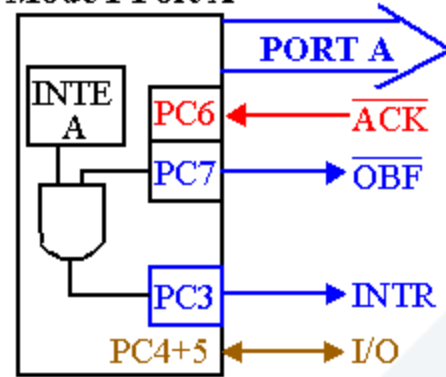


- STB** The strobe input loads data into the port latch on a 0-to-1 transition
- IFB** **Input buffer full** is an output indicating that the input latch contain information
- INTR** **Interrupt request** is an output that requests an interrupt
- INTE** The **interrupt enable signal** is neither an input nor an output; it is an internal bit programmed via the PC4(port A) or PC2(port B) bits.
- PC7,PC6** The port C pins 7 and 6 are general-purpose I/O pins that are available for any purpose.

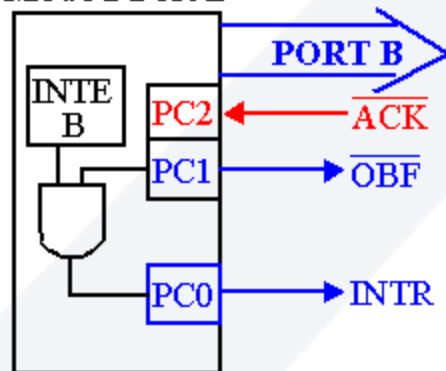


- $\overline{\text{OBF}}$** **Output buffer full** is an output that goes low when data is latched in either port A or port B. Goes low on ACK.
- $\overline{\text{ACK}}$** The **acknowledge** signal causes the $\overline{\text{OBF}}$ pin to return to 0. This is a response from an external device.
- INTR** **Interrupt request** is an output that requests an interrupt
- INTE** The **interrupt enable signal** is neither an input nor an output; it is an internal bit programmed via the PC6(port A) or PC2(port B) bits.
- PC5,PC4** The port C pins 5 and 4 are general-purpose I/O pins that are available for any purpose.

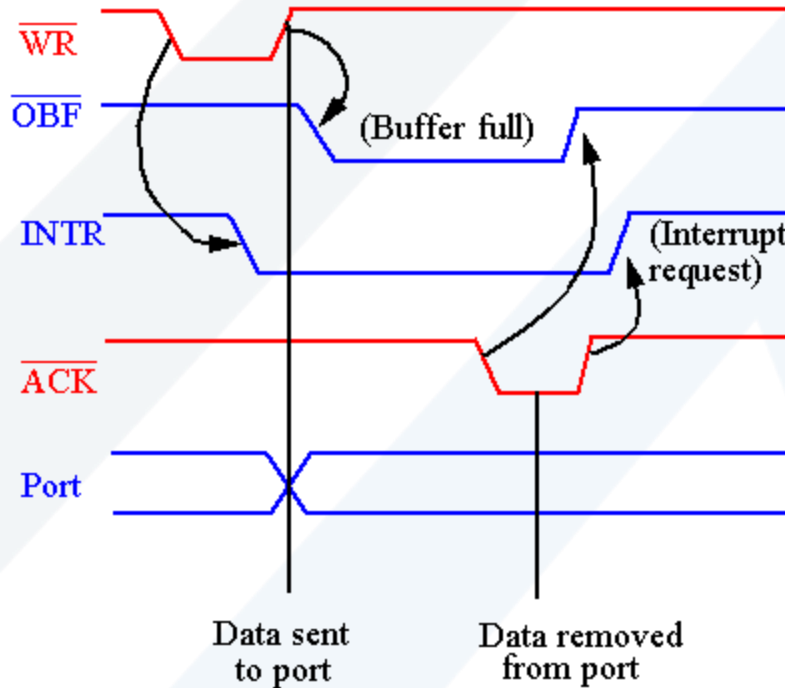
Mode 1 Port A



Mode 1 Port B



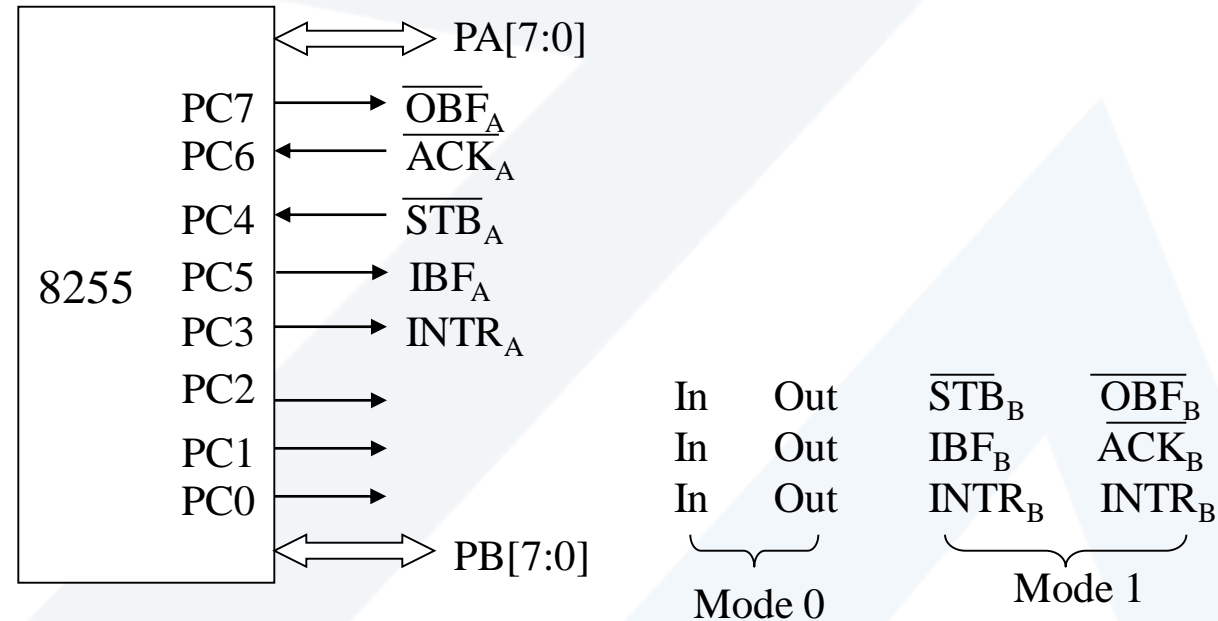
Timing Diagram



برمجة الـ 8255 Programming 8255

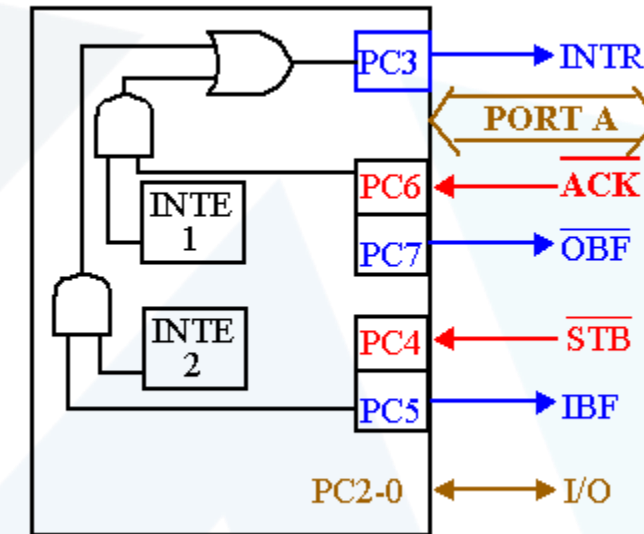
□ النمط 2، Mode 2 :

- تبرمج البوابة A لتكون ثنائية الاتجاه
- تستخدم البوابة C للمصافحة handshaking
- يمكن برمجة البوابة B ليعمل كدخل أو خرج بالنمط 0 أو بالنمط 1.



1. صمم مفكك ترميز لتفعيل شريحة 8255 عند العنوان 40H؟
2. اكتب مجموعة التعليمات التي تسمح بتشغيل البوابة A في وحدة 8255 بالنمط 0 دخل mode 0, port A as input والبوابة B output بالنمط 0 خرج port B بالنمط 0 كدخل و PC0-PC3 كخرج و PC4-PC7 كخرج؟

INTR	Interrupt request is an output that requests an interrupt
$\overline{\text{OBF}}$	Output buffer full is an output indicating that the output buffer contains data for the bi-directional bus
$\overline{\text{ACK}}$	Acknowledge is an input that enables tri-state buffers which are otherwise in their high-impedance state
$\overline{\text{STB}}$	The strobe input loads data into the port A latch
IFB	Input buffer full is an output indicating that the input latch contains information for the external bi-directional bus
INTE	Interrupt enable are internal bits that enable the INTR pin. Bit PC6(INTE1) and PC4(INTE2)
PC2,PC1 and PC0	Theses port C pins are general-purpose I/O pins that are available for any purpose.

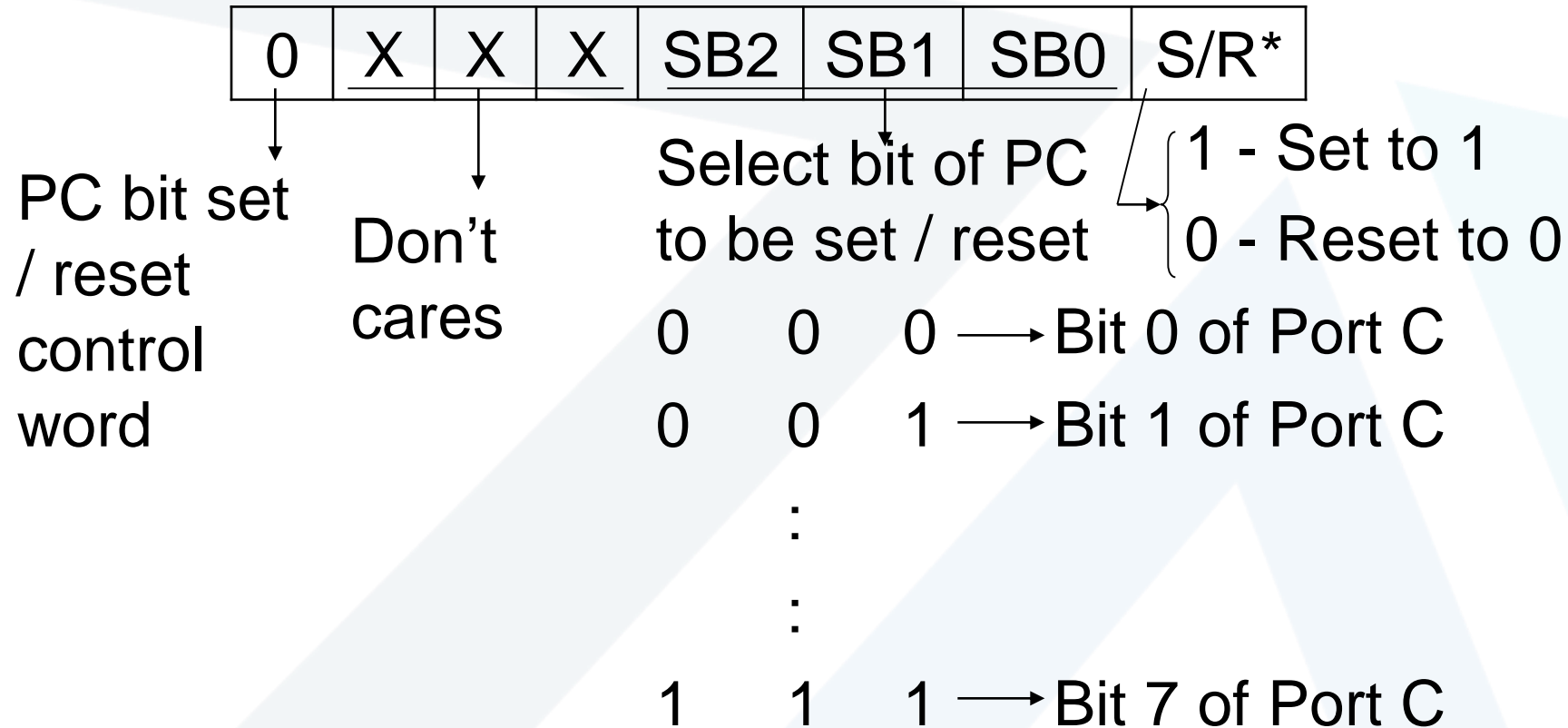


Mode 1 Strobed يمكن رسم المخطط الزمني من مزيج من مخططي
 .Mode 1 Strobed Output و Input

كلمة التحكم بتصفير وتحميل خانات البوابة C

8255 PCBSR Control word contd.

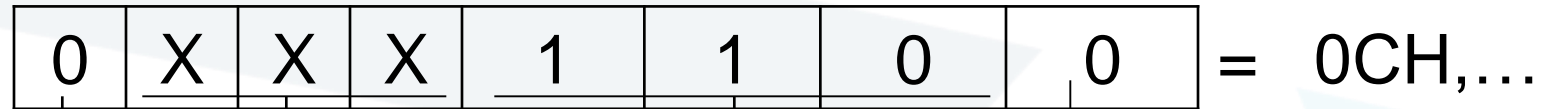
يمكن التحكم بتصفير أو وضع 1 في خانات البوابة C من خلال كلمة التحكم:



كلمة التحكم بتصفير وتحميل خانات البوابة C

8255 PCBSR Control word contd.

تمرين 2: صفّر الخانة 6 من البوابة C.



PC bit set
/ reset
control
word

Don't
cares

Bit 6 of PC

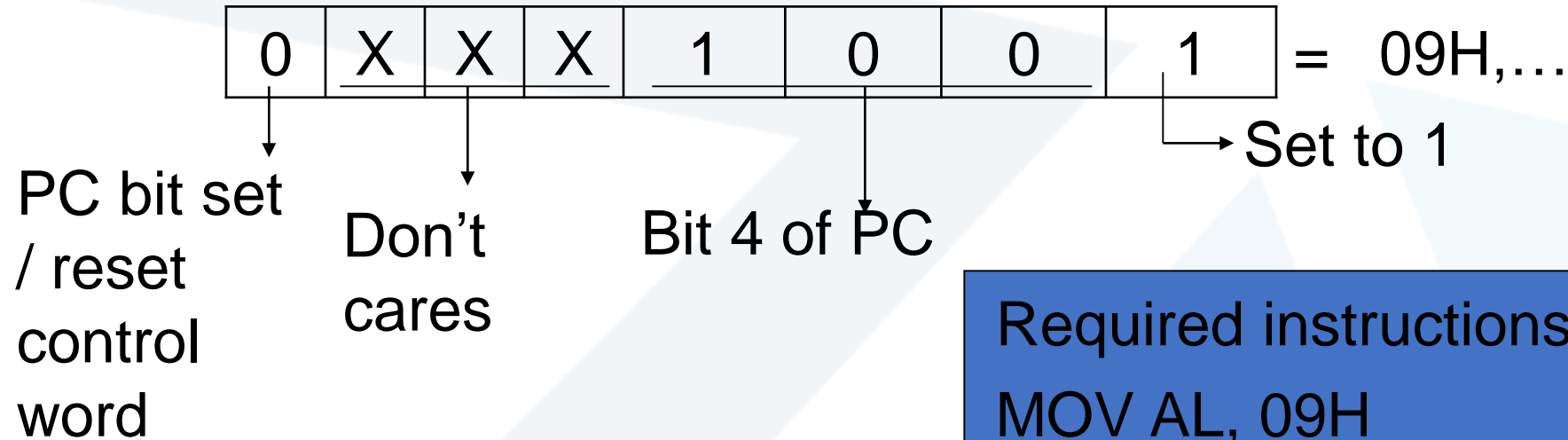
Reset to 0

Required instructions
MOV AL, 0CH
OUT 7FH, AL

كلمة التحكم بتصفير وتحميل خانات البوابة C

8255 PCBSR Control word contd.

التمرين 1: ضع واحداً في الخانة 4 من البوابة C.



Required instructions
MOV AL, 09H
OUT 7FH, AL

Port C كمؤشر حالة Status



عند عدم العمل بالنمط صفر يمكن استخدام C كدلالة على حالة PA & PB

PC7 PC6 PC5 PC4 PC3 PC2 PC1 PC0

OBF*	INTE	IBF	INTE	INT	INTE	IBF/OBF*	INT
------	------	-----	------	-----	------	----------	-----

PA status in Mode 1 o/p (along with INT)

PA status in Mode 1 i/p

PB status in Mode 1 i/p or o/p

PA status in Mode 2

IBF = i/p buffer full

OBF* = o/p buffer full

INT = Interrupt

INTE = Interrupt Enable

مثال: Mode 1 Input

```

BIT5    EQU    20H
PORTC    EQU    22H
PORTA    EQU    20H

```

```

READ    PROC    NEAR

```

Read:

```

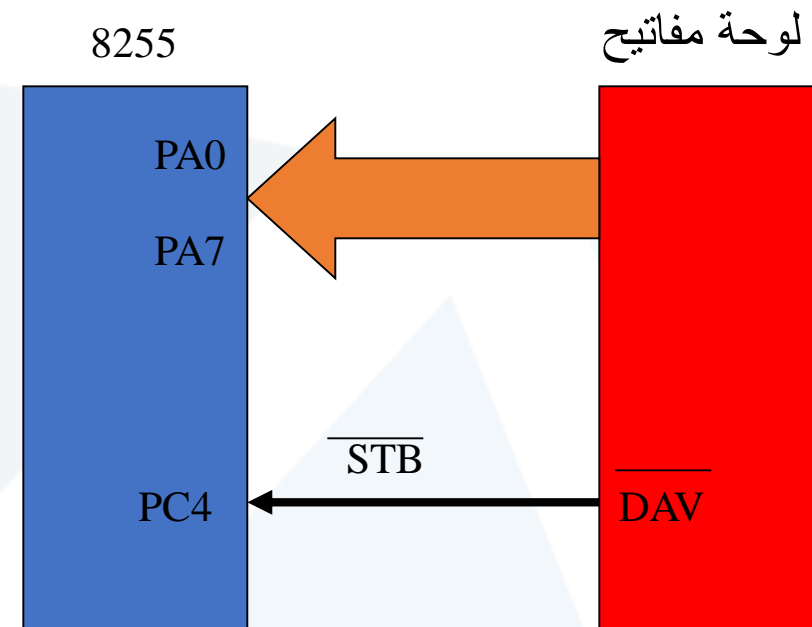
    IN AL, PORTC ; read portc
    TEST AL, BIT5 ;test IBF
    JZ Read ;if IBF=0
    IN AL, PORTA ;Read Data

```

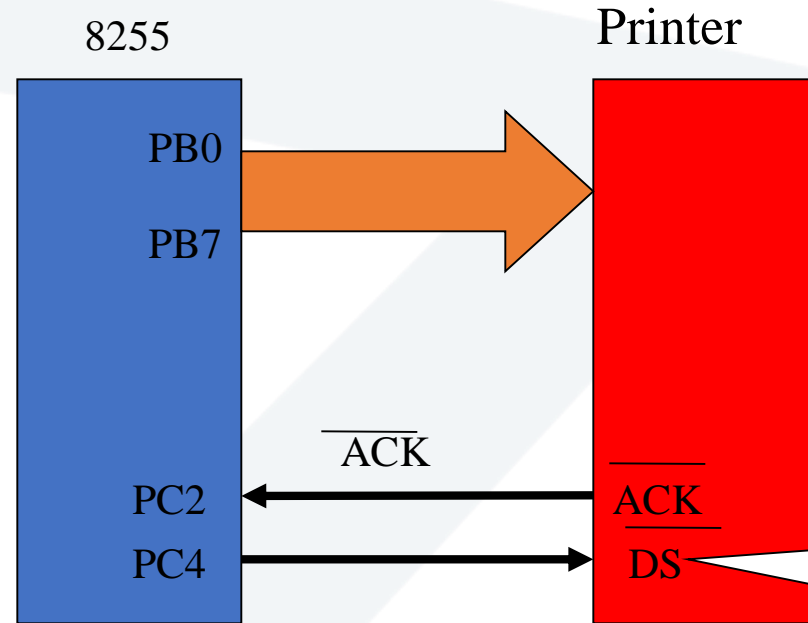
```

READ    ENDP

```



Mode 1 output: مثال



Data Strobe: لإعلام
الطابعة لكي تقوم بتخزين
البيانات الواردة. ويتم
توليدها خارجياً.

Mode 1 output مثال

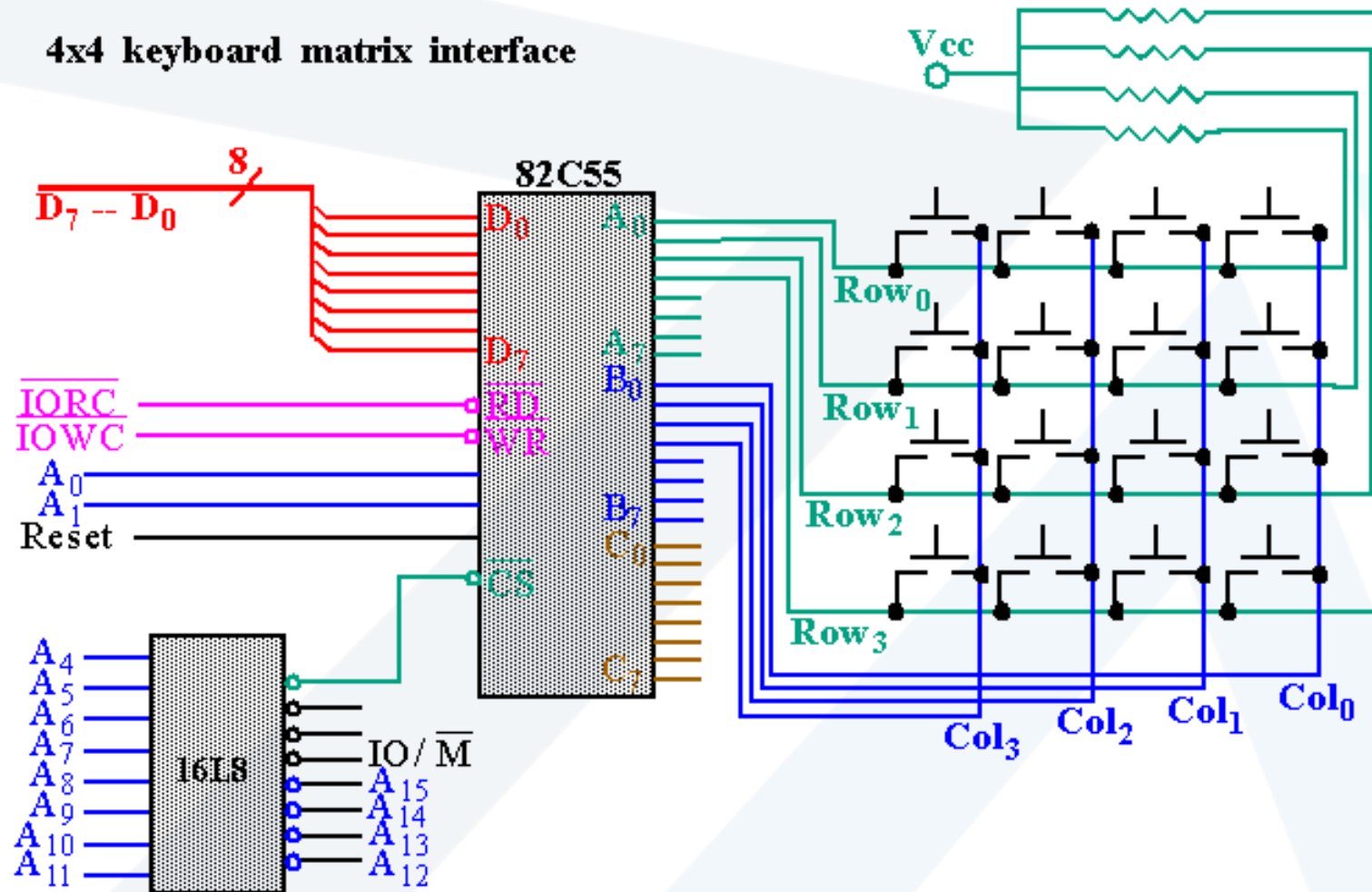
```
BIT1    EQU    2
PORTC EQU    62H
PORTB EQU    61H
CMD     EQU    63H
PRINT PROC NEAR
    ; check printer ready?
    IN AL, PORTC ;get OBF
    TEST AL, BIT1 ;test OBF
    JZ PRINT ;if OBF=0 buffer is full
```

```
;send character to printer
MOV AL, AH ;get data
OUT PORTB, AL ;print data
; send data strobe to printer
MOV AL, 8 ;clear DS
OUT CMD, AL
MOV AL, 9 ;clear DS
OUT CMD, AL
;rising the data at the positive edge of DS
RET
```

```
PRINT ENDP
```

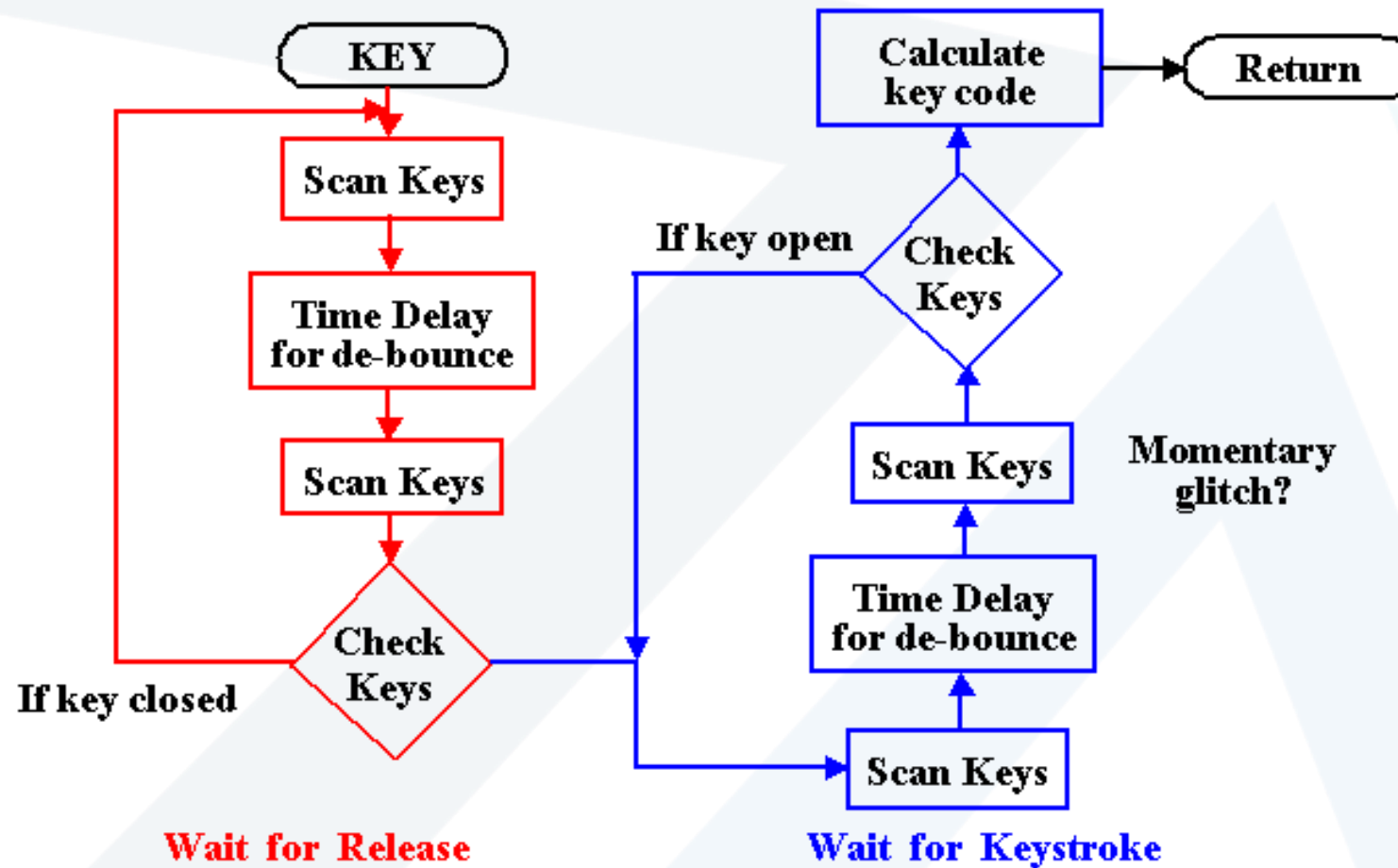
مثال لوحة المفاتيح 1/2 Keyboard example

4x4 keyboard matrix interface



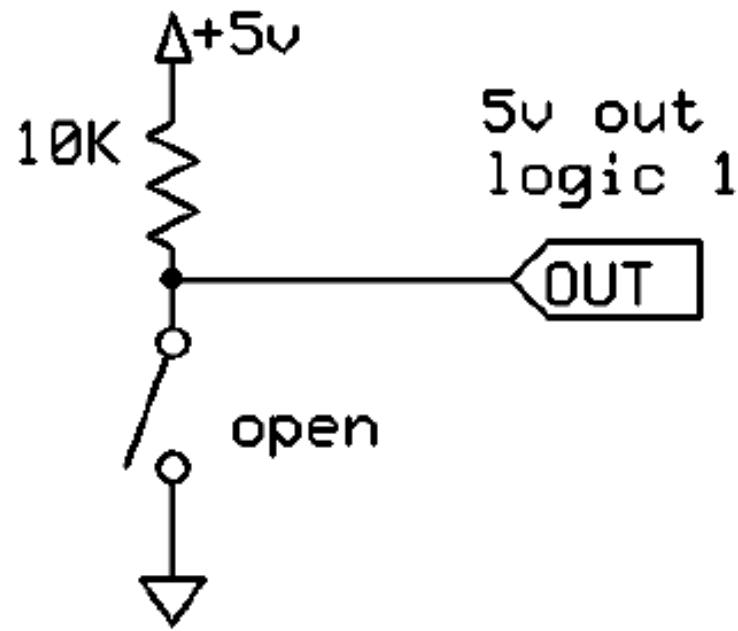
Keyboard example 2/2 مثال لوحة المفاتيح

Flow chart of a keyboard-scanning procedure

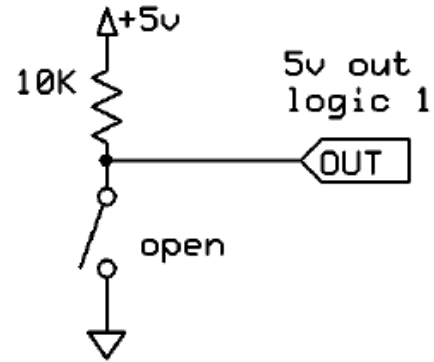


مشكلة ذبذبة المفتاح Bouncing Problem

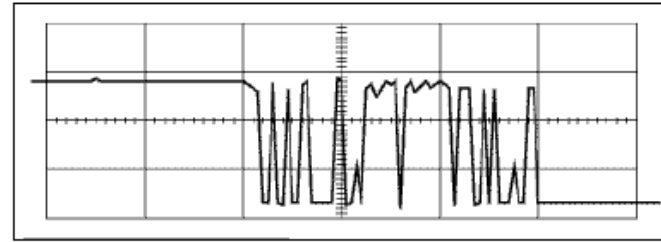
What really happens when we push a button?



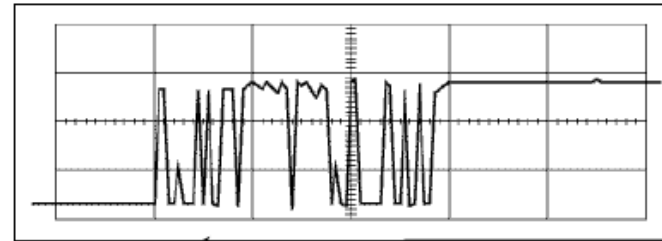
Bouncing الذبذبة



Push



Release

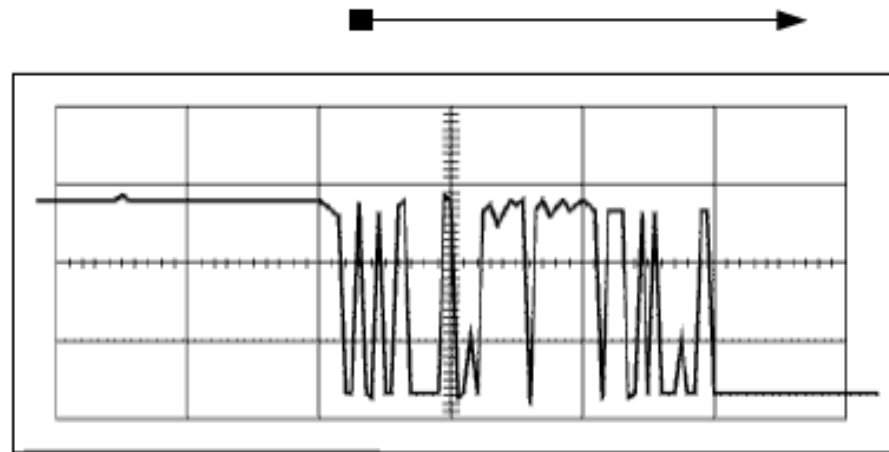


Approximately 20-200 ms of noise
as the mechanical contacts bounce

الحل برمجياً Software Solution

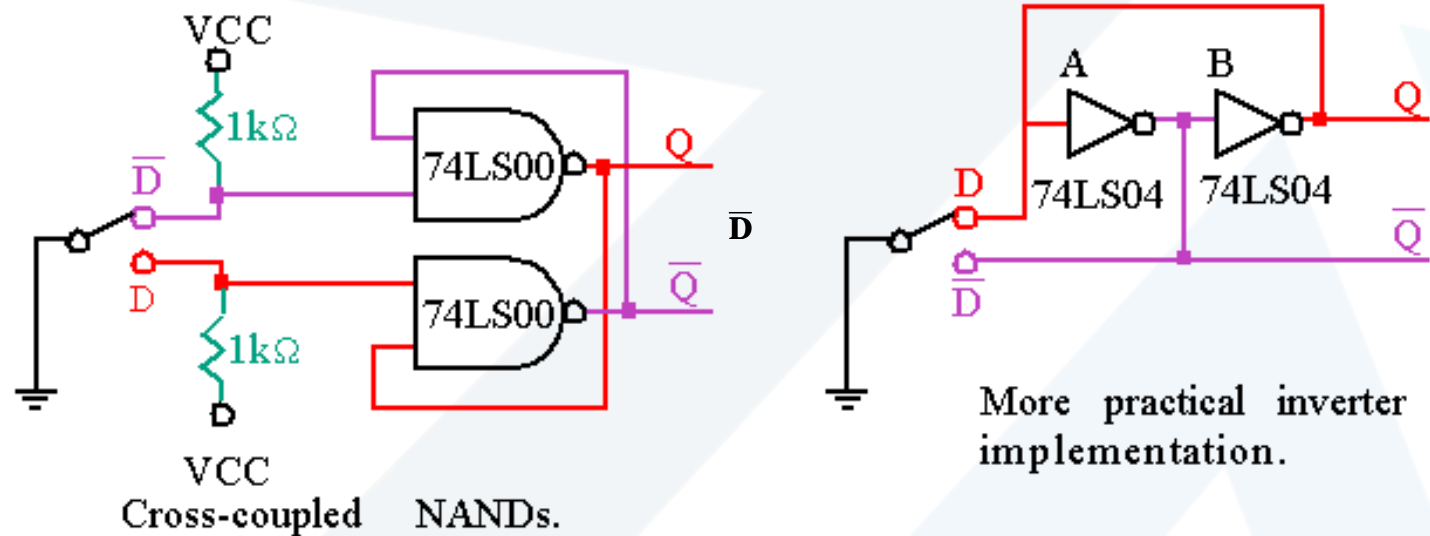


Wait 200 ms from first event



De-bouncing Circuitry

الحل باستخدام قلابين غير متزامنين Two asynchronous flip-flop solutions are



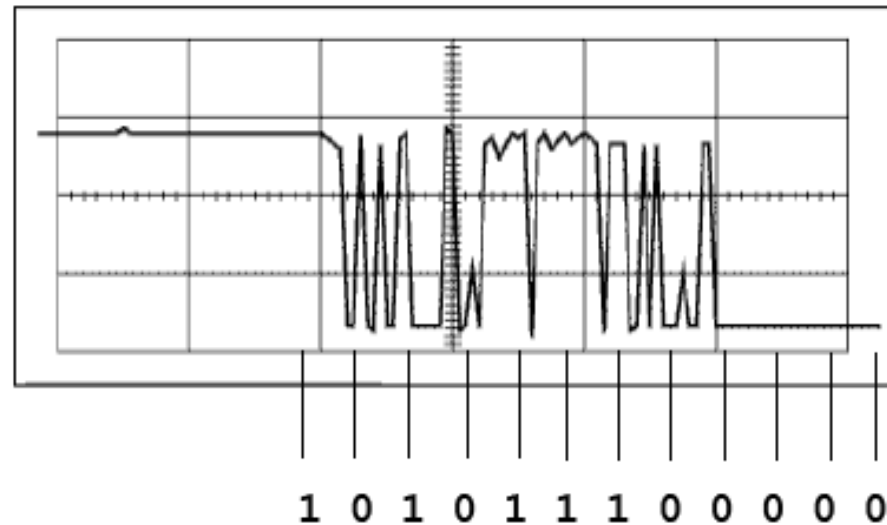
- الفكرة الأساسية هي أن القلابات تخزن القيم حتى عندما تكون كلتا إشارتي D/\bar{D} غير متصلتين (الحالة العائمة)

حل آخر

Another Solution



Sample until n values are the same



- الربط البيني للطابعة Parallel printer interface
- رابط بيني تفرعي بسيط A simple parallel interface
- استخدام مقابس تستخدم 25-pin DB-25
- 8 إشارات بيانات 8 data signals
- تخزين بتنبيه من إشارة نبضية (pin 1) Latched by strobe
- تبادل البيانات من خلال المصافحة البسيطة simple handshaking
- استخدام إشارة المصادقة acknowledge (CK) signal
- ينتظر الحاسوب إشارة ACK بعد كل بايت
- 5 خطوط حالة 5 lines for printer status
- مشغول Busy، نفاذ الورق out-of-paper، online/offline، تغذية آلية autofeed، إخطار بالخطأ and fault،
- إمكانية التهيئة الأولية initialized من خلال INIT
- تمحو ذاكرة الطابعة الوسيطة وتعيده إلى الوضع الابتدائي .resets

الربط البيني الخارجي



Table 19.3 Parallel printer interface signals

Pin #	Signal	Signal direction	Signal function
1	STROBE	PC \Rightarrow printer	Clock used to latch data
2	Data 0	PC \Rightarrow printer	Data bit 0 (LSB)
3	Data 1	PC \Rightarrow printer	Data bit 1
4	Data 2	PC \Rightarrow printer	Data bit 2
5	Data 3	PC \Rightarrow printer	Data bit 3
6	Data 4	PC \Rightarrow printer	Data bit 4
7	Data 5	PC \Rightarrow printer	Data bit 5
8	Data 6	PC \Rightarrow printer	Data bit 6
9	Data 7	PC \Rightarrow printer	Data bit 7 (MSB)
10	ACK	printer \Rightarrow PC	Printer acknowledges receipt of data
11	BUSY	printer \Rightarrow PC	Printer is busy
12	POUT	printer \Rightarrow PC	Printer is out of paper
13	SEL	printer \Rightarrow PC	Printer is online
14	AUTO FEED	printer \Rightarrow PC	Autofeed is on
15	FAULT	printer \Rightarrow PC	Printer fault
16	INIT	PC \Rightarrow printer	Clears printer buffer and resets printer
17	SLCT IN	PC \Rightarrow printer	TTL high level
18–25	Ground	N/A	Ground reference

حلقات التأخير البرمجية



CPU FREQ = 10MHZ

1 CLOCK CYCLE = 100nsec

يستغرق تنفيذ حلقة LOOP وحيدة 17 دورة ساعة

LOOP INSTRUCTION TAKES 17CLOCK CYCLES

زمن الحلقة الواحدة :TIME TAKEN FOR 1 ITERATION

$17 \times 100\text{ns} = 1.7 \text{ micro sec}$

No.of iteration(count) requires for n microsecond delay = $n \times 1000 / 1.7$

أي من أجل 25 ميلي ثانية تأخير نحتاج إلى $25 \times 1000 / 1.7 = 14705$

14705 D= 3971 H تكرار لحلقة LOOP

حلقات التأخير البرمجية

أي الحلقة التالية تؤمن تأخيراً مقداره 25 mS

```
DELAY:      MOV  CX, 3971H
Next:       LOOP Next
            RET
```

ما هو أكبر تأخير يؤمنه المسجل CX في الحالة المذكورة أعلاه؟.

الواجهة البينية الخارجية External Interface

• هنالك طريقتان للوصل مع وحدات I/O

• تسلسلي Serial

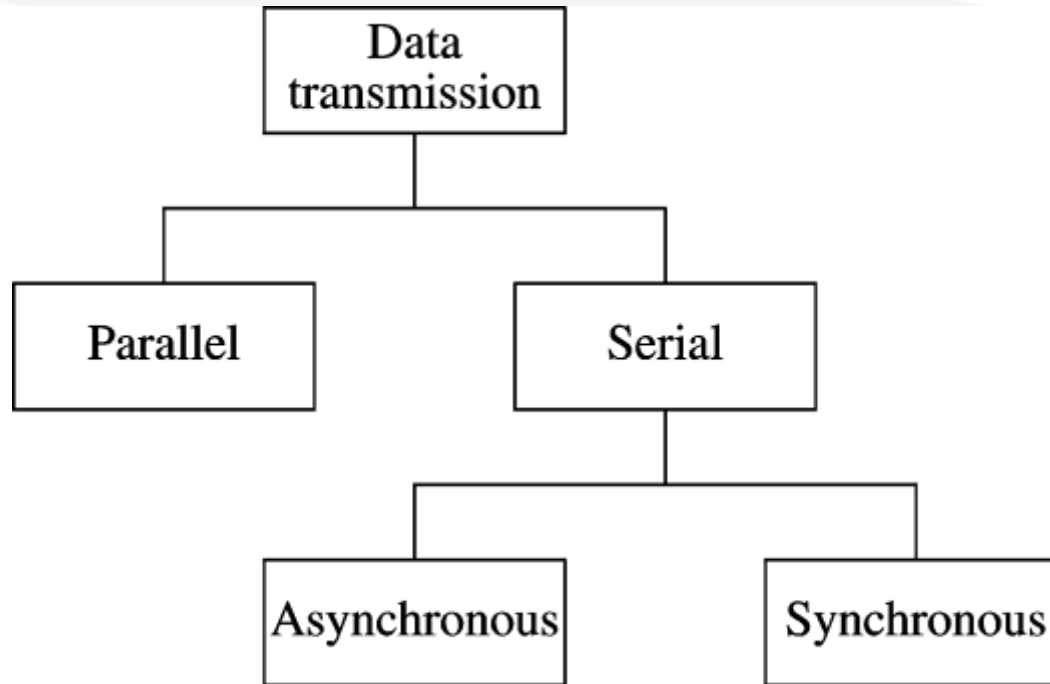
• أرخص

• أبطأ

• تفرعي Parallel

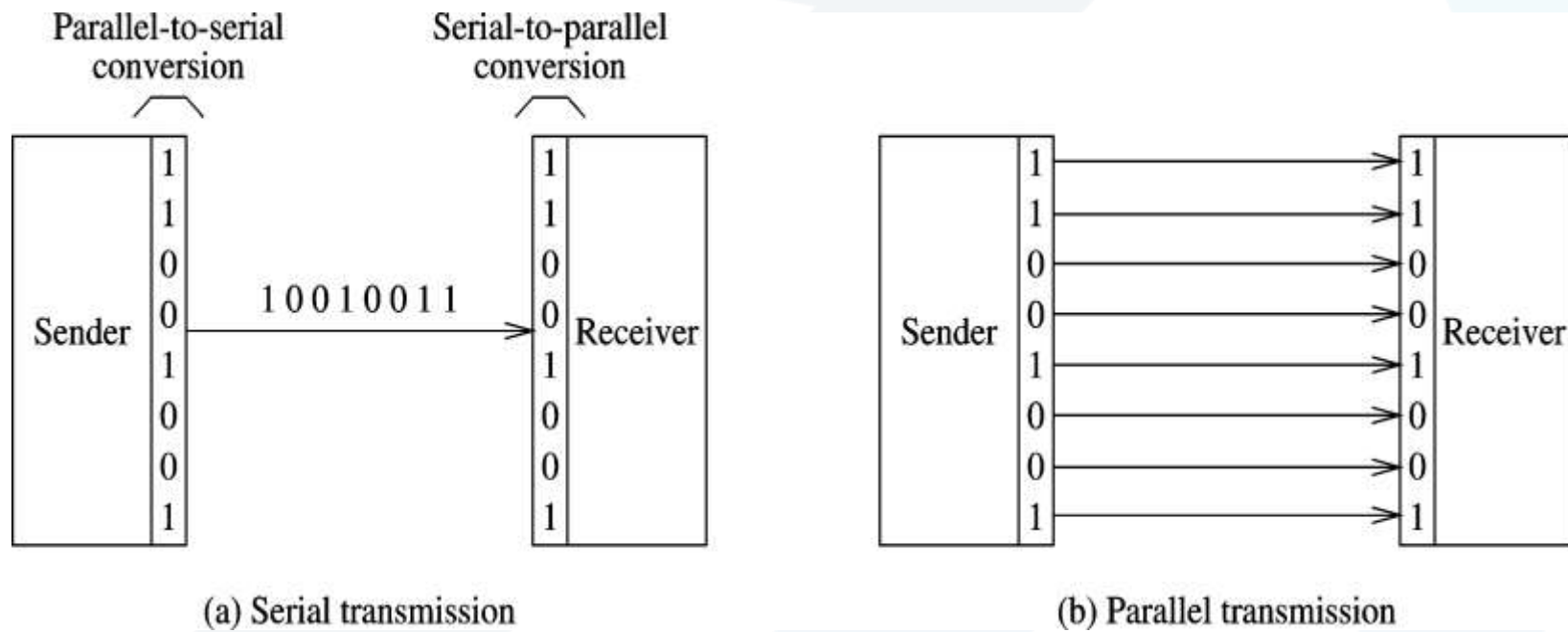
• أسرع

• مسافة قصيرة



الربط البيني الخارجي

نمطين من أنماط تبادل البيانات



• التراسل التسلسلي Serial transmission

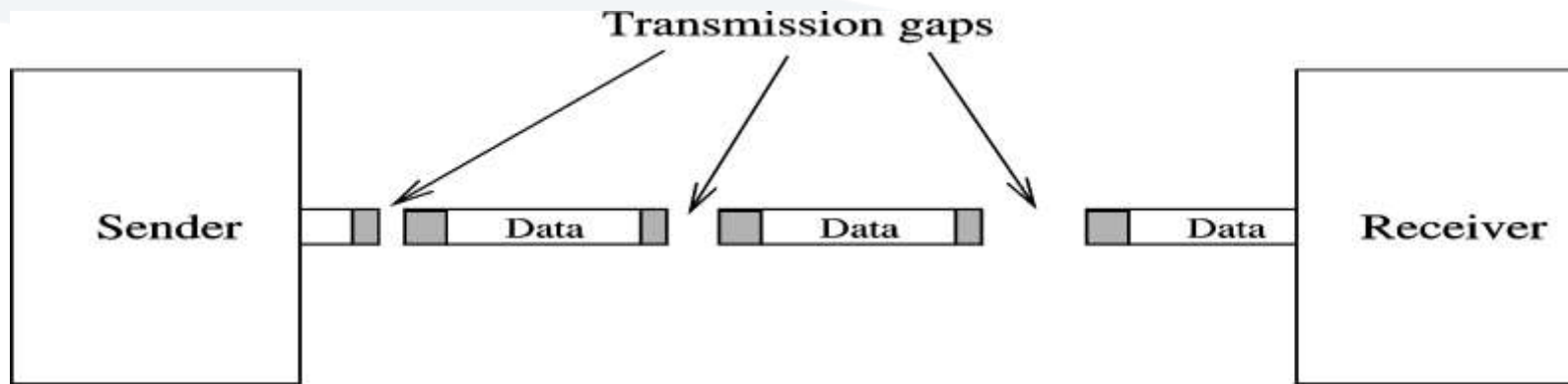
• غير متزامن Asynchronous

- ترميز كل بايت قبل التراسل transmission
- خائتي بدء وإنهاء Start and stop bits
- ليس هنالك حاجة لمزامنة المرسل sender والمستقبل receiver.

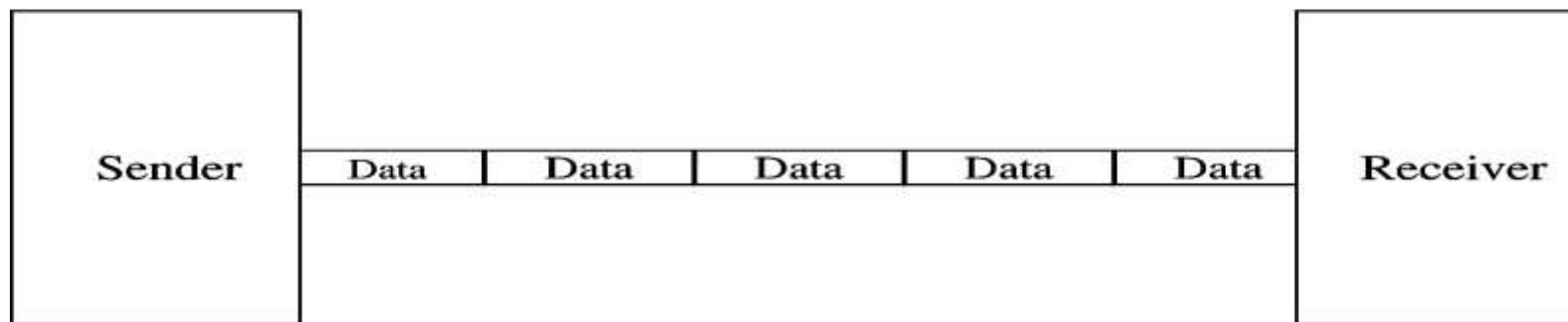
• المتزامن Synchronous

- وجوب مزامنة المرسل والمستقبل
- داراتياً من خلال حلقات الإقفال الطوري (PLLs) phase locked loops
- يمكننا إرسال بلوك من البيانات
- أكثر فعالية
- البيانات المرافقة التحكمية overhead اقل منها في التراسل غير المتزامن
- مرتفع الكلفة Expensive

الربط البيني الخارجي



(a) Asynchronous transmission

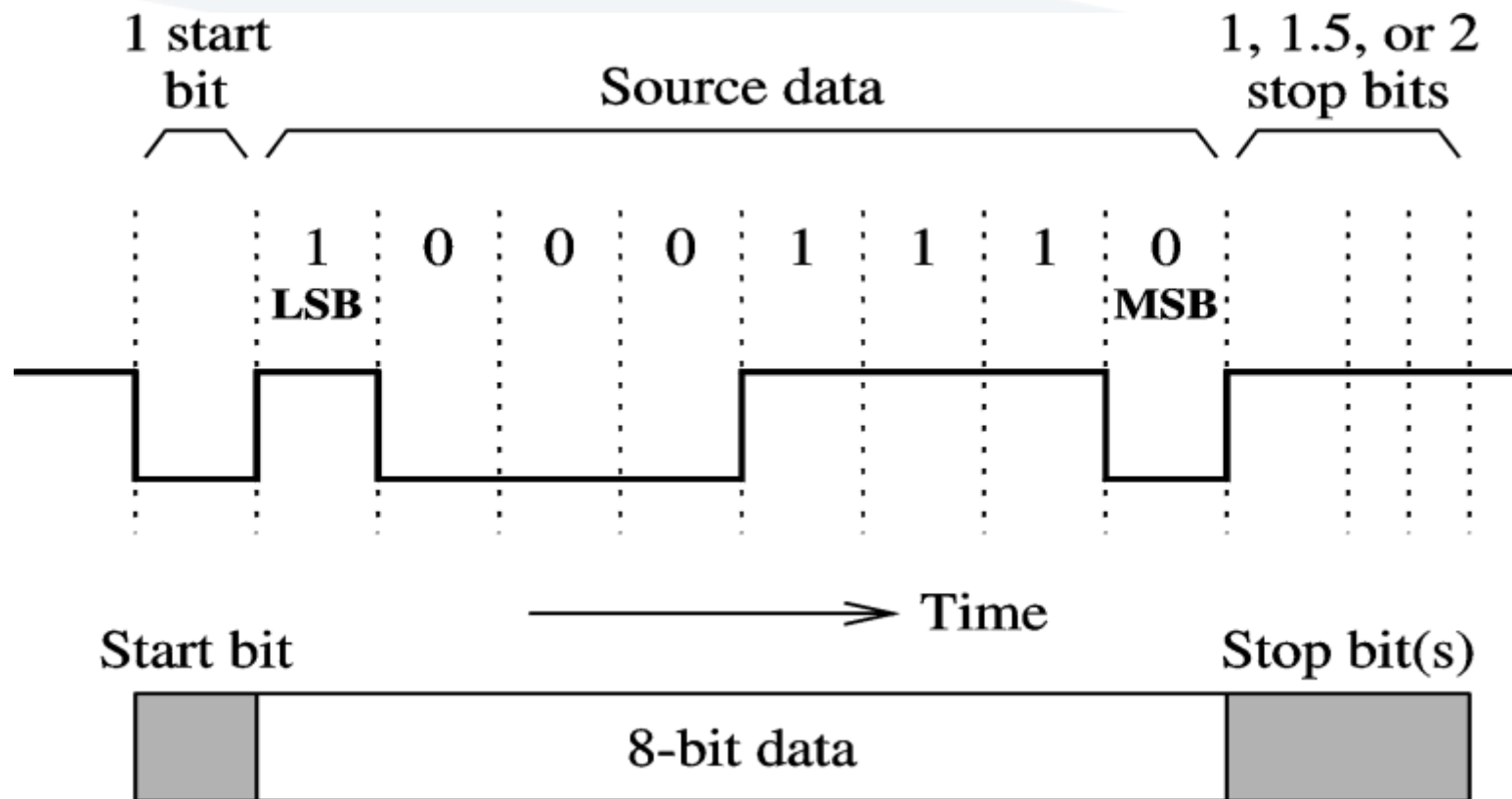


(b) Synchronous transmission

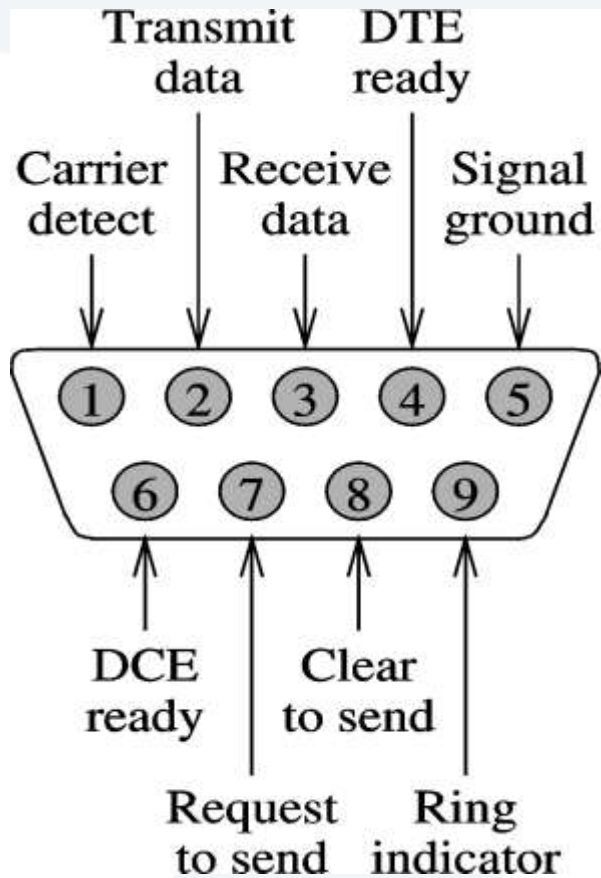
الربط البيني الخارجي



التراسل غير المتزامن Asynchronous transmission



الرابط البيني الخارجي

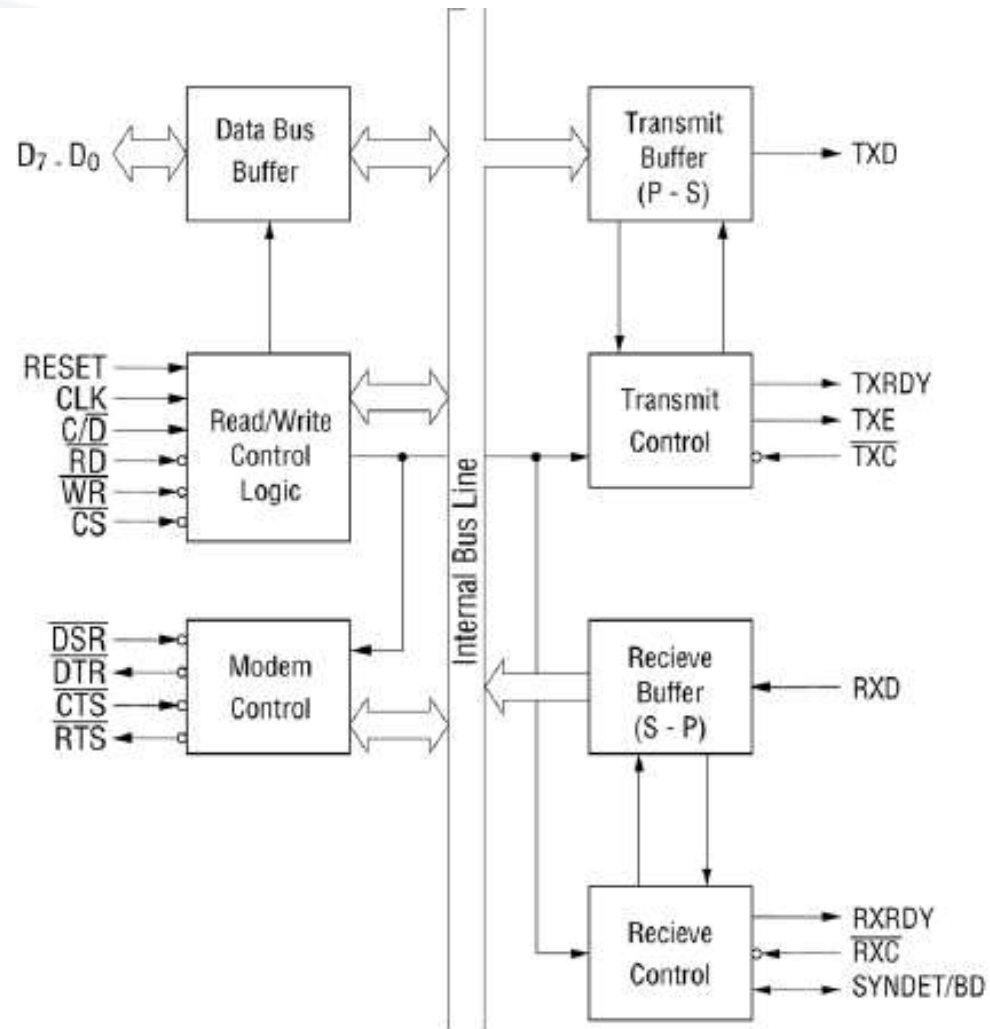


• الرابط البيني التسلسلي EIA-232

- تراسل تسلسلي منخفض السرعة Low-speed serial transmission
- تبنته تقييسات جمعية الصناعات الإلكترونية Electronics Industry Association (EIA)
- معروف باسم سلفه RS-232
- يستخدم موصل بتسع نهايات 9-pin connector DB-9
- يستخدم 8 إشارات 8 signals
- يستخدم قياسياً لربط المودم modem مع الحاسوب

- يمر بروتوكول التراسل بثلاثة أطوار
- تهيئة الربط Connection setup
 - يؤكد الحاسوب A جاهزيته من خلال جاهزية DTE (Data Terminal Equipment)
 - Transmits phone# via Transmit Data line (pin 2)
 - يشعر المودم B الحاسوب B بجهوزيته من خلال الـ Ring Indicator (pin 9)
 - Computer B asserts DTE Ready (pin 4)
 - Modem B generates carrier and turns its DCE (Data Communication Equipment) Ready
 - يكشف المودم A إشارة الحامل المرسل من modem B.
 - Modem A alters its computer via Carrier Detect (pin 1)
 - Turns its DCE Ready
- تراسل البيانات Data transmission
 - ينجز بمساعدة المصافحة handshaking باستخدام
 - request-to-send (RTS) and clear-to-send (CTS) signals
 - إنهاء الارتباط Connection termination
 - ينجز بإلغاء تفعيل RTS .RTS Done by deactivating

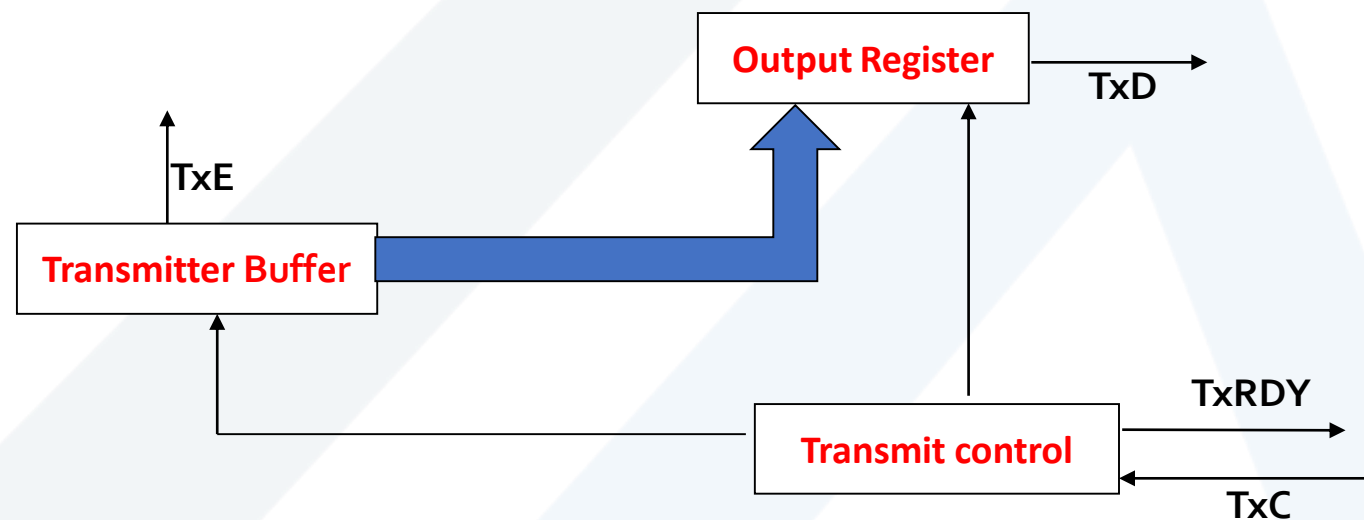
الوحدة 8251 المخطط الصندوقي



جانب الإرسال Transmitter section



- تستقبل البيانات من المعالج وتحولها إلى تسلسلية.
- تتم العملية عبر مسجلين:
 - مسجل عازل Buffer register يحتفظ بكلمة البيانات.
 - مسجل خرج Output register: يرسل الكلمة تسلسلياً كدفق من الخانات stream of serial bits.



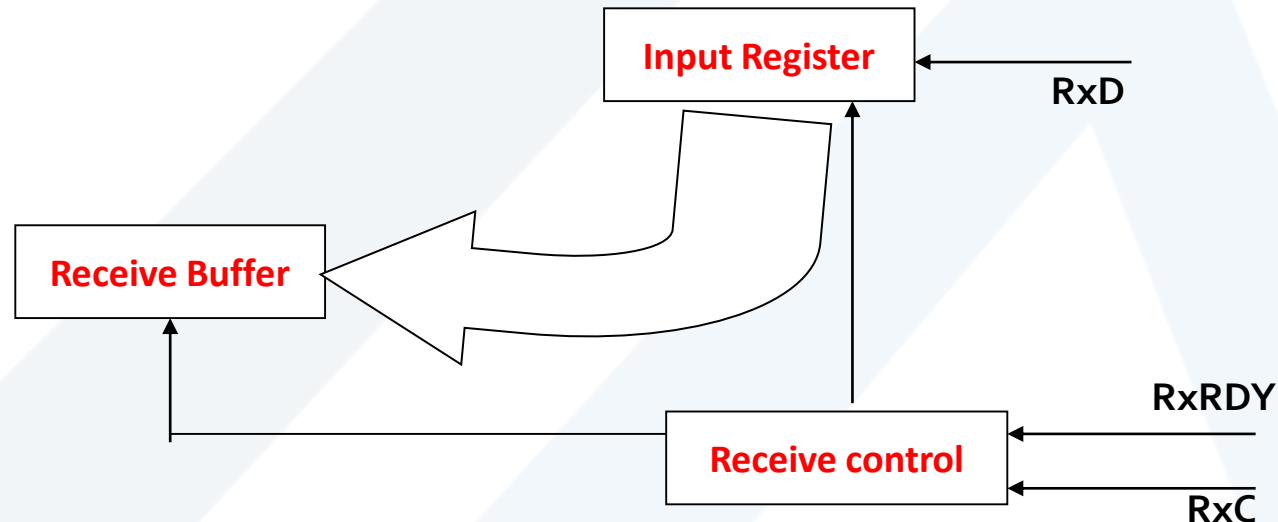
- يكتب المعالج بايت في المسجل العازل buffer register.
- يجري نقل محتوى المسجل العازل إلى مسجل الخرج عند فراغه.
- يجري التحكم جانب الإرسال من خلال ثلاث إشارات خرج وإشارة دخل هي:
 - - Transmitted Data Output TxD: إشارة خرج تنقل البيانات إلى الأجهزة المحيطة.
 - - Transmitter Clock Input TxC: إشارة دخل تتحكم بنسبة الإرسال.
 - - Transmitter Ready TxRDY: إشارة خرج تشير إلى فراغ المسجل العازل buffer register وإلى أن الـ USART جاهزة لقبول كلمة البيانات التالية.
 - - Transmitter Empty TxE: إشارة خرج تشير إلى فراغ مسجل الخرج output register وأن الـ USART جاهزة لاستقبال كلمة البيانات التالية.

Receiver Section جانب الاستقبال



- تستقبل البيانات عبر النهاية RXD وتحولها إلى تفرعية.
- تتم العملية عبر مسجلين:

- مسجل دخل المستقبل Receiver input register
- مسجل عزل Buffer register

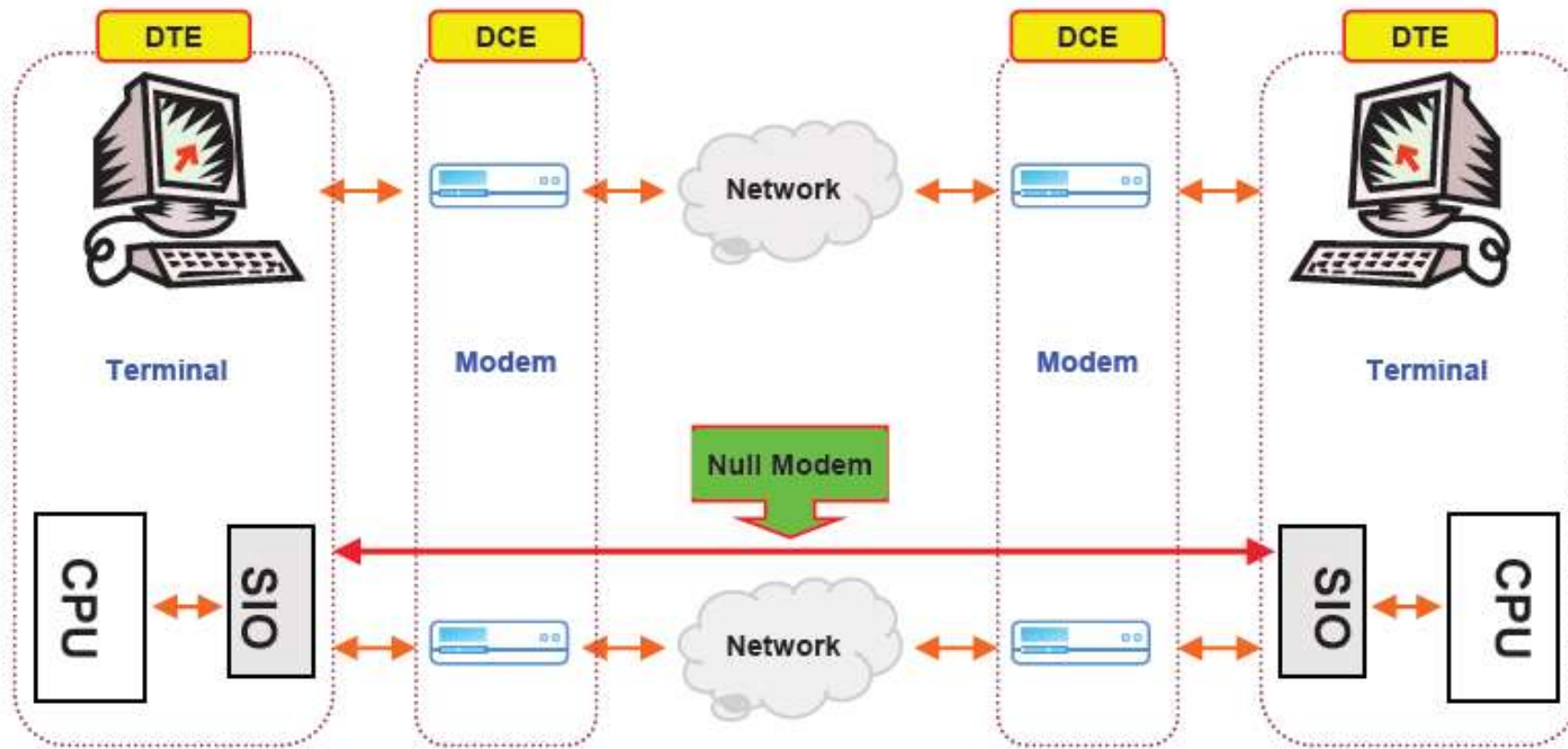




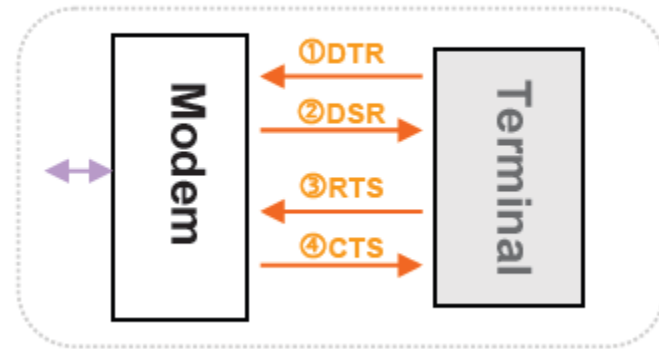
يعتبر المنطق التحكمي انتقال الإشارة RxD إلى المستوي المنخفض كخانة بداية وينتظر مدة نصف خانة bit ويعيد قراءة الإشارة RxD ثانية فإذا كان الخط لا يزال في وضعية المستوي المنخفض يبدأ مسجل الدخل باستقبال البيانات عبر خط الاستقبال وينقلها إلى عازل الاستقبال بسرعة تحددها نبضات ساعة الاستقبال.

- RxRDY - Receiver Ready Output : إشارة خرج تأخذ قيمة الواحد عند وجود كلمة في المسجل العازل buffer register و جهوزية هذه الكلمة للنقل إلى المعالج.
- RxD - Receive Data Input : عبره يجري استقبال الخانات تسلسلياً وتحويلها إلى مسجل الدخل التفرعي receiver input register.
- RxC - Receiver Clock Input : نبضات الساعة التي تتحكم بسرعة الاستقبال في الـ USART.

ربط الوحدة 8251 مع المودم



رابط الوحدة 8251 مع المودم



Modem Control Pins

DTR (Data Terminal Ready) / DSR (Data Set Ready)

1. DTR : تخبر الطرفية المودم بجاهزيتها للإرسال
2. DSR : يخبر المودم الطرفية بجاهزيته للتراسل

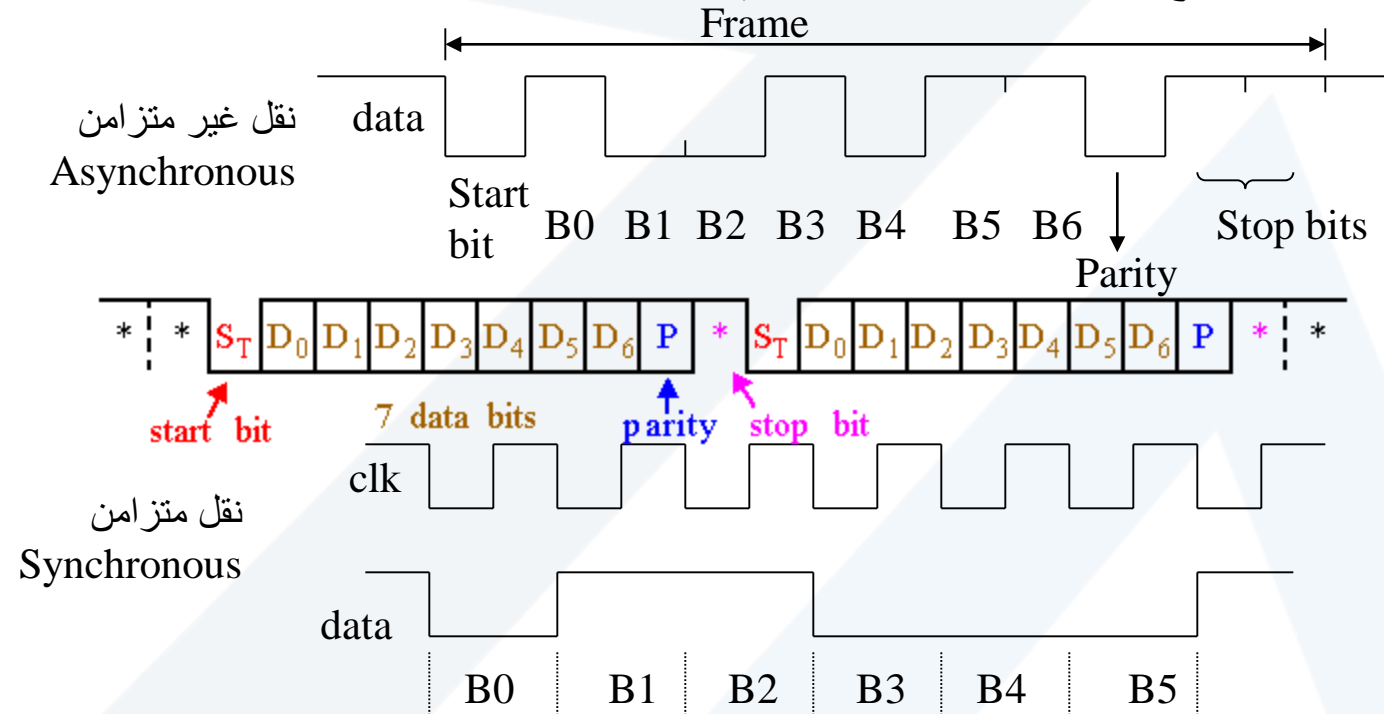
RTS (Request To Send) / CTS (Clear To Send)

3. RTS : تجعل الطرفية هذه النهاية 1 عند الجاهزية للإرسال
4. CTS : المودم جاهز للتراسل

نقل البيانات التسلسلي Serial Data Transfer

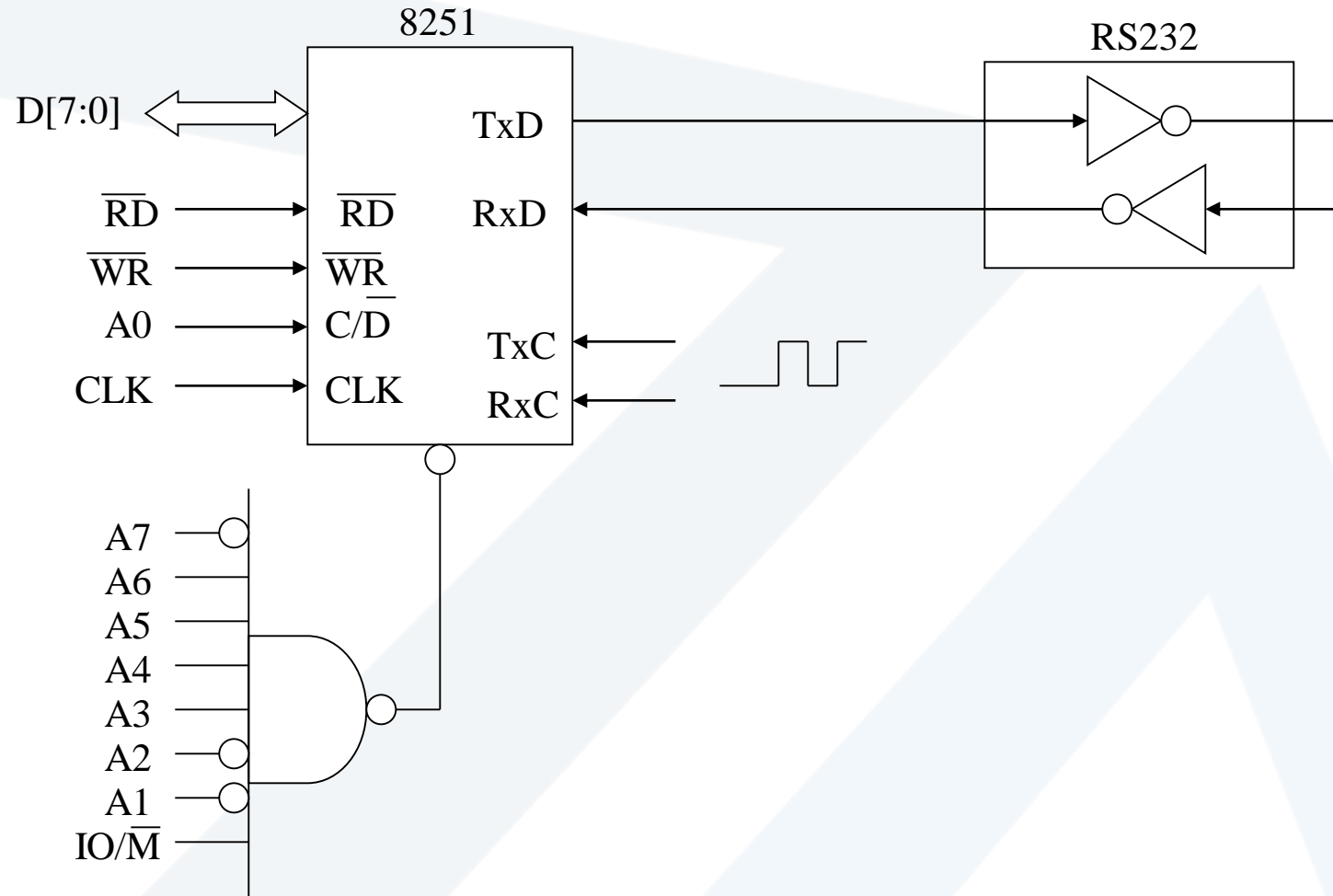
□ غير المتزامن Asynchronous والمتزامن Synchronous

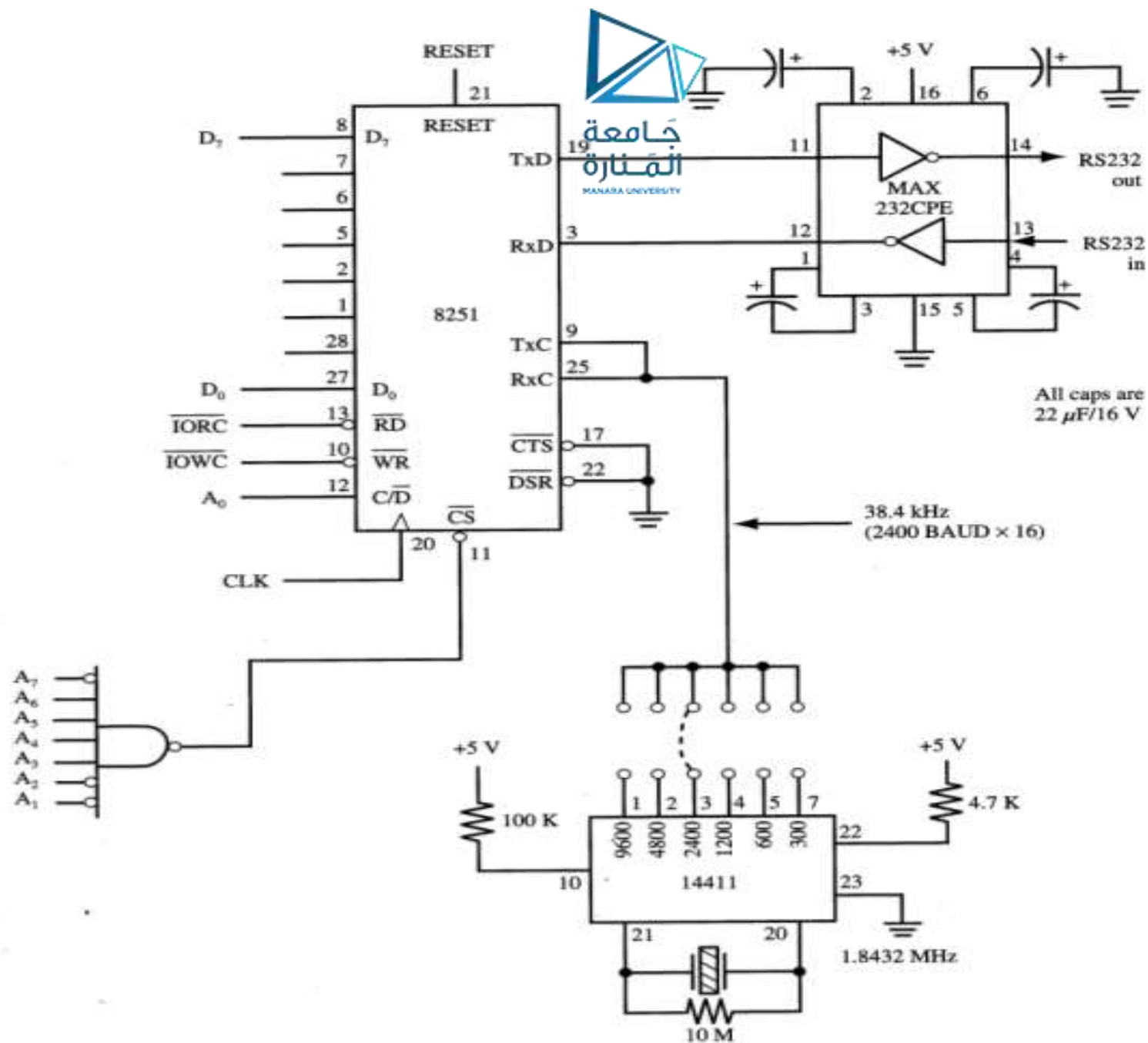
— لا يحتاج النقل غير المتزامن إلى نبضات ساعة clock signal. إلا أنه ينقل خانات إضافية مثل (خانتتي البد والإنهاء start bits and stop bits)
— النقل المتزامن يحتاج نبضات ساعة إلا أنه لا يستخدم خانات إضافية.



الـ Baud هو عدد الخانات المنقولة في الثانية بما في ذلك خانات البدء والإنهاء والإنجابية parity.

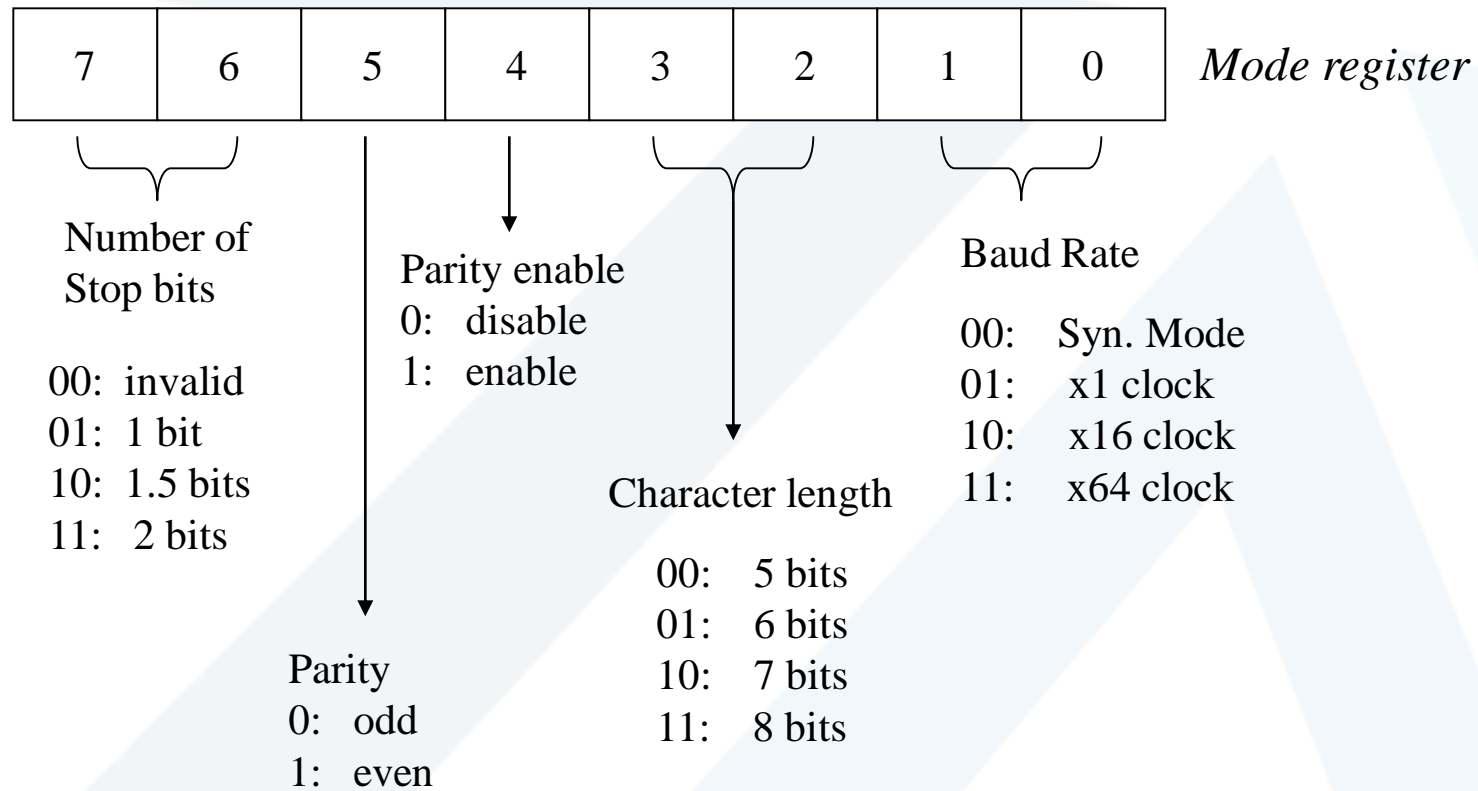
وحدة 8251 UART





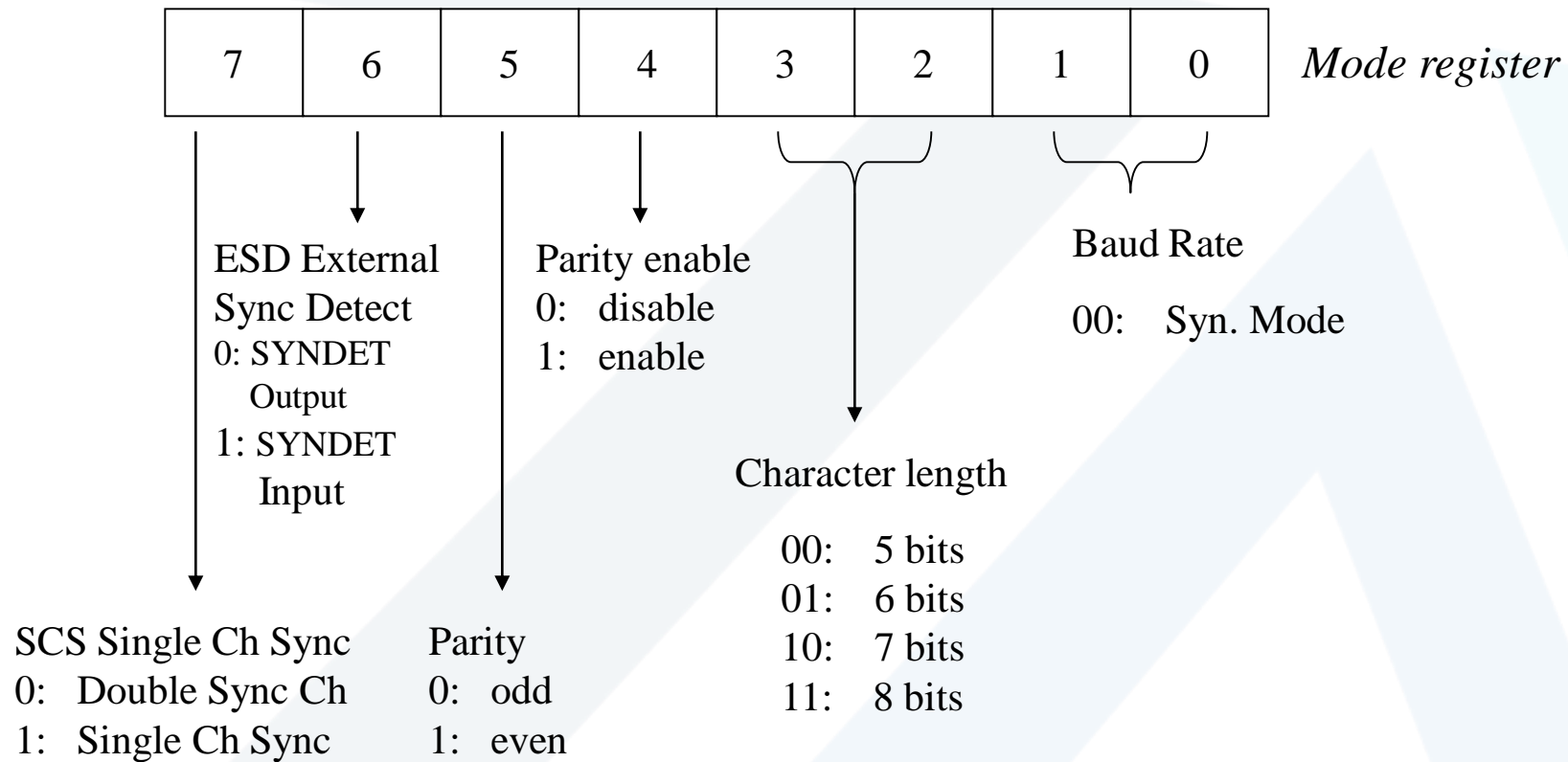
برمجة الوحدة 8251 Programming 8251

مسجل النمط 8251 mode register نمط غير متزامن



برمجة الوحدة 8251 Programming 8251

مسجل النمط 8251 mode register نمط متزامن





برمجة 8251 Programming

مسجل الأمر 8251 command register

EH	IR	RTS	ER	SBRK	RxE	DTR	TxE
----	----	-----	----	------	-----	-----	-----

مسجل الأمر
command register

- TxE: transmit enable تمكين الإرسال
- DTR: data terminal ready, $\overline{\text{DTR}}$ pin will be low
- RxE: receiver enable تمكين الاستقبال
- SBRK: send break character, $\overline{\text{TxD}}$ pin will be low
- ER: error reset تصفير الأخطاء
- RTS: request to send, $\overline{\text{CTS}}$ pin will be low
- IR: internal reset تصفير داخلي
- EH: enter hunt mode دخول نمط الاصطياد



Programming 8251

8251 status register ☐ مسجل الحالة

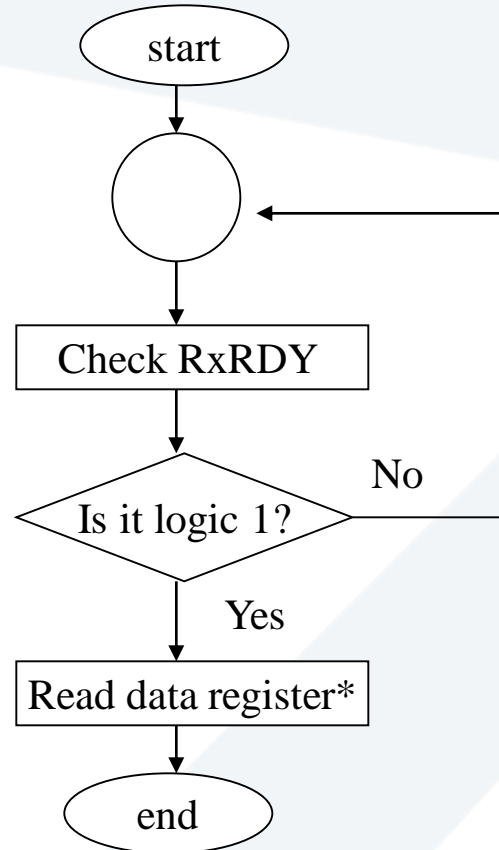
DSR	SYNDET	FE	OE	PE	TxEMPTY	RxRDY	TxRDY
-----	--------	----	----	----	---------	-------	-------

مسجل الحالة
status register

TxRDY:	جاهزية المرسل transmit ready
RxRDY:	جاهزية المستقبل receiver ready
TxEMPTY:	فراغ المرسل transmitter empty
PE:	خطأ إنجابية parity error
OE:	خطأ تجاوز overrun error
FE:	خطأ إطار framing error
SYNDET:	اكتشاف إشارة التزامن sync. character detected
DSR:	جاهزية مجموعة البيانات data set ready

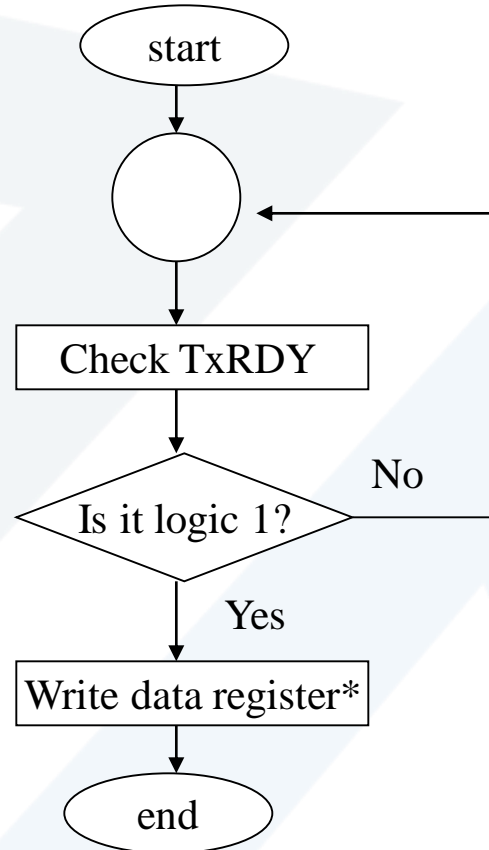
Simple Serial I/O Procedures

❑ Read



* This clears RxRDY

❑ Write



* This clears TxRDY

مثال 1

- يطلب كتابة النمط للوحدة USART8251 لكي تستطيع التراسل بشكل غير متزامن بنسبة إرسال 300 Bit/S لكلمات بطول 8 bit مع وجود خانة إيقاف وحيدة علماً أن تردد عمل الوحدة 4800 Hz وأن النظام يأخذ الإنجابية الزوجية بعين الاعتبار.

S2	S1	EP	PEN	L2	L1	B2	B1
0	1	1	1	1	1	1	0
			7	E			

مثال 1

- حدد كلمة الأمر لكي تستطيع الوحدة الإرسال والاستقبال واعتبار الأخطاء مع اعتبار أن التصفير قد تم:

EH	IR	RTS	ERN	SBRK	R×E	DTR	T×EN
0	0	0	1	0	1	0	1
			1	5			

الأخطاء Errors

- خطأ الإنجابية Parity error: خطأ في البيانات ناجم عن تغيير إحدى الخانات لقيمتها من 1 إلى 0 أو بالعكس نتيجة الضجيج.
- خطأ الإطار Framing error: خانة البدء أو الإنهاء ليست في موضعها:
 - ويحدث هذا عادةً عندما يستقبل المستقبل البيانات بنسبة تراسل خاطئة.
- خطأ التجاوز Overrun error: تتجاوز البيانات العازل الذي يعمل بتقنية FIFO.
 - يفشل البرنامج بقراءة البيانات من العازل.

مثال 2

- يطلب تصفير وتهيئة وحدة USART 8251 لتعمل بالنمط غير المتزامن مع اعتبار الأخطاء لترسل عبر المودم الرمز 3F (أكتب برنامج الإرسال). رمز إيقاف وحيد.
- العناوين المخصصة للوحدة:

• FF04

FF05

FF06

FF07

التصفير والتهيئة

- MOV AL, 0
- MOV DX, 0FF05H
- OUT DX, AL
- OUT DX, AL
- OUT DX, AL
- MOV AL, 40H
- OUT DX, AL

كلمتي النمط والأمر

مسجل النمط								
4D-4FH	0	1	0	0	1	1	0	1
مسجل الأمر								
13 -17H	0	0	0	1	0	0	1	1

تحميل كلمتي النمط والأمر

```
MOV AL, 4DH  
MOV DX, 0FF05H  
OUT DX, AL  
MOV AL, 13  
OUT DX, AL
```

• تحميل كلمة النمط

• تحميل كلمة الأمر

برنامج الإرسال

TEST2: اختبار الجاهزية للإرسال;
 IN AL, DX
 TEST AL, 81H, 10000001B
 JZ TEST2
 JNZ TEST1
 MOV DX, 0FF04H
 MOV AL, 3FH
 OUT DX,AL

التهيئة في النمط المتزامن (2SYNC)

```
MOV AL, 3CH
MOV DX, 0FF05H
OUT DX, AL
MOV AL, SYNC1
MOV DX, 0FF05H
OUT DX, AL
MOV AL, SYNC2
OUT DX, AL
MOV AL, 35H
OUT DX, AL
```

تحميل كلمة الأمر

الاستقبال في النمط المتزامن (2SYNC)

MOV DX, 0FF05H

MOV AL, 10010101B **دخول الاصطيد 95H;**

OUT DX, AL ; تمكين الإرسال والاستقبال

TEST1: IN AL, DX

TEST AL, 01000000B 40H

JNZ TEST1

TEST2: IN AL, DX

TEST AL, 00000010B 02H

JNZ TEST2

التهيئة في النمط المتزامن (2SYNC)

```
MOV    DX, 0FF05H
IN      AL, DX
TEST    AL, 00111000B      اختبار الأخطاء; 38H
JNZ     Handle_Error
MOV     DX, 0FF04H
IN      AL, DX
```

التهيئة لاستقبال 100 بايت

- MOV CL,64H ; Byte count in CL
- MOV AL,7EH ; Only one stop bit for
- OUT 0FEH,AL ; receiver is set
- MOV AL,14H ; Load command word to
- receiver and disable transmitter
- OUT 0FEH,AL ;

;enable the

التهيئة لاستقبال 100 بايت



NXTBT : IN AL,OFEH ; Read status
 AND AL,38H ; Check FE, OE and PE
 JZ READY ; If zero, jump to READY
 MOV AL,14H ; If not zero, clear them
 OUT OFEH,AL


READY: IN AL,OFEH ; Check RXRDY, if
 ;receiver is not ready
 AND AL,02H
 JZ READY ; wait
 IN AL,0FCH ; If it is ready,

التهيئة لاستقبال 100 بايت

MOV [SI],AL ; receive the character
INC SI ; Increment pointer to next byte
DEC CL ; Decrement counter

- JNZ NXTBT ; Repeat, if CL is not zero
MOV AH,4CH
INT 21H
CODE ENDS

التهيئة لاستقبال 100 بايت

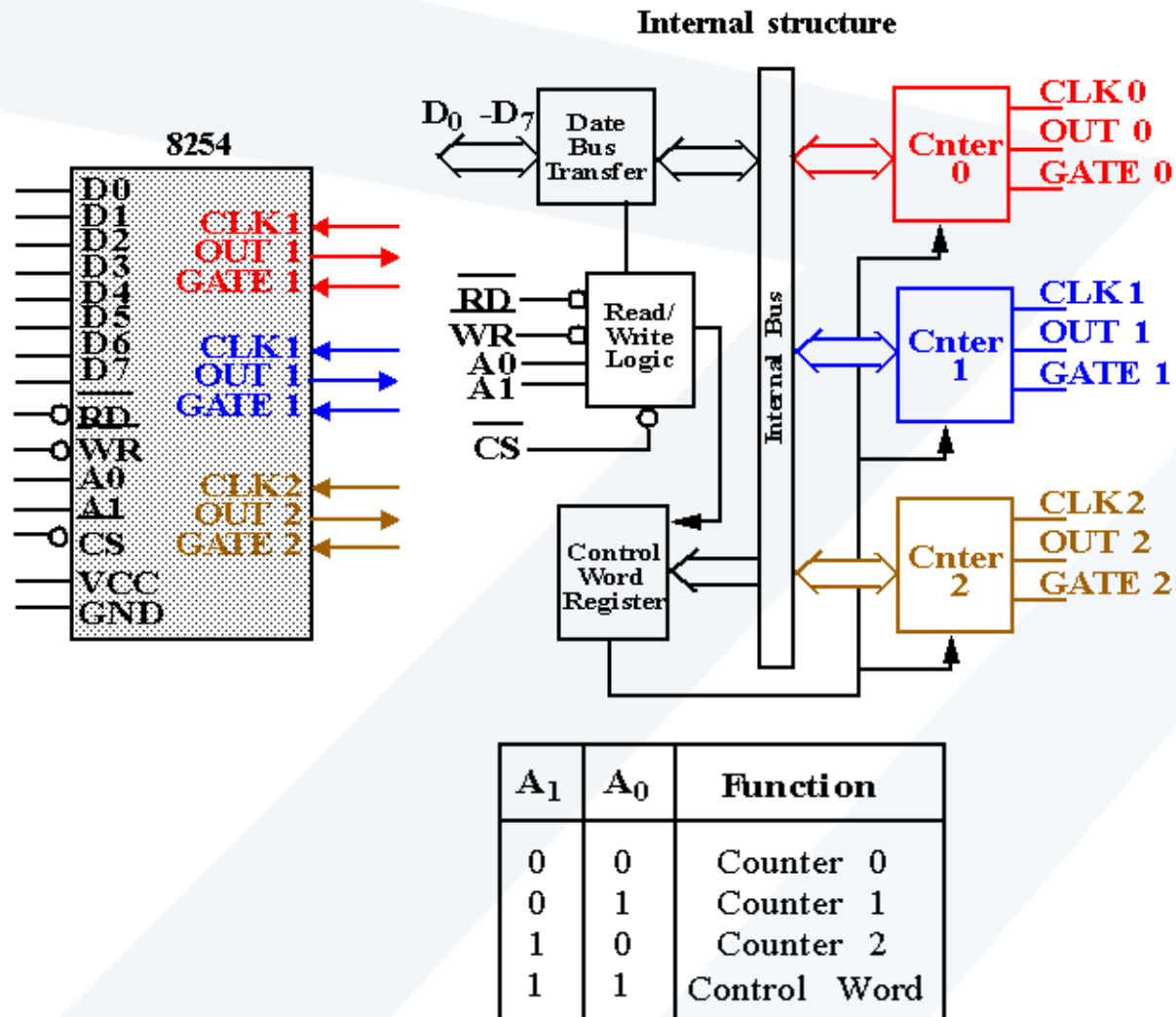


MANARA UNIVERSITY

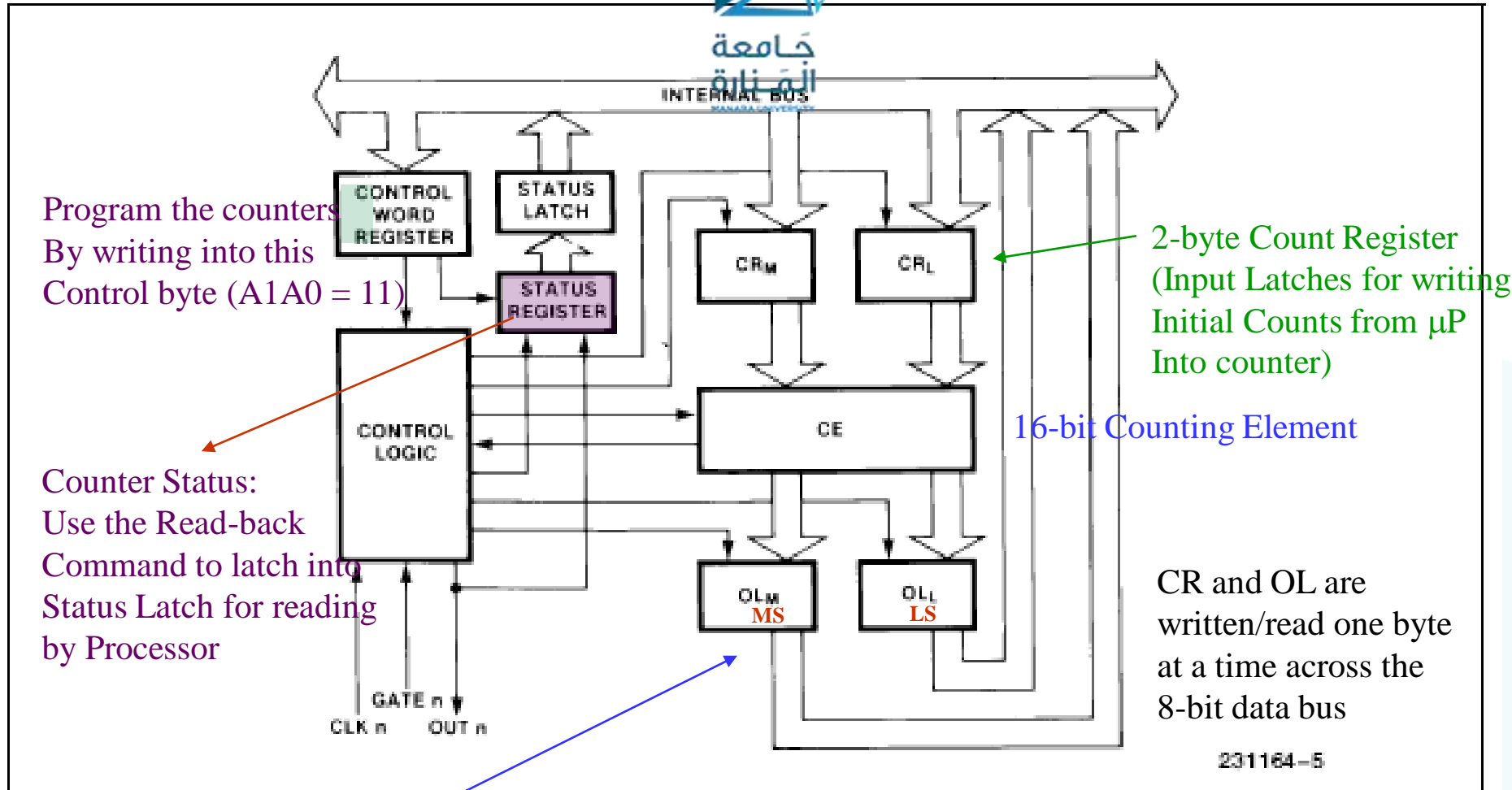
```
READY:      IN AL,0FEH ; Check RXRDY, if
              ;receiver is not ready
              AND AL,02H
              JZ READY ; wait
              IN AL,0FCH ; If it is ready,
              MOV [SI],AL ; receive the character
              INC SI ; Increment pointer to next byte
              DEC CL ; Decrement counter
              JNZ NXTBT ; Repeat, if CL is not zero
              MOV AH,4CH
              INT 21H
              CODE ENDS
```

-

Programmable Timer 8254



بنية منطقية لأحد العدادات



Internal Block Diagram of a Counter

- 2-byte Output Latches for reading counter Parallel output (Read at the counter's I/O address with the format specified when the counter was programmed)
- Normally follow counter count and can be read at any time.
- A "Counter Latch Command" latches the present counter count into them. Will be frozen till read by processor

برمجة العدادات: عمليات الكتابة Write Operations



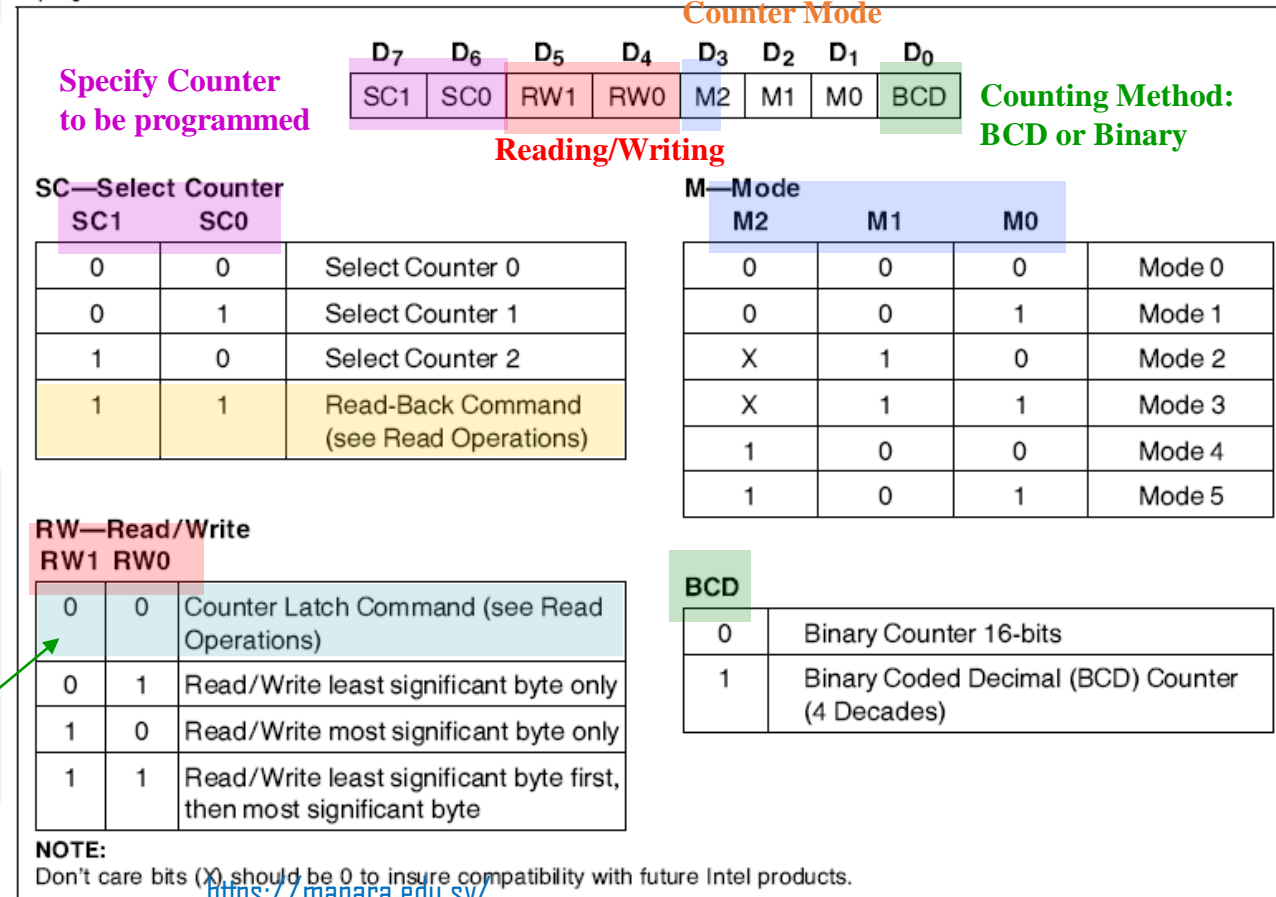
- يجب برمجة كل عداد قبل استخدامه.
- يبرمج العداد من خلال كتابة كلمة تحكم في مسجل كلمة التحكم ($A1A0=11$) تليها كلمة تحتوي على عدد ابتدائي يرسل إلى عنوان العداد الذي نبرمجه (والمحدد من خلال كلمة التحكم)

يرسل العدد الابتدائي إلى عنوان العداد مثلاً: $A1A0 = 01$. تحدد العداد الأول (counter 1)

يجب إرسال العدد الابتدائي بعد كلمة التحكم وليس بالضرورة أن تكون بعدها مباشرة. ويمكن أن تتداخل برمجة العدادات الثلاث.

Control Word Format

$A_1, A_0 = 11$ $\overline{CS} = 0$ $\overline{RD} = 1$ $\overline{WR} = 0$



Counter Latch Command

يخزن العدة الحالية للعداد المحدد في OL الخاصة به. ويحتفظ بها حتى يقرأ الخازن من قبل المعالج.

Figure 7. Control Word Format

READ Operations: Reading a counter while it is counting Three Ways



جامعة
المنارة

1. القراءة البسيطة Simple READ:

- Inhibit clocking by $G = 0$ (Disrupts future count!) to ensure reading stable levels
- Read the counter at the proper I/O address (e.g. $A_1A_0=10$ for counter 2)

2. إصدار "Counter Latch Command" من خلال كتابة البايث المناسبة في الـ Control Word Register ($A_1A_0 = 11$), حيث $RW_1 RW_0 = 00$ وتحديد عنوان العداد المطلوب بواسطة $SC_1 SC_0$.

حالما يتم تنفيذ الأمر، يجري تخزين العدة الحالية الموجودة على المخرج التفرعي للعداد في خازن الخرج للعداد counter's output latch (OL) ويبقى الخازن محتفظاً بالقيمة حتى يقوم المعالج بقراءة العداد أو حتى تتم إعادة برمجة العداد. عندها يعود الخازن لمتابعة عدات العداد كما كان قبل تنفيذ الأمر. وتتم قراءة باستات الخازن OL bytes بالصيغة التي سبق تحديدها عند آخر برمجة للعداد.

$A_1, A_0 = 11; CS = 0; RD = 1; WR = 0$

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	0	0	X	X	X	X

SC₁, SC₀—specify counter to be latched

SC ₁	SC ₀	Counter
0	0	0
0	1	1
1	0	2
1	1	Read-Back Command

D₅, D₄—00 designates Counter Latch Command

X—don't care

NOTE:
Don't care bits (X) should be 0 to insure compatibility with future Intel products.

Figure 9. Counter Latching Command Format

كلمة الأمر أثناء

"Counter latch command"

READ Operations: Reading a counter while it is counting Three Ways, Contd.



جامعة
منصورة
MANSAURA UNIVERSITY

3. أمر القراءة الرجعة Read Back Command

يكتب في كلمة التحكم control word حيث (A1A0=11)
من أجل تخزين الحالة و/أو العدة لأي من العدادات الثلاث
تخزين حالات العدادات الثلاث في نفس اللحظة.

The command byte during a
"Read back command"

A0, A1 = 11		$\overline{CS} = 0$	$\overline{RD} = 1$	$\overline{WR} = 0$			
D7	D6	D5	D4	D3	D2	D1	D0
1	1	COUNT	STATUS	CNT 2	CNT 1	CNT 0	0

Up to 3 Counters

D5: 0 = Latch count of selected counter(s)
D4: 0 = Latch status of selected counters(s)
D3: 1 = Select Counter 2
D2: 1 = Select Counter 1
D1: 1 = Select Counter 0
D0: Reserved for future expansion; Must be 0

Figure 10. Read-Back Command Format

Shows how the counter was programmed

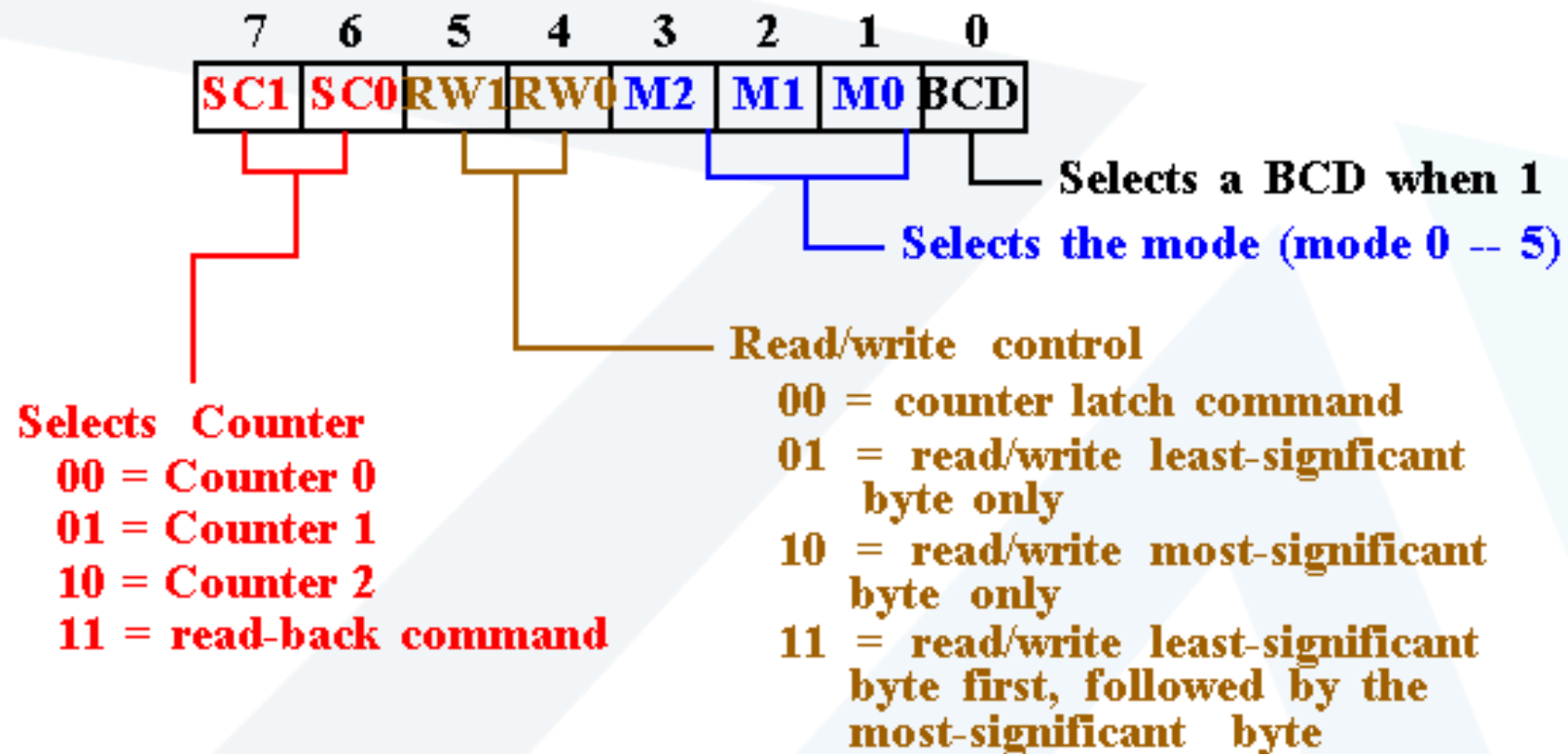
Format for the Counter
Status Register
(latched into the Status latch
if so specified in the Read-Back Command)

D7	D6	D5	D4	D3	D2	D1	D0
Output	Null Count	RW1	RW0	M2	M1	M0	BCD

D7 1 = OUT Pin is 1
0 = OUT Pin is 0
D6 1 = Null Count i.e. Count = 00000H
0 = Count available for reading
D5-D0 Counter programmed mode (see Figure 7)

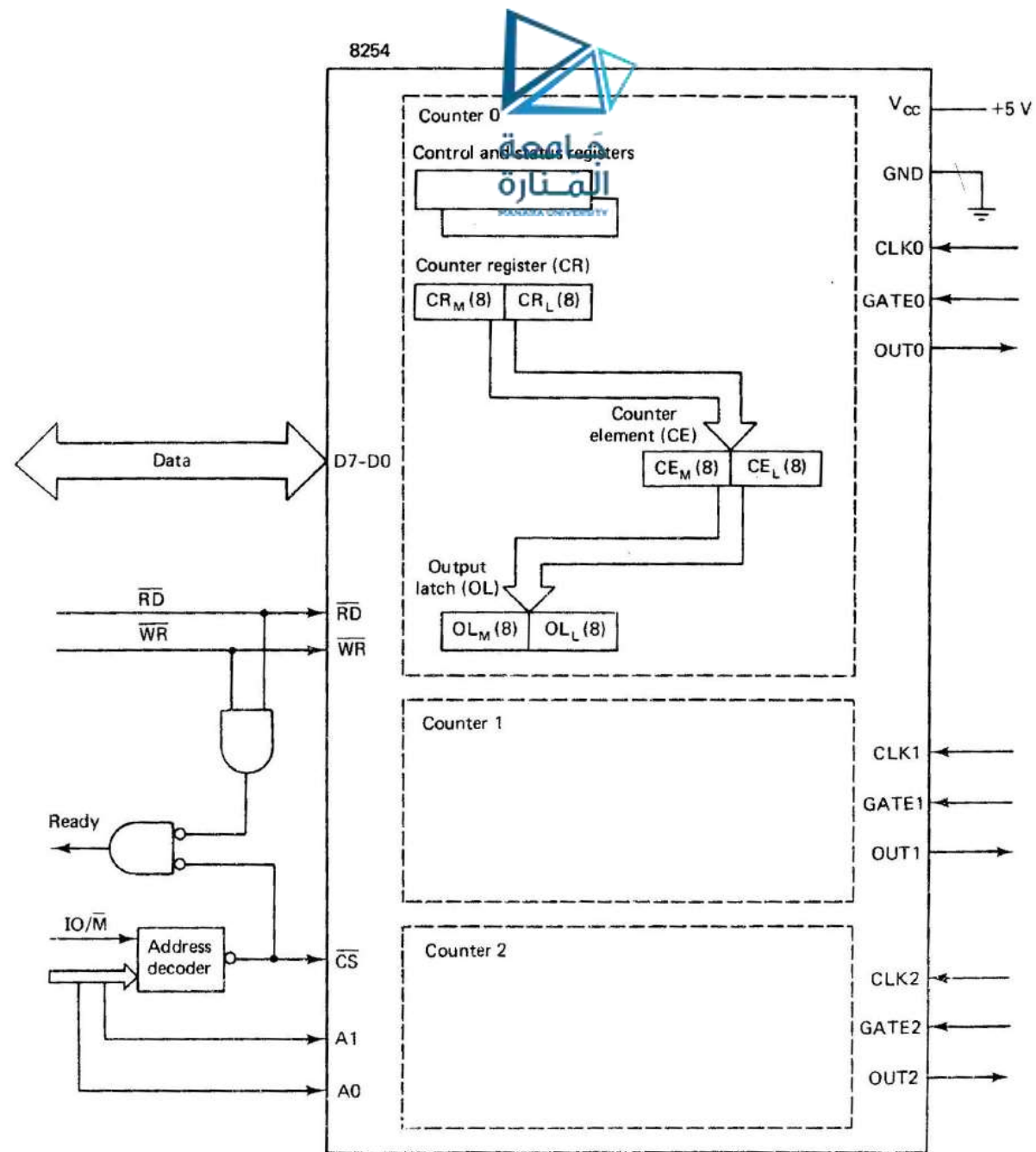
Figure 11. Status Byte

8254 Programming



برمجة الـ 8254 Programming 8254

- يمكننا برمجة أي عداد ليعد من 1 إلى FFFFH.
- العدد الأصغر هو 1 في جميع الأنماط باستثناء النمطين 2 و 3 إذ يكون العدد الأصغر هو 2.
- لكل عداد كلمة تحكم برمجية program control word تستخدم لتحديد الطريقة التي يعمل بها العداد.
- إذا تمت برمجة العداد ببايتين فإن البايت الأولى (LSB) توقف العد والبايت الثانية (MSB) تقلع بالعداد بقيمة العد الجديدة.





أمر قراءة العداد 8254 Read Back Command

❑ 8254 Read Back Command

1	1	$\overline{\text{COUNT}}$	$\overline{\text{STATUS}}$	CNT2	CNT1	CNT0	0
---	---	---------------------------	----------------------------	------	------	------	---

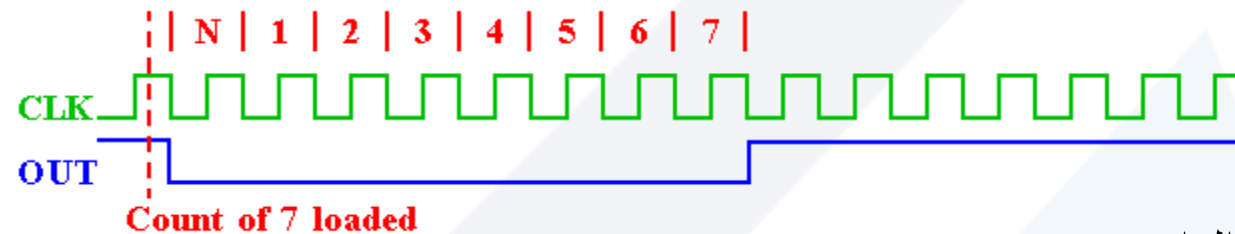
❑ 8254 status word format

OUTPUT	NULL COUNT	RW1	RW0	M2	M1	M0	BCD
--------	---------------	-----	-----	----	----	----	-----

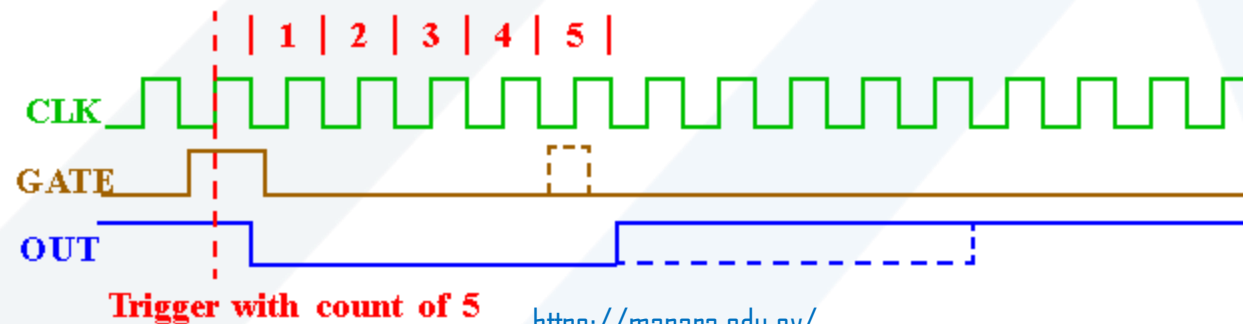
NULL COUNT: تأخذ القيمة low عندما تحمل العدة الجديدة إلى العداد.
when the new count written to a counter is actually loaded into the counter

8254 Modes

- النمط 0 Mode 0: عداد الحدث يجري تمكينه من خلال G.
- يأخذ الخرج القيمة المنطقية 0 عند كتابة كلمة التحكم ويبقى كذلك حتى انقضاء N مضافاً إليها الرقم المبرمج.

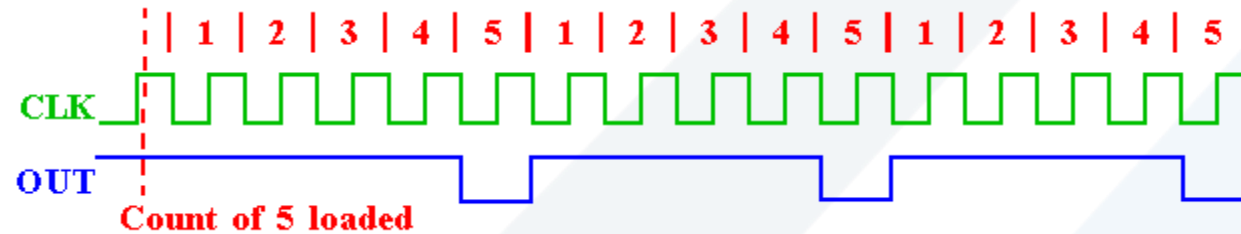


- النمط 1 Mode 1: نمط الطلقة الواحدة One-shot mode.
- يقدر المدخل G العداد لكي يخرج نبضة صفرية بعد انقضاء النبضات المحددة بالرقم.
- ويعاد التحميل بالعدد إذا وردت نبضة جديدة على G.

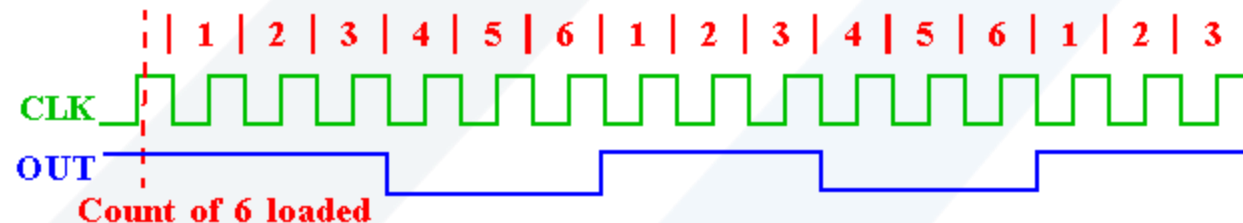


8254 Modes

- النمط 2 2 Mode: يقوم العداد بتوليد سلسلة من النبضات بعرض نبضة ساعة واحدة.
 - يحدد الفصل بين النبضات من خلال العدد المبرمج.
 - وتستمر الدورة حتى إعادة البرمجة أو حتى تأخذ G القيمة 0.

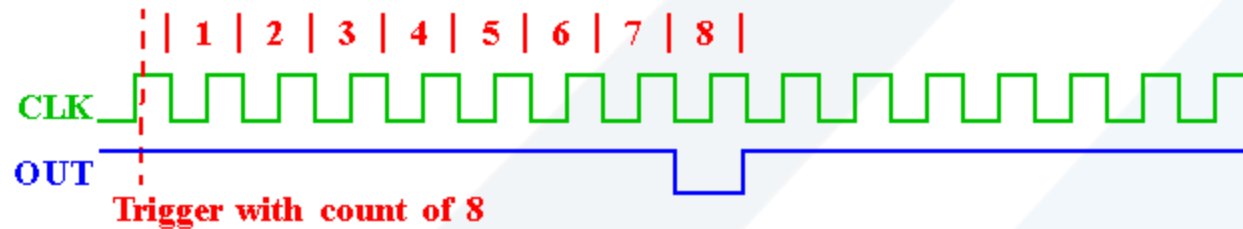


- النمط 3 3 Mode: يولد نبضات مربعة بشكل دائم عندما تأخذ G قيمة الواحد.
 - فإذا كان العدد المبرمج زوجياً يتساوى زمن المستوى المنخفض مع المستوى المرتفع 50% duty cycle. أما في حال كان العدد فردياً يأخذ OUT القيمة 1 لدورة إضافية زيادة عن المستوى 0.



8254 Modes

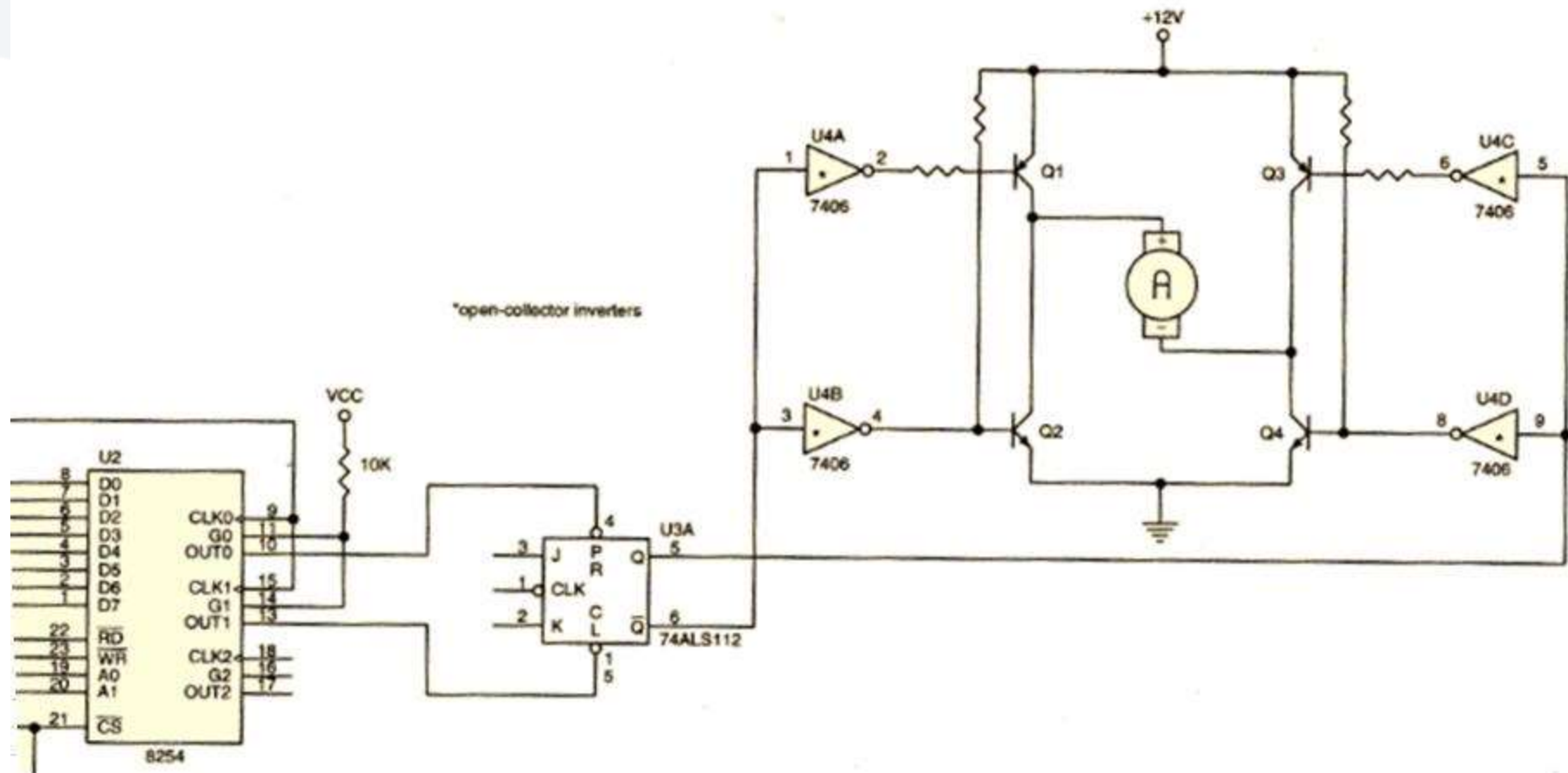
- النمط 4 4 Mode: طلقة واحدة بقدر برمجي.
- يجب أن تكون G واحد (G must be 1).



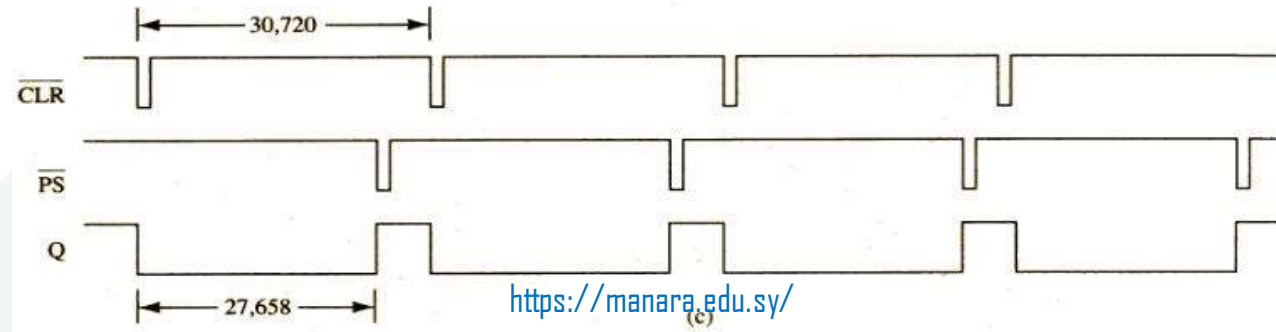
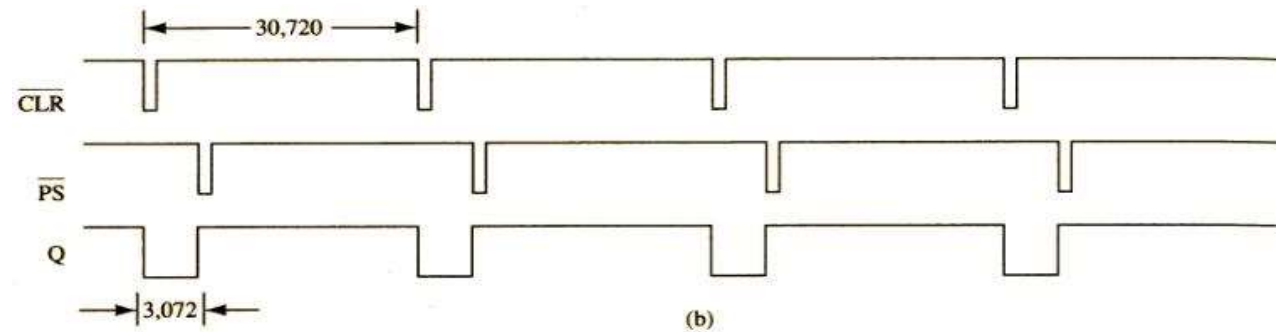
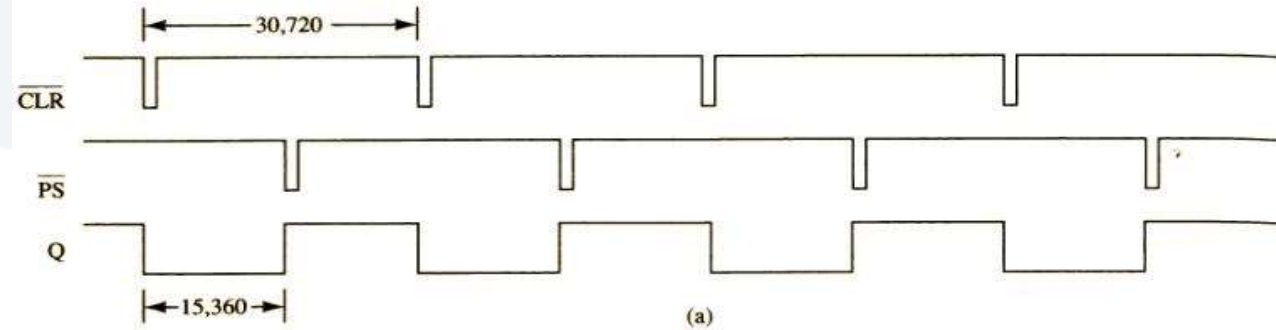
- النمط 5 5 Mode: طلقة واحدة داراتي حيث تتشابه طريقة تحكم G مع النمط 1.



Motor Control



Motor Control





```
;Procedure that controls the duty cycle of Q and
;therefore the speed and direction of the motor.
;
;AH contains a number between 00H and FFH that
;selects both direction and speed of the motor.
;
CNTR EQU 706H ;control port
CNT0 EQU 700H ;counter 0 port
CNT1 EQU 702H ;counter 1 port
COUNT EQU 30720 ;count of 30,720
```

```
SPEED PROC NEAR
```

```
PUSH AX ;save registers
PUSH DX
PUSH BX
```

```
;calculate count
```

```
MOV BL,AH
MOV AX,120
MUL BL
MOV BX,AX
MOV AX,COUNT
SUB AX,BX
MOV BX,AX
```

```
;program counter control words
```

```
MOV DX,CNTR ;load port address of control
MOV AL,00110100B ;control for CNT0
OUT DX,AL
MOV AL,01110100B ;control for CNT1
OUT DX,AL
```

```
;start counter 1 to generate clear
```

```
MOV DX,CNT1 ;address counter 1
MOV AX,COUNT ;get count
OUT DX,AL ;stop counter 1
MOV AL,AH
OUT DX,AL ;start counter 1
```

```
;wait for counter 1 to reach calculated count
```

```
SPE:
```

```
IN AL,DX ;get count
XCHG AL,AH
IN AL,DX
XCHG AL,AH
CMP AX,BX ;test count
JB SPE ;if CNT1 below count
```

```
;start counter 0 to generate set
```

```
MOV DX,CNT0 ;address counter 0
MOV AX,COUNT ;get count
OUT DX,AL ;stop counter 0
MOV AL,AH
OUT DX,AL ;start counter 1
```

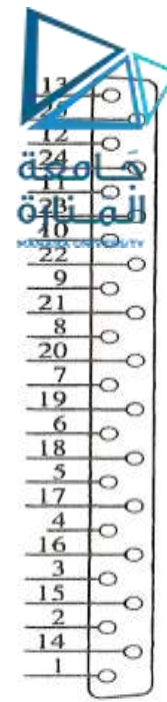
```
POP BX ;restore registers
POP DX
POP AX
RET
```

```
SPEED ENDP
```

Parallel Port

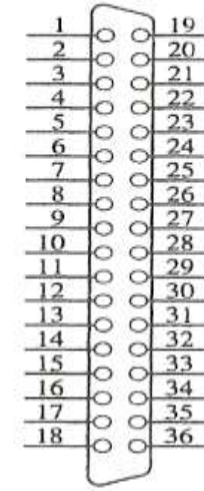
- المنفذ المتوازي مثال على ربط الأجهزة البطيئة نسبياً مثل الطابعة مع المعالج
- تطبع الطابعة مئات المحارف كل ثانية (CPS)، بينما يستطيع المعالج إرسال آلاف المحارف كل ثانية
- نستخدم عادةً المصافحة لإنجاز العمليات بشكل مناسب من المعالج إلى الجهاز المحيطي الأبطأ لضمان سلامة العملية.

- Computer (parallel port) has a 25-pin DB25 connector
- Printer has a 36-pin Centronics connector



Computer side

Connector DB25



Connector CENT36

Printer side

Strobe Data
Into Printer

Computer DB25 Pin number	Printer CENT36 Pin number	Function
1	1	Data Strobe (STB)
2	2	Data 0 (D0)
3	3	Data 1 (D1)
4	4	Data 2 (D2)
5	5	Data 3 (D3)
6	6	Data 4 (D4)
7	7	Data 5 (D5)
8	8	Data 6 (D6)
9	9	Data 7 (D7)
10	10	Ack
11	11	Busy

Computer polls
'Busy' to see if it
can send next character Data

Computer DB25 Pin number	Printer CENT36 Pin number	Function
12	12	Paper empty
13	13	Select
14	14	Afd
15	32	Error
16	—	RESET
17	31	Select in
18—25	19—30	Ground
—	17	Frame ground
—	16	Ground
—	33	Ground

8-bit
Character data
<https://manara.edu.sy/>

;An assembly language procedure that **prints the ASCII contents of BL**.

```
PRINT PROC NEAR
```

```
    .REPEAT
```

```
        IN AL,BUSY
```

Loop repeatedly reads
BUSY & checks if it is low

```
        TEST AL,BUSY_BIT
```

```
    .UNTIL ZERO
```

BUSY = 0!
So output
data to
Printer!

```
        MOV AL,BL
        OUT PRINTER,AL
```

```
    RET
```

```
PRINT ENDP
```

;Poll the busy line until it goes low

;READ the port having the BUSY input

;test if the Busy bit in the data read is 0 yet

;BUSY_BIT is a **mask** defining the position

;of the BUSY bit in the port

;End waiting loop if the **ZERO** flag is set

;Yes!...move character data to AL

;and output it to printer-

;PRINTER is address of the printer port

;This also generates the #STB pulse

For example, if Busy goes on bit 4 of the BUSY port, BUSY_BIT will be: 00001000 and the instruction TEST AL, BUSY_BIT will AND AL with the bit pattern 00001000. The result will be 0 only if the BUSY Input is 0, setting the ZERO flag and ending the waiting (handshake Loop)



Operating modes PIT8254

8253/54 can be operated in 6 different modes. In this chapter, we will discuss these operational modes.

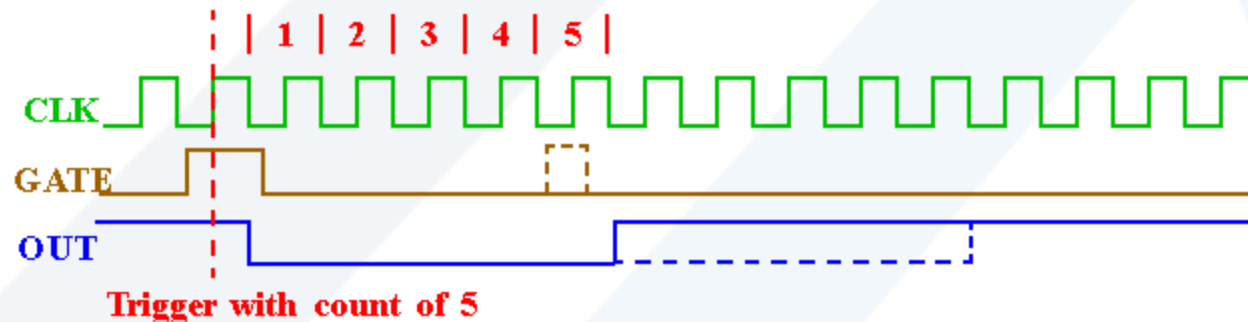
Operating modes PIT8254

- **Mode 0 – Interrupt on Terminal Count**
- It is used to generate an interrupt to the microprocessor after a certain interval.
- Initially the output is low after the mode is set. The output remains LOW after the count value is loaded into the counter.
- The process of decrementing the counter continues till the terminal count is reached, i.e., the count become zero and the output goes HIGH and will remain high until it reloads a new count.
- The GATE signal is high for normal counting. When GATE goes low, counting is terminated and the current count is latched till the GATE goes high again.



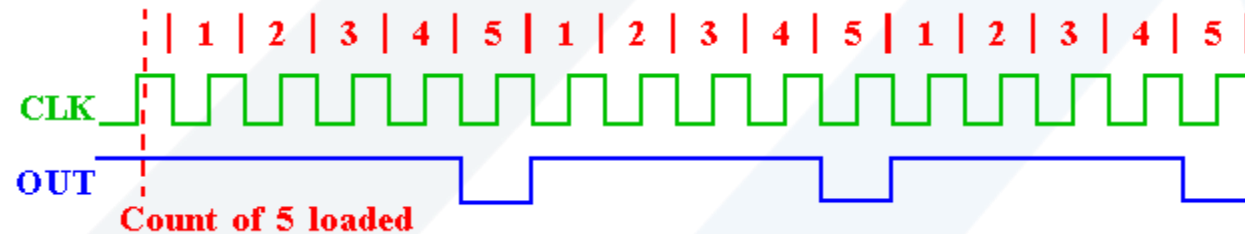
Operating modes PIT8254

- **Mode 1 – Programmable One Shot**
- It can be used as a mono stable multi-vibrator.
- The gate input is used as a trigger input in this mode.
- The output remains high until the count is loaded and a trigger is applied.



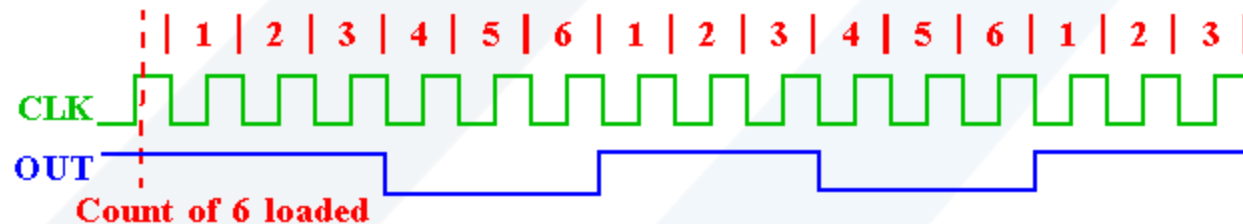
Operating modes PIT8254

- **Mode 2 – Rate Generator**
- The output is normally high after initialization.
- Whenever the count becomes zero, another low pulse is generated at the output and the counter will be reloaded.



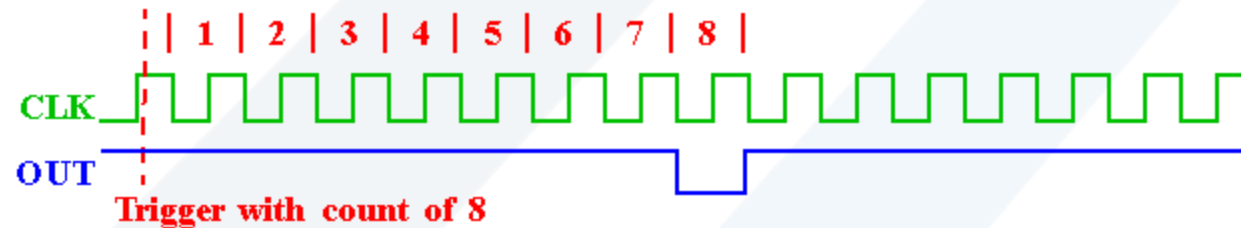
Operating modes PIT8254

- **Mode 3 – Square Wave Generator**
- This mode is similar to Mode 2 except the output remains low for half of the timer period and high for the other half of the period.



Operating modes PIT8254

- **Mode 4 – Software Triggered Mode**
- In this mode, the output will remain high until the timer has counted to zero, at which point the output will pulse low and then go high again.
- The count is latched when the GATE signal goes LOW.
- On the terminal count, the output goes low for one clock cycle then goes HIGH. This low pulse can be used as a strobe.





Operating modes PIT8254

- **Mode 5 – Hardware Triggered Mode**

- This mode generates a strobe in response to an externally generated signal.
- This mode is similar to mode 4 except that the counting is initiated by a signal at the gate input, which means it is hardware triggered instead of software triggered.
- After it is initialized, the output goes high.
- When the terminal count is reached, the output goes low for one clock cycle.