



تصميم رقمي متقدم
Advanced Digital Design

Dr.-Eng. Samer Sulaiman

2020-2021

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

• الناخب (منتقي البيانات) Multiplexers (Data Selectors)

• عبارة عن دائرة منطقية توافقية تنتقي واحدة من المعلومات أو البيانات المنطقية المأخوذة من مصادر متعددة للمرور خلال خط واحد إلى الخرج.

• يتكون الناخب من عدة مداخل للبيانات وخرج واحد، بالإضافة إلى مجموعة منافذ اختيار select lines والتي عن طريقها يمكننا اختيار البيانات المراد ارسالها إلى الخرج

• إذا كان عدد منافذ الاختيار هو n فإن عدد المدخل يكون 2^n

• مثال: ناخب مؤلف من أربعة مداخل 1-of-4 data selector/multiplexer

• يمتلك منفذي اختيار بيانات وهي كافية لاختيار واحد من الأربعة منافذ الموجودة على الدخل،

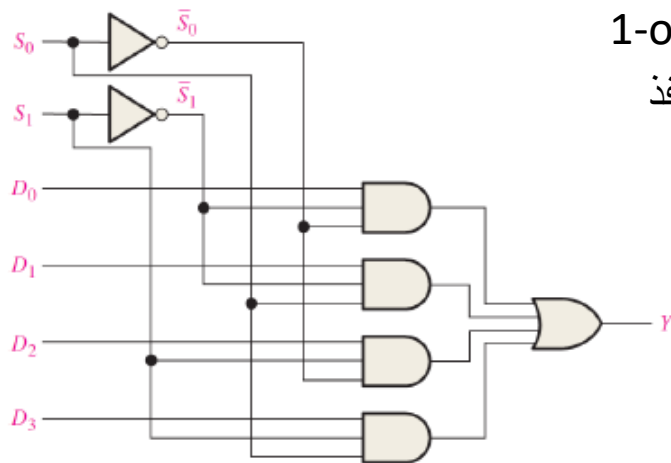
• جدول الحقيقة لهذه الدارة يعطى كما يلي:

• وعليه يمكننا كتابة التعبير المنطقي للخرج y على الشكل التالي:

$$y = \bar{S}_1\bar{S}_0D_0 + \bar{S}_1S_0D_1 + S_1\bar{S}_0D_2 + S_1S_0D_3$$

• وعليه تصبح الدارة النهائية على الشكل التالي:

| مداخل الاختيار | | المدخل المختار |
|--------------------|-------|----------------|
| Data-Select Inputs | | Input Selected |
| S_1 | S_0 | Y |
| 0 | 0 | D_0 |
| 0 | 1 | D_1 |
| 1 | 0 | D_2 |
| 1 | 1 | D_3 |



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

• الناخب (منتقي البيانات) Multiplexers (Data Selectors)

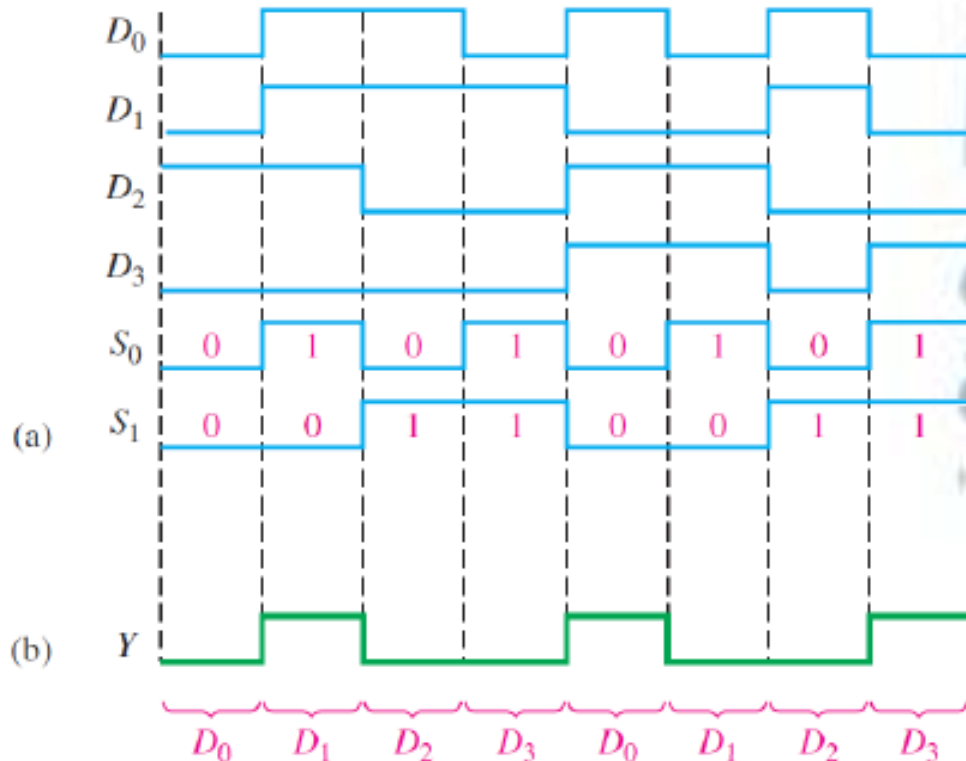
• مثال: ناخب مؤلف من أربعة مداخل

1-of-4 data selector/multiplexer

• وبالتالي يمكن رسم إشارة الخرج اعتماداً على إشارة منافذ الاختيار والمداخل كما يلي:

• يمكن استخدام أكثر من ناخب بإمكانيات أقل للحصول على ناخب بإمكانيات أعلى،

• فمثلاً يمكن الحصول على ناخب واحد من ثمانية باستخدام ناخبين كل منهما واحد من أربعة، على أن يكون لكل منهما طرف تمكين Enable, En، وخرجي الناخب تدخل على بوابة OR



عناصر وتقنيات التصميم الرقمي والتوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

• موزع البيانات (DMUX) Demultiplexes

- عبارة عن دائرة منطقية توافقية تؤدي عكس عمل دائرة الناخب أو منتقي البيانات
- يأخذ البيانات من دخل واحد ثم يقوم بتوزيعها على عدد من المخارج.
- يتكون من دخل وحيد وعدة مخارج، بالإضافة إلى منافذ اختيار select lines والتي عن طريقها يمكننا ارسال البيانات الموجودة على الدخل إلى أحد المخارج.
- إذا كان عدد منافذ الاختيار هو n فإن عدد المخارج يكون 2^n
- مثال: موزع مؤلف من أربعة مخارج ودخل وحيد

1-line-to-4-line demultiplexer (DEMUX)

- تتألف من منفذين لاختيار البيانات وهي كافية لاختيار واحد من الأربعة مخارج

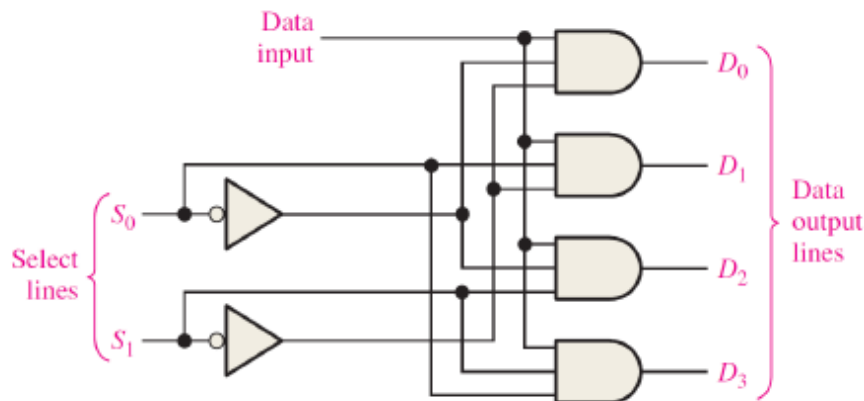
- جدول الحقيقة لهذه الدارة يعطى كما يلي:

- وعليه يمكننا كتابة التعابير المنطقية لكل خرج على الشكل التالي:

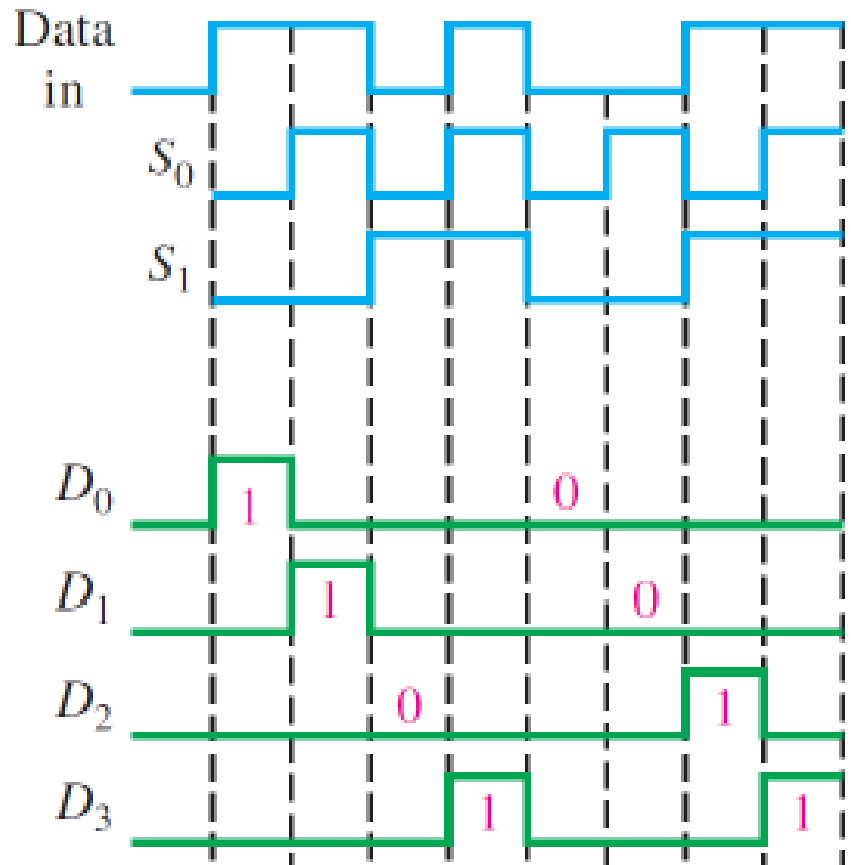
$$D_0 = I\bar{S}_1\bar{S}_0, D_1 = I\bar{S}_1S_0, D_2 = IS_1\bar{S}_0, D_3 = IS_1S_0$$

- وعليه تصبح الدارة النهائية على الشكل التالي:

| مداخل الاختيار Data-Select Inputs | | الخرج Output | | | |
|--------------------------------------|-------|-----------------|-------|-------|-------|
| S_1 | S_0 | D_0 | D_1 | D_2 | D_3 |
| 0 | 0 | I | 0 | 0 | 0 |
| 0 | 1 | 0 | I | 0 | 0 |
| 1 | 0 | 0 | 0 | I | 0 |
| 1 | 1 | 0 | 0 | 0 | I |



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)



• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

• موزع البيانات (DMUX) Demultiplexes

• مثال: موزع مؤلف من أربعة مخارج ودخل وحيد
1-line-to-4-line demultiplexer (DEMUX)

• وبالتالي يمكن رسم إشارة المخارج اعتماداً على إشارة منافذ الاختيار والدخل كما يلي:

جامعة
المنارة
MANARA UNIVERSITY

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• الدارات المنطقية التوافقية Logic Circuits Combinational

• يعتمد فيها الخرج في أي لحظة زمنية على الدخل الموجود في تلك اللحظة

• وحدة البناء الأساسية فيها هي البوابات المنطقية Logic Gates

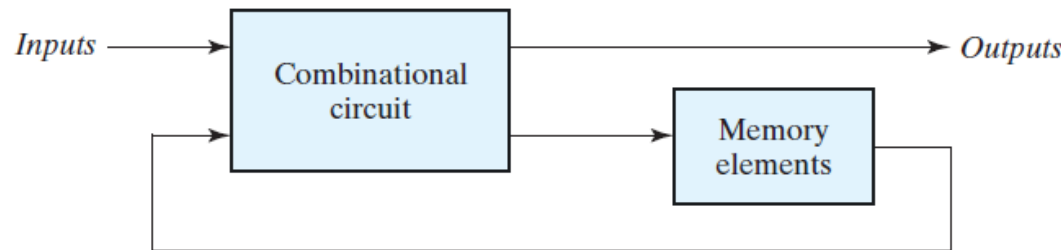
• الدارات المنطقية التعاقبية Sequential Logic Circuits

• يعتمد فيها الخرج في أي لحظة زمنية على الدخل الموجودة في تلك اللحظة، وعلى الخرج السابق للدارة

• يتميز بوجود ذاكرة

• توجد لديها قدرة تخزينية تأتي من التغذية العكسية Feedback حيث أن خرج الدارة يتم أخذه عبر هذه التغذية العكسية وإدخاله إلى الدارة مرة أخرى مع الدخل

• وحدة البناء الأساسية فيها هي القلاب Flip-Flop



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

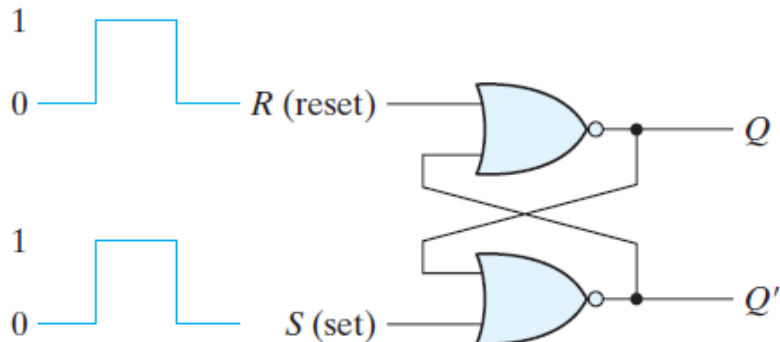
• الماسكات Latch

- هو نوع من عناصر التخزين ثنائية الاستقرار والتي عادة ما توضع في تصنيف منفصل عن القلابات، تشبه القلابات، لأنها عنصر ثنائي الاستقرار يمكن وضعه في إحدى حالتَي الاستقرار بواسطة نظام التغذية العكسية Feedback

• والفرق الرئيس بين الماسكات والقلابات هو الطريقة المستخدمة لتغيير حالتَي الاستقرار فقط.

• العمل الأساسي للماسك هو عبارة عن دائرة منطقية تعمل كعنصر ذاكرة

- ونقصد به العنصر القادر على اختزان قيمة منطقية ما واحد "1" أو صفر "0" أي خانة واحدة لفترة زمنية تستمر طالما أن التيار الكهربائي لم ينقطع عن الدارة، أو لم يتم تغيير هذه القيمة خارجياً،



- وتتكون دائرة الماسك في معظم الأحيان من:

• بوابتي NAND في حال كان يعمل على

المستوى المنطقي المنخفض LOW

• بوابتي NOR في حال كان يعمل على

المستوى المنطقي المرتفع HIGH

| S | R | Q | Q' |
|---|---|---|------------------------|
| 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 (after S = 1, R = 0) |
| 0 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 (after S = 0, R = 1) |
| 1 | 1 | 0 | 0 (forbidden) |

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

الدارات المنطقية التعاقبية Sequential Logic Circuits:

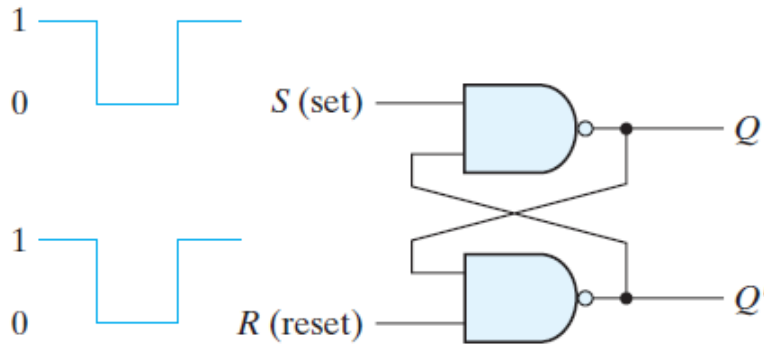
الماسكات Latch

• وتتكون دائرة الماسك في معظم الأحيان من:

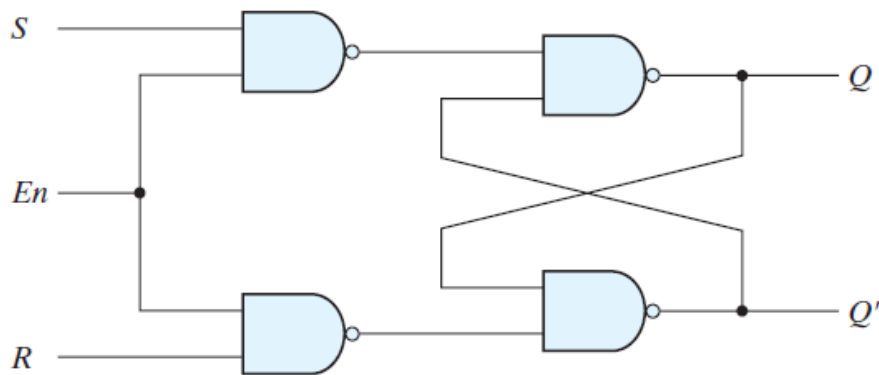
• بوابتي NAND في حال كان يعمل على المستوى المنطقي المنخفض LOW

• بوابتي NOR في حال كان يعمل على المستوى المنطقي المرتفع HIGH

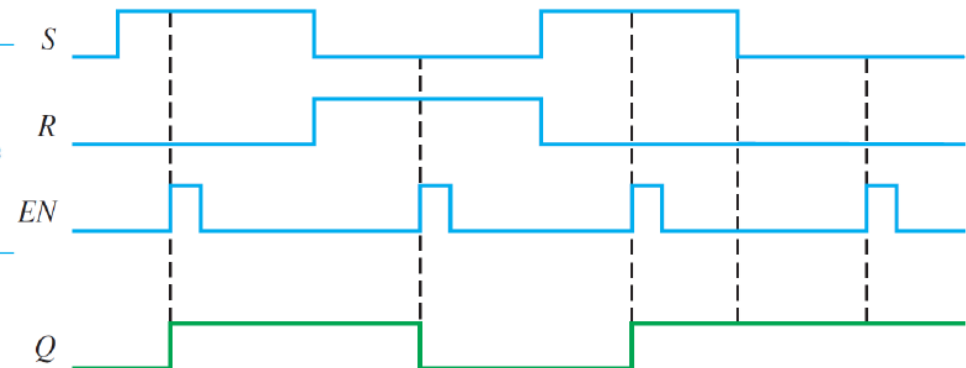
• الماسك المتزامن:



| S | R | Q | Q' |
|---|---|---|------------------------|
| 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 (after S = 1, R = 0) |
| 0 | 1 | 1 | 0 |
| 1 | 1 | 1 | 0 (after S = 0, R = 1) |
| 0 | 0 | 1 | 1 (forbidden) |



| En | S | R | Next state of Q |
|----|---|---|--------------------|
| 0 | X | X | No change |
| 1 | 0 | 0 | No change |
| 1 | 0 | 1 | Q = 0; reset state |
| 1 | 1 | 0 | Q = 1; set state |
| 1 | 1 | 1 | Indeterminate |

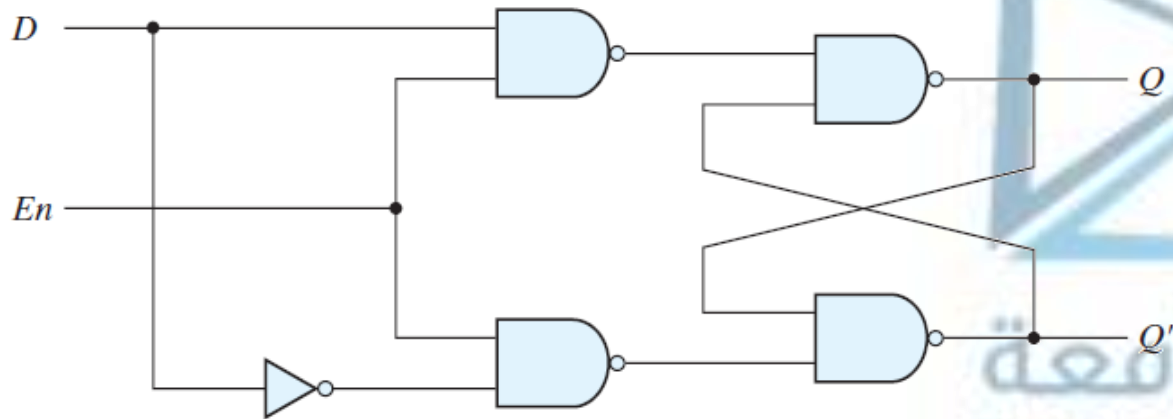


عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

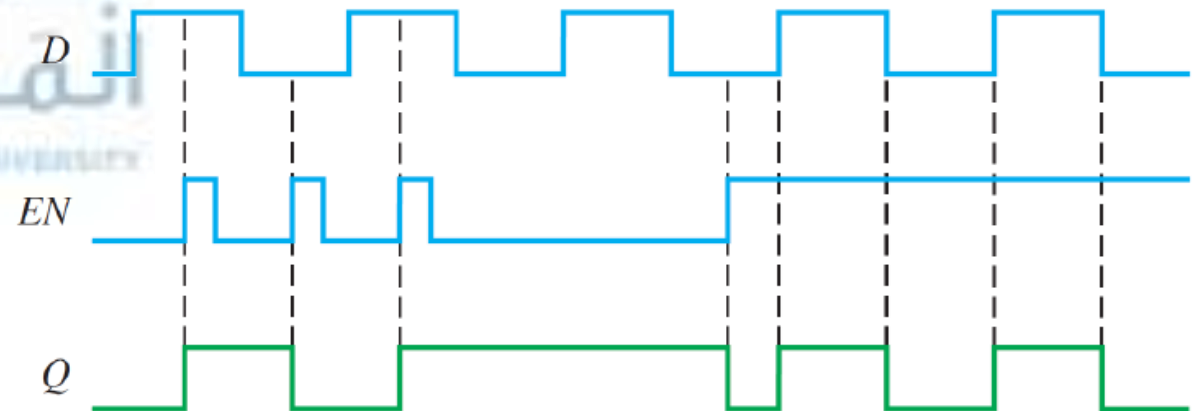
• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• الماسكات Latch

• الماسك D المتزامن:



| En | D | Next state of Q |
|------|-----|-----------------------|
| 0 | X | No change |
| 1 | 0 | $Q = 0$; reset state |
| 1 | 1 | $Q = 1$; set state |



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• القلابات Flip-Flops:

• هي أجهزة ثنائية الاستقرار متزامنة Synchronous Bistable Devices

• يمثل ماسك محكوم بنبضات تزامن، ولكن الخرج لا يتغير تبعاً للدخل إلا عند حافة نبضة التزامن سواء الحافة الصاعدة للنبضة أو الحافة الهابطة

• في الماسك كان الخرج يتغير طالما أن طرف التزامن

$CK=1$ ، بينما القلاب لن يتغير الخرج إلا في وجود حافة للطرف CK

• أي أنه حتى لو تغير الدخل S و R وكان طرف التزامن

$CK=1$ فإن الخرج لن يتغير إلا بعد عبور طرف التزامن

CK لحافة معينة سواء كانت الحافة الصاعدة أو الهابطة.

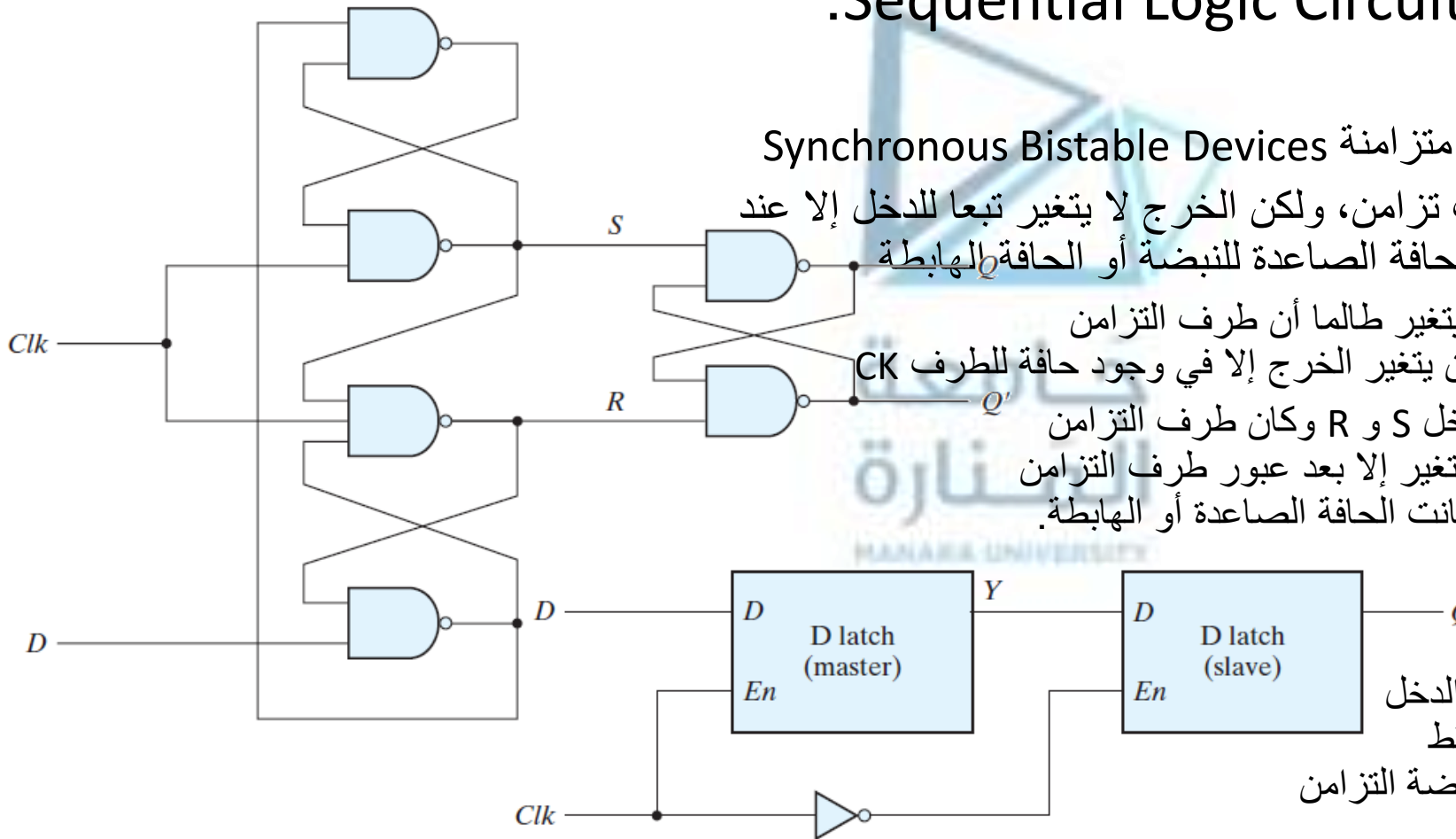
• القلاب D Flip-Flop D:

• قلاب يدخل متزامن

• أي البيانات على الدخل

تمر إلى الخرج فقط

مع حافة القدر لنبضة التزامن



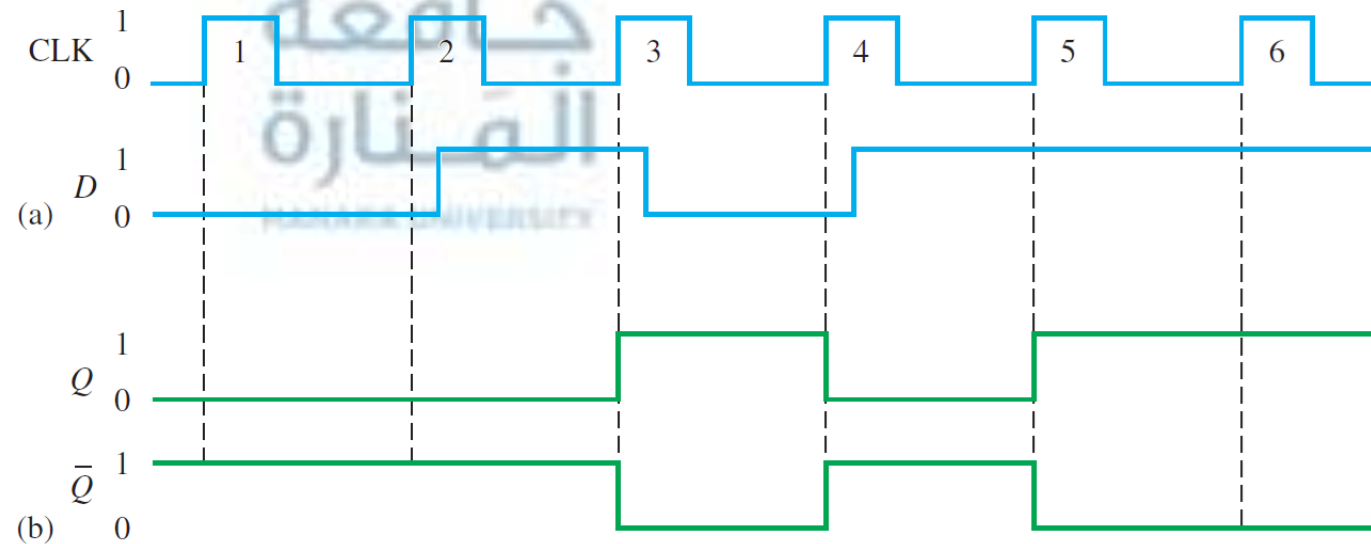
عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• القلابات Flip-Flops:

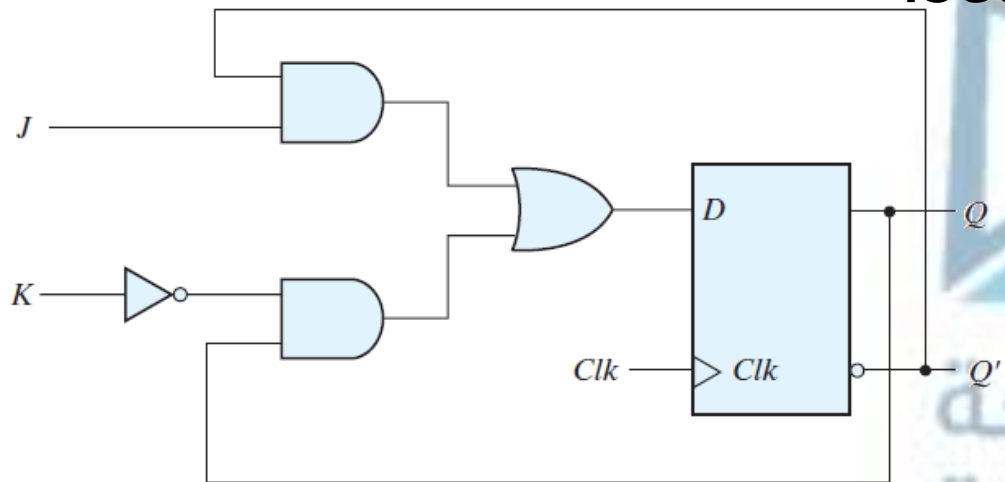
• القلاب D Flip-Flop D:

| Inputs | | Outputs | | Comments |
|--------|-----|---------|-----------|----------|
| D | CLK | Q | \bar{Q} | |
| 0 | ↑ | 0 | 1 | RESET |
| 1 | ↑ | 1 | 0 | SET |



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

الدارات المنطقية التعاقبية Sequential Logic Circuits:



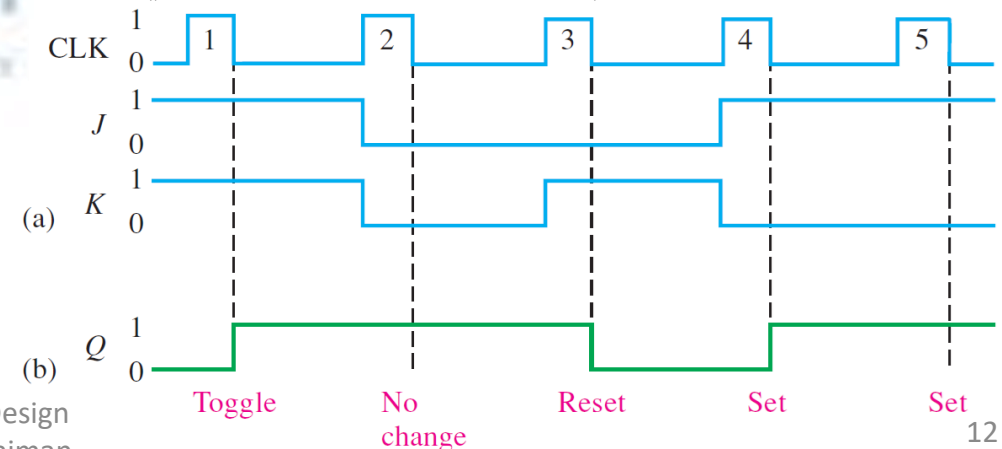
القلابات Flip-Flops:

القلاب J-K Flip-Flop

- قلاب متزامن يتألف من مدخلين J و K
- البيانات على الدخل تمر إلى الخرج فقط مع حافة القدح لنبضة التزامن
- الفرق بينه وبين القلاب S-R فقط في الحالة الأخير أنها حالة مسموحة

• أي عندما يكون كلا المدخلين في الحالة المرتفعة HIGH فإن القلاب يغير حالته (حالة الخرج)

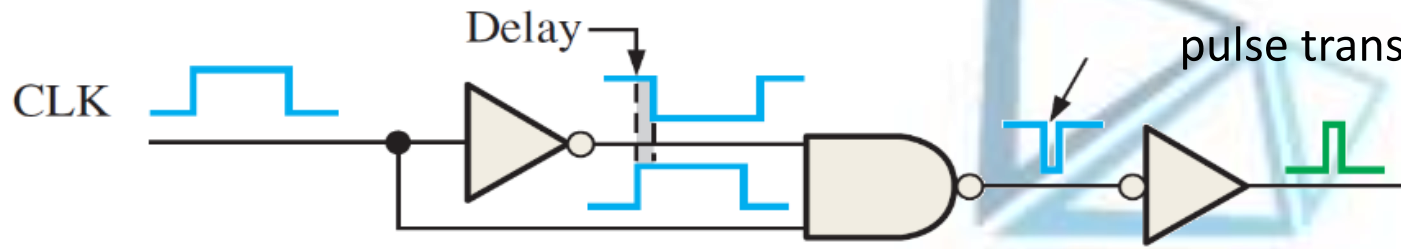
| Inputs | | | Outputs | | Comments |
|--------|---|-----|-------------|-------------|-----------|
| J | K | CLK | Q | \bar{Q} | |
| 0 | 0 | ↑ | Q_0 | \bar{Q}_0 | No change |
| 0 | 1 | ↑ | 0 | 1 | RESET |
| 1 | 0 | ↑ | 1 | 0 | SET |
| 1 | 1 | ↑ | \bar{Q}_0 | Q_0 | Toggle |



عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• القلابات Flip-Flops:



• كاشف انتقال حالة النبضة pulse transition detector

• تحليل الدارات المنطقية التعاقبية المتزامنة

• يصف التحليل ما ستفعله دارة معينة في ظل ظروف تشغيل معينة.

• يتم تحديد سلوك الدارة التعاقبية المتزامنة عن طريق الدخول والخرج وحالة القلابات المستخدمة.

• الخرج والحالة التالية هي تابع للدخول والحالة الحالية.

• يتكون تحليل الدارة التعاقبية من الحصول على جدول أو رسم تخطيطي للتسلسل الزمني للمدخلات والمخرجات والحالات الداخلية.

• يمكن استخدام العديد من الطرق لتحليل الدارات المنطقية التعاقبية المتزامنة منها معادلات الحالة و جدول الحالة ومخطط الحالة

• معادلات الحالة state equation:

• تحدد معادلة الحالة (وتسمى أيضاً معادلة الانتقال transition equation) الحالة التالية كتابع للحالة الحالية والمدخلات

• جدول الحالة state table:

• التسلسل الزمني للدخول والخرج وحالات القلابات يمكن تمثيلها في جدول الحالة (يسمى أحياناً جدول الانتقال transition table).

• يمكن تمثيل المعلومات المتوفرة في جدول الحالة بيانياً في شكل مخطط حالة state diagram

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

الدارات المنطقية التعاقبية Sequential Logic Circuits:

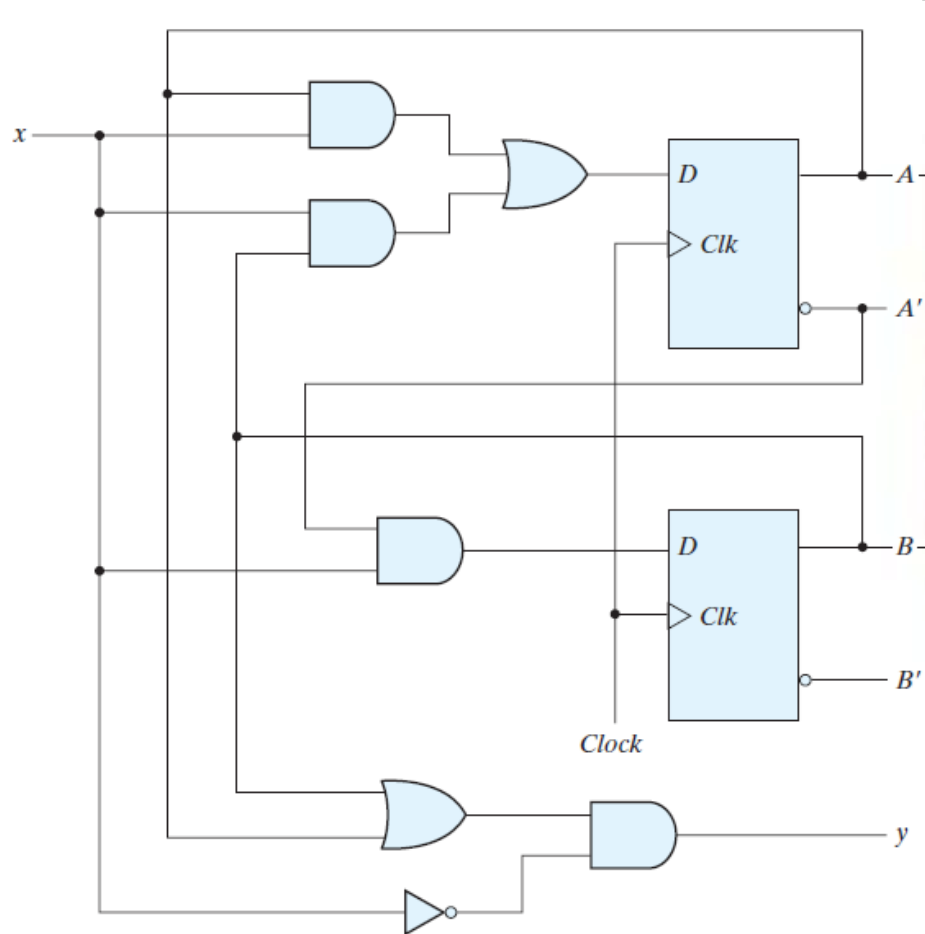
تحليل الدارات المنطقية التعاقبية المتزامنة

- مثال: ليكن لدينا الدارة الموضحة بالشكل والمطلوب تحليل هذه الدارة باستخدام معادلات وجدول ومخطط الحالة

$$A(t + 1) = A(t)x(t) + B(t)x(t)$$

$$B(t + 1) = A'(t)x(t)$$

$$y(t) = [A(t) + B(t)]x'(t)$$



| Present State | | Input <i>x</i> | Next State | | Output <i>y</i> |
|---------------|----------|-------------------|------------|----------|--------------------|
| <i>A</i> | <i>B</i> | | <i>A</i> | <i>B</i> | |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 |

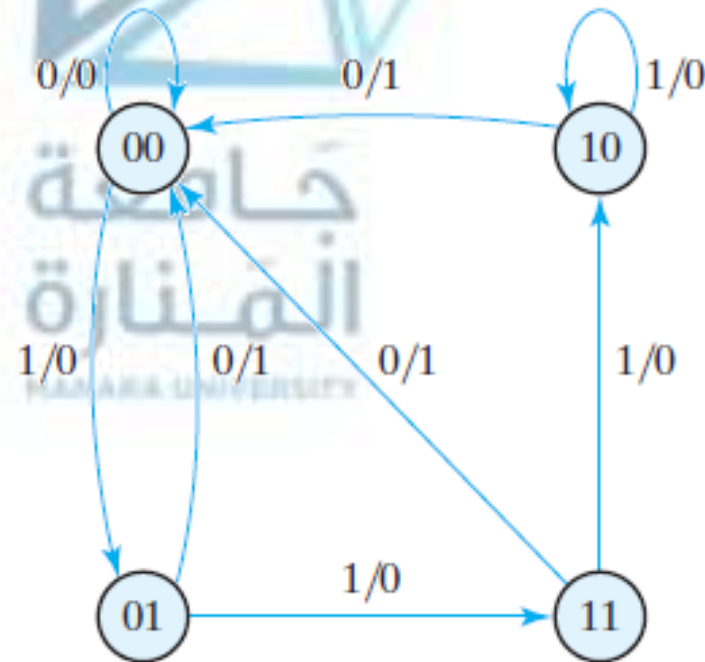
عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• تحليل الدارات المنطقية التعاقبية المتزامنة

• مثال: ليكن لدينا الدارة الموضحة بالشكل والمطلوب تحليل هذه الدارة باستخدام معادلات وجدول ومخطط الحالة

| Present State | | Next State | | | | Output | |
|---------------|---|------------|---|-------|---|--------|-------|
| | | x = 0 | | x = 1 | | x = 0 | x = 1 |
| A | B | A | B | A | B | y | y |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |



| Present State | | Input | Next State | | Output |
|---------------|---|-------|------------|---|--------|
| A | B | | A | B | |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 |

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

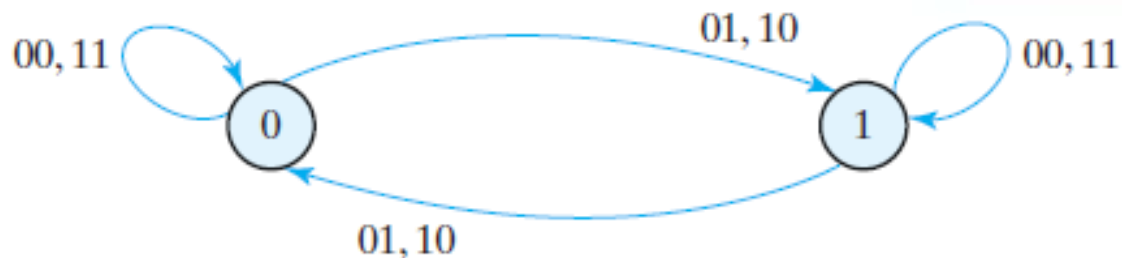
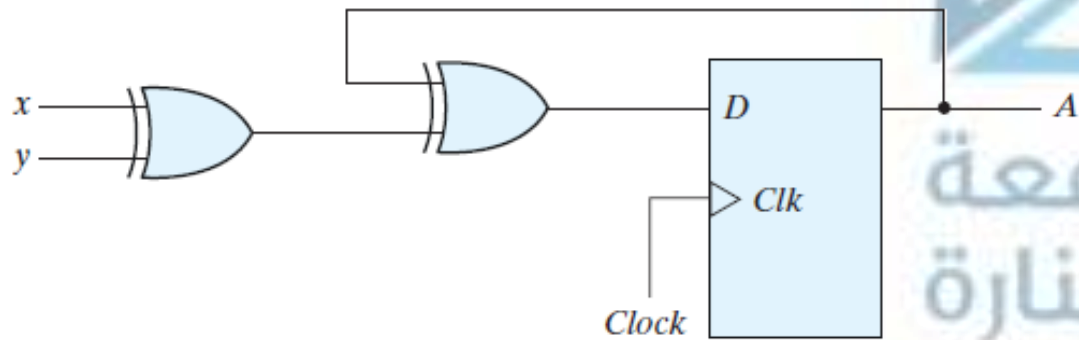
• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• تحليل الدارات المنطقية التعاقبية المتزامنة

• مثال: المطلوب تحليل دائرة قلاب D الموضحة بالشكل باستخدام معادلات وجدول ومخطط الحالة

$$D_A = A \oplus x \oplus B$$

$$A(t + 1) = A \oplus x \oplus B$$



| Present state | Inputs | | Next state |
|---------------|--------|---|------------|
| A | x | y | A |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التعاقبية Sequential Logic Circuits:

• تحليل الدارات المنطقية التعاقبية المتزامنة

• وظيفة: المطلوب تحليل دارة قلاب J-K الموضحة بالشكل باستخدام معادلات وجدول ومخطط الحالة

