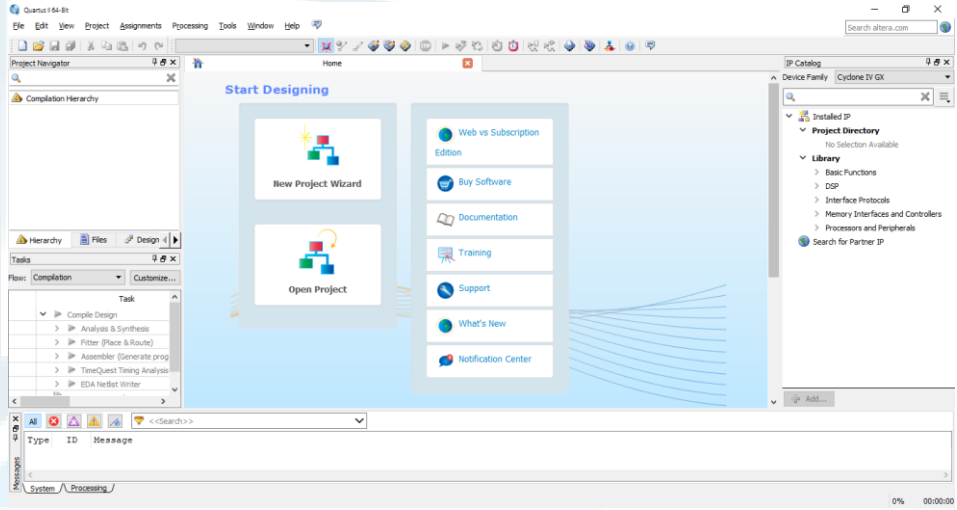


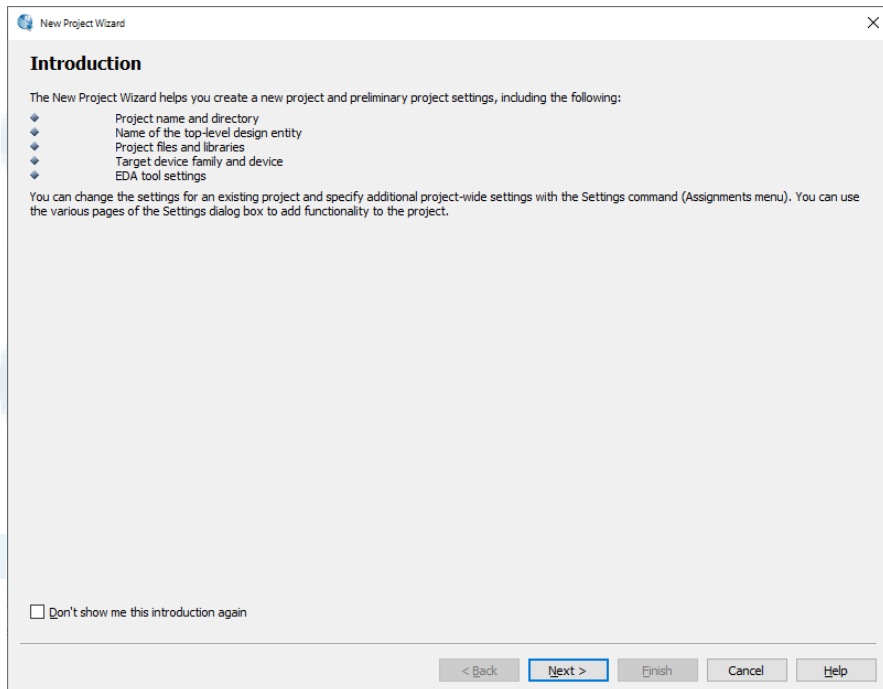
## جلسة العملي: Programming FPGA with VHDL برمجة الـ FPGA باستخدام اللغة VHDL

تهيئة بيئة العمل:

بعد توصيل لوحة الـ FPGA مع الكمبيوتر عن طريق منفذ الـ USB نقوم بتشغيل برنامج الـ Quartus II Web Edition فنحصل على النافذة التالية:

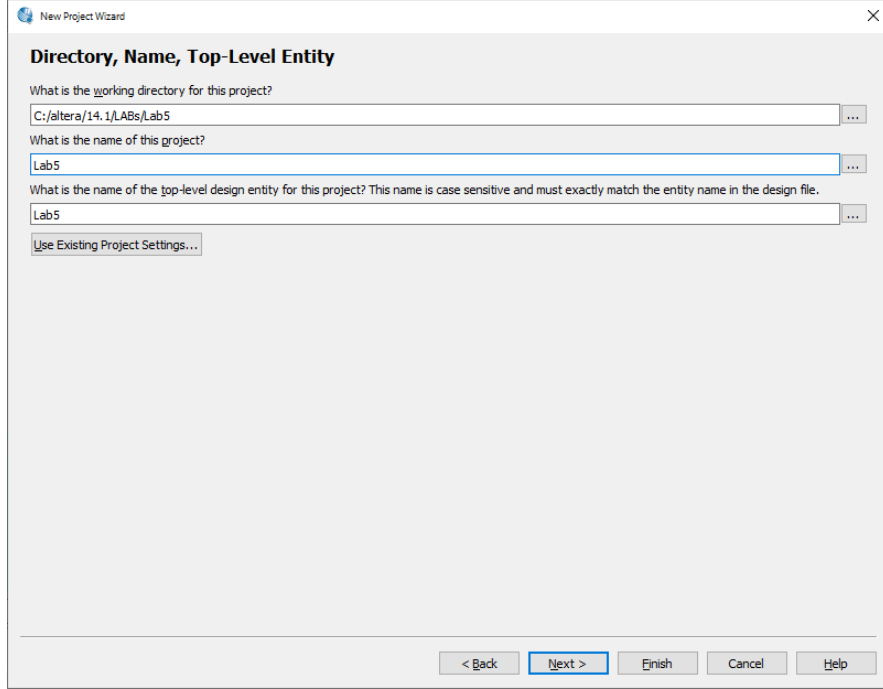


في البداية سنقوم بإنشاء مشروع جديد عن طريق قائمة **File** → **New Project Wizard** حيث تظهر لنا النافذة التالية:



## جلسة العملي: Programming FPGA with VHDL

بالضغط على Next نحصل على النافذة التالية والتي من خلالها نقوم بإدخال موقع تخزين المشروع الجديد واسمه ليتم بعدها الضغط على الزر Next



بعد ذلك ستظهر لدينا نافذة جديدة لتحديد نوع المشروع هل هو فارغ أم نسخة مخزنة مسبقاً Template سنختار هنا انشاء مشروع فارغ ومن ثم نضغط على زر Next لتظهر لدينا نافذة جديدة مهمتها إضافة ملفات جاهزة إلى هذا المشروع. هنا سنتابع دون إضافة أي ملف عن طريق الضغط على الزر Next لنحصل على نافذة جديدة كما هو موضح بالشكل والتي من خلالها نقوم بتحديد نوع الـ FPGA الخاص بالتجربة وهو هنا EP4CE10E22C8

## جلسة العملي: Programming FPGA with VHDL

New Project Wizard

### Family & Device Settings

Select the family and device you want to target for compilation.  
You can install additional device support with the Install Devices command on the Tools menu.

To determine the version of the Quartus II software in which your target device is supported, refer to the [Device Support List](#) webpage.

Device family

Family: Cyclone IV E  
Devices: All

Target device

Auto device selected by the Fitter  
 Specific device selected in 'Available devices' list  
 Other: n/a

Show in 'Available devices' list

Package: Any  
Pin count: Any  
Core Speed grade: Any  
Name filter: ep4ce10e  
 Show advanced devices

Available devices:

Name	Core Voltage	LEs	User I/Os	Memory Bits	Embedded multiplier 9-bit elements	PLLs	Glc
EP4CE10E22A7	1.2V	10320	92	423936	46	2	10
EP4CE10E22C6	1.2V	10320	92	423936	46	2	10
EP4CE10E22C7	1.2V	10320	92	423936	46	2	10
EP4CE10E22C8	1.2V	10320	92	423936	46	2	10
EP4CE10E22C8L	1.0V	10320	92	423936	46	2	10
EP4CE10E22C9L	1.0V	10320	92	423936	46	2	10
EP4CE10E22T7	1.2V	10320	92	423936	46	2	10
EP4CE10E22I8L	1.0V	10320	92	423936	46	2	10

< Back Next > Finish Cancel Help

بعد ذلك تظهر لدينا نافذة اعدادات الـ EDA كما هو مبين بالشكل:

New Project Wizard

### EDA Tool Settings

Specify the other EDA tools used with the Quartus II software to develop your project.

EDA tools:

Tool Type	Tool Name	Format(s)	Run Tool Automatically
Design Entry/Synthesis	<None>	<None>	<input type="checkbox"/> Run this tool automatically to synthesize the current design
Simulation	ModelSim-Altera	VHDL	<input type="checkbox"/> Run gate-level simulation automatically after compilation
Formal Verification	<None>		
Board-Level	Timing	<None>	
	Symbol	<None>	
	Signal Integrity	<None>	
	Boundary Scan	<None>	

< Back Next > Finish Cancel Help

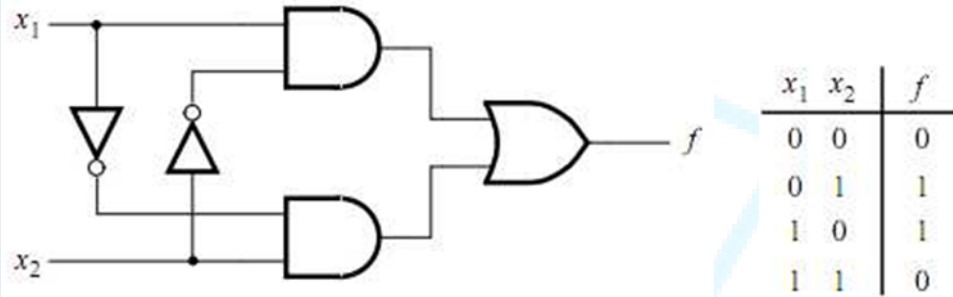
عند الضغط على الزر Next سنحصل على نافذة جديدة تظهر ملخص اعدادات المشروع الجديد ليتم بعدها الضغط

على زر Finish

## جلسة العملي: Programming FPGA with VHDL

### تصميم الدارات باستخدام كود VHDL

كمثال على التصميم، سوف نستخدم دائرة التحكم في الضوء ثنائية الاتجاه الموضحة في الشكل، والتي تقوم بالتحكم في ضوء واحد من أي من المفتاحين  $x_1$  و  $x_2$ ، حيث يقابل المفتاح المغلق القيمة المنطقية 1  
جدول الحقيقة للدائرة كما هو موضح في الشكل. لاحظ أن هذه مجرد وظيفة Exclusive-OR للمدخلات  $x_1$  و  $x_2$ ، لكننا سنحدها باستخدام البوابات الموضحة.



في البداية سنقوم بكتابة الكود البرمجي للدائرة السابقة وسنستخدم لذلك محرر النصوص الخاص بـ Quartus II عن طريق **File → New** ونختار **VHDL File** من القائمة ثم نضغط على الزر **OK**. سيظهر لدينا محرر النصوص والذي ضمنه نقوم بكتابة الكود البرمجي الخاص بالدائرة وهو على الشكل التالي:


```
LIBRARY ieee ;
USE ieee.std_logic_1164.all ;
ENTITY Lab5 IS
    PORT (x1,x2 : IN STD_LOGIC ;
          f: OUT STD_LOGIC ) ;
END Lab5 ;
ARCHITECTURE LogicFunction OF Lab5 IS
BEGIN
    f <= (x1 AND NOT x2) OR (NOT x1 AND x2);
END LogicFunction ;
```

الآن نقوم بحفظ ملف الـ VHDL وليكن باسم **light.vhd** وذلك عن طريق **File → Save As** مع اختيار الخيار **Add file to current project** ومن ثم الضغط على الزر **Save**

## جلسة العملي: Programming FPGA with VHDL

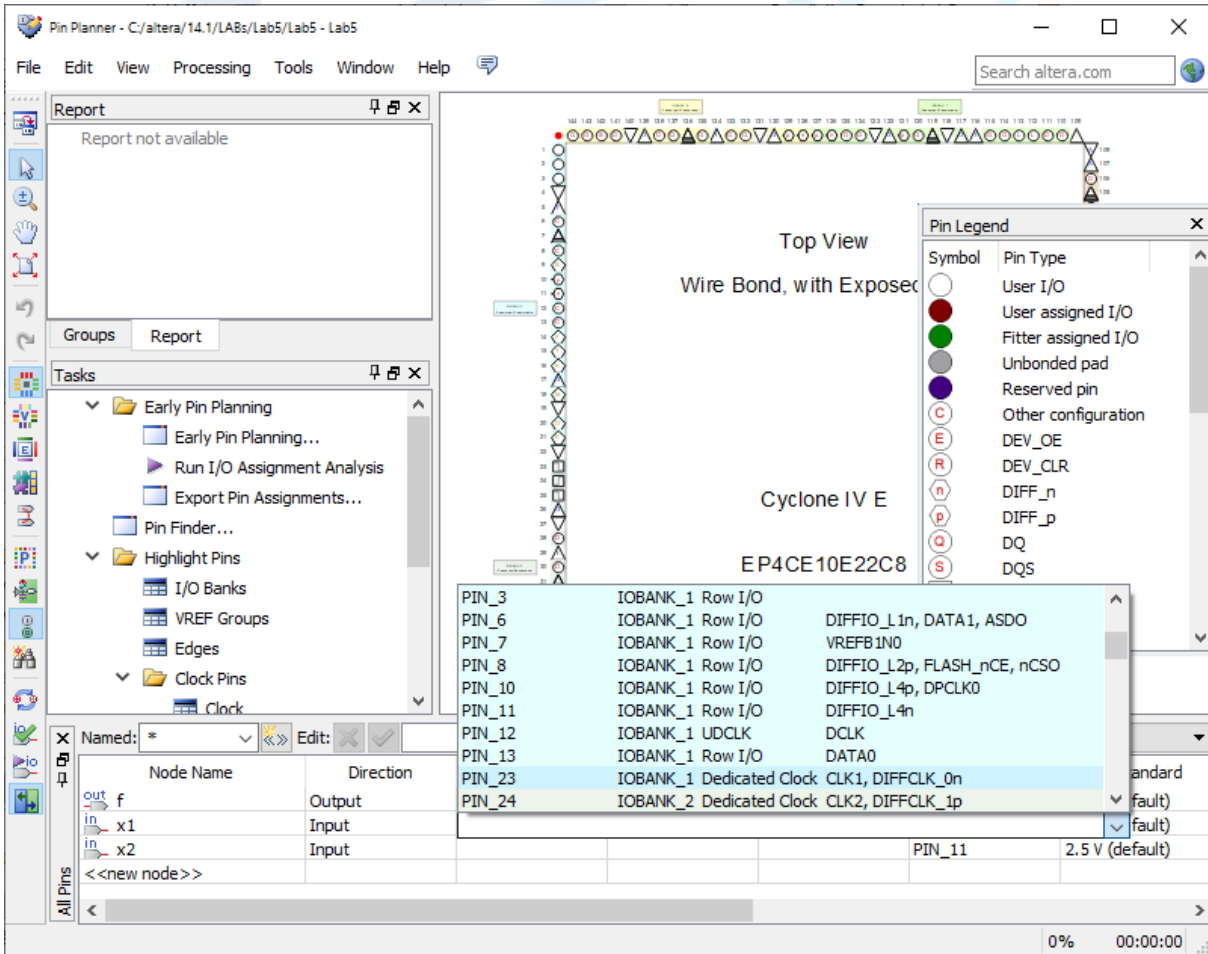
يمكن إضافة ملف الـ VHDL إلى المشروع عن طريق Add/Remove Files in Project → Project كما ويمكن اظهار الملفات الخاصة بالمشروع عن طريق Settings → Assignments ومن ثم الضغط على الخيار Files

### ترجمة الدارة المصممة Compiling

يتم ذلك عن طريق Start Compilation → Processing أو عن طريق الضغط على الزر  من قائمة الأدوات لتظهر لدينا ملخص عن عملية الترجمة هنا سيتم اظهار الأخطاء في حال وجودها ضمن الكود البرمجي.

### اسناد المنافذ Pin Assignment:

يتم ذلك عم طريق Pins Planer → Assignments وربط كل منفذ سواء المداخل أو المخارج إلى المنفذ المناسب ضمن لوحة الـ FPGA كما هو موضح بالشكل



The screenshot shows the Pin Planner interface for a Cyclone IV E EP4CE10E22C8 device. The main window displays a top view of the device with a wire bond connection. A Pin Legend window is open, showing the following pin types and symbols:

Symbol	Pin Type
○	User I/O
●	User assigned I/O
●	Fitter assigned I/O
○	Unbonded pad
○	Reserved pin
○	Other configuration
C	DEV_OE
E	DEV_CLR
n	DIFF_n
p	DIFF_p
Q	DQ
S	DQS

A pin assignment table is also visible, showing the following assignments:

Pin	IOBank	Function
PIN_3	IOBANK_1 Row I/O	
PIN_6	IOBANK_1 Row I/O	
PIN_7	IOBANK_1 Row I/O	
PIN_8	IOBANK_1 Row I/O	
PIN_10	IOBANK_1 Row I/O	
PIN_11	IOBANK_1 Row I/O	
PIN_12	IOBANK_1 UDCLK	DCLK
PIN_13	IOBANK_1 Row I/O	DATA0
PIN_23	IOBANK_1 Dedicated Clock	CLK1, DIFFCLK_0n
PIN_24	IOBANK_2 Dedicated Clock	CLK2, DIFFCLK_1p

The bottom of the interface shows a table with columns for Node Name and Direction:

Node Name	Direction
out f	Output
in x1	Input
in x2	Input
<<new node>>	

## جلسة العملي: Programming FPGA with VHDL

تمتلك لوحة الـ FPGA مجموعة من الوحدات المحيطية مثل المفاتيح (Switches) والليدات (LEDs) و 7-Segments بالإضافة إلى LCD والتي ترتبط مع منافذ PIN كما هو موضح:

Switch	FPGA pin	FPGA pin	LED
SW7	120	84	D7
SW6	119	83	D6
SW5	115	80	D5
SW4	114	77	D4
SW3	113	76	D3
SW2	112	75	D2
SW1	111	74	D1
SW0	110	73	D0

Anode for char.	J6 pin	FPGA pin	segment	J7 pin	FPGA pin
0	1	25	a	1	15
1	2	27	b	2	16
2	3	28	c	3	17
3	4	29	d	4	18
			e	5	20
			f	6	21
			g	7	22
			dp	8	24

### اعداد وبرمجة لوحة الـ FPGA:

في البداية يجب وضع مفتاح الـ RUN/PROG ضمن لوحة الـ FPGA على وضعية الـ RUN ومن ثم فتح نافذة الـ Tools Programmer لتظهر لدينا النافذة الموضحة بالشكل والتي تستخدم لإعداد وتحميل البرنامج على لوحة الـ FPGA. هنا يتم اختيار الهاردوير كـ USB-Blaster عن طريق الضغط على الزر Hardware Setup. كما وسيتم إضافة الملف الذي تم ترجمته والموجود ضمن المجلد output. بعد ذلك يتم الضغط على الزر Start ليتم تحميل البرنامج على لوحة الـ FPGA

## جلسة العملي: Programming FPGA with VHDL

