

# تصميم رقمي متقدم

# Advanced Digital Design

Dr.-Eng. Samer Sulaiman

2021-2022

# مفردات المنهاج



جامعة  
المنارة  
MANARA UNIVERSITY

- أساسيات التصميم الرقمي
- عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)
- نمذجة التصميم الرقمي باستعمال لغة توصيف الكيان الصلب VHDL
- المحاكاة الوظيفية والزمنية للأنظمة الرقمية

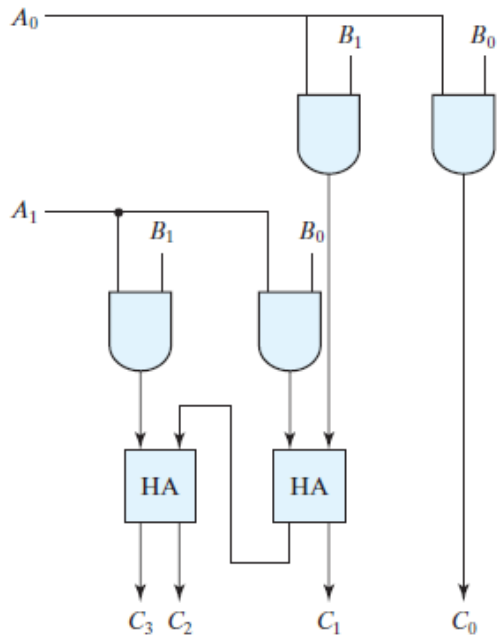
# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • الضارب الثنائي BINARY MULTIPLIER:

- يتم تنفيذ عملية ضرب الأعداد الثنائية بنفس طريقة ضرب الأعداد العشرية.
- يتم ضرب كل بت من العدد الأول مع جميع البتات من العدد الثاني، بدءًا من البت الأقل أهمية.
- كل عملية ضرب تشكل حاصل ضرب جزئي.
- يتم إزاحة المخارج الجزئية المتتالية موضع واحد إلى اليسار.
- يتم الحصول على الناتج النهائي من مجموع المخارج الجزئية.
- وعليه تصبح الدارة النهائية على الشكل التالي:
- وظيفة: صمم دائرة ضارب ثنائي للأعداد بحجم 4X3 بت



$B_1$	$B_0$	
$A_1$	$A_0$	
$A_1B_1$		$A_0B_0$
	$A_1B_0$	
$A_1B_1$	$A_1B_0$	
$C_3$		$C_2$
	$C_1$	$C_0$

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

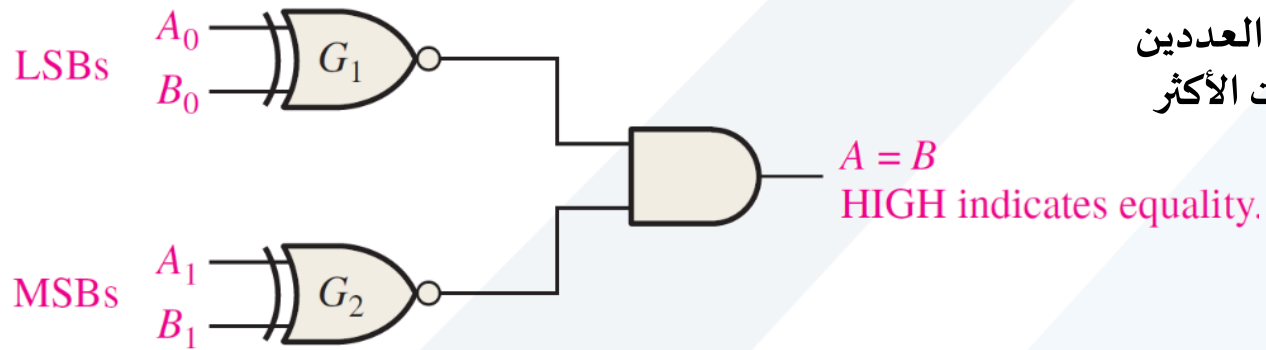
## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • المقارنات COMPARATOR

- الوظيفة الرئيسة لدوائر المقارنات Comparators هو مقارنة مقدار كميّتين ثنائيتين لتحديد العلاقة بين هاتين الكميّتين،
- تحدد دائرة المقارن إذا كان العدداً متساويان أم لا، ويمكن تحديد هذا التساوي باستخدام البوابة XNOR،
- حيث يعطي خرجها واحد 1 إذا كان الدخيلين لها متساويين، وصفر 0 في حال كان الدخيلين مختلفين،
- لمقارنة عددين ثنائيين A, B يحتوي كل منهما على خانتيين

• نحتاج إلى ربط خرج بوآبتي XNOR إلى مداخل بوآبة AND التي تعطي واحد في حال كان العددين متساويان أي  $A=B$ ،



- هنا الخانات الأقل أهمية LSB من العددين تقارن على البوابة الأولى، والخانات الأكثر أهمية تقارن على البوابة الثانية،

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • المقارنات COMPARATOR

• يمكن استخدام المفهوم السابق في تصميم دائرة مقارن، دخلها عبارة عن خانتين ثنائيتين نرمز لهما بالرمز A, B ولها ثلاثة مخارج

• كل خرج يعطي حالة الدخل فيما إذا كانا متساويان، أو أكبر من B، أو أصغر من

• وعليه يكون جدول الحقيقة والدارة على الشكل التالي:

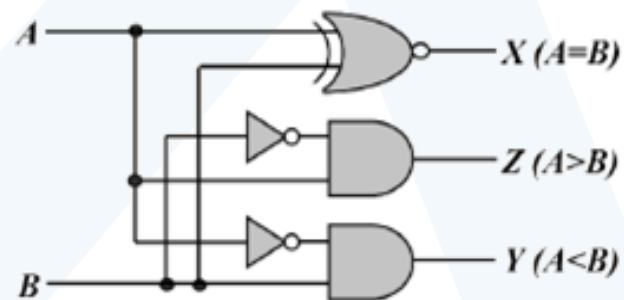
• من جدول الحقيقة نستطيع الحصول على معادلة كل خرج كما يلي:

$$X = \bar{A}\bar{B} + AB = \overline{A \oplus B} \Rightarrow (A = B) \quad \bullet$$

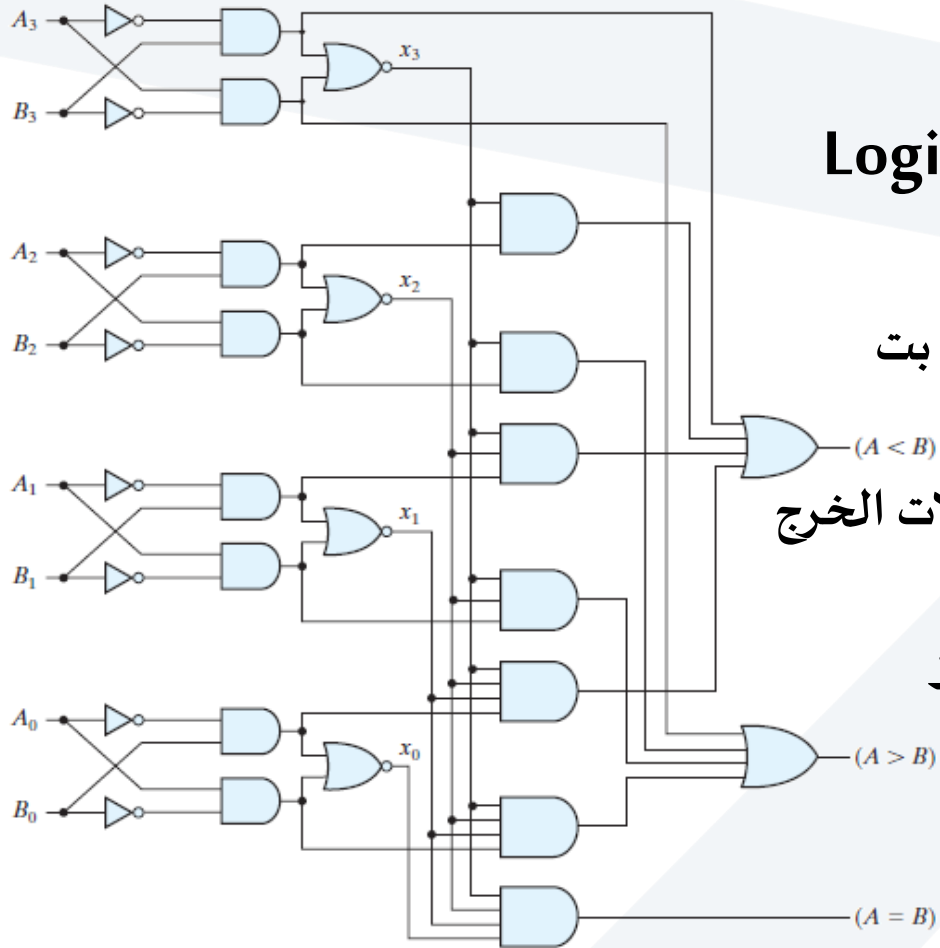
$$Y = \bar{A}B \Rightarrow (A < B) \quad \bullet$$

$$Z = A\bar{B} \Rightarrow (A > B) \quad \bullet$$

الدخل Input		الخرج Output		
A	B	X A=B	Y B>A	Z B<A
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)



- الدارات المنطقية التوافقية:

- تحليل وتصميم الدوائر المنطقية Logic Circuit Design

- المقارنات COMPARATOR

- وظيفة: المطلوب تصميم دائرة مقارن ثنائي لعددتين طولهما 4 بت

- $A = A_3 A_2 A_1 A_0$  و  $B = B_3 B_2 B_1 B_0$

- حلل الدارة عن طريق جدول الحقيقة واستنتاج معادلات الخرج

- الدارة النهائية

- ارسم الدارة السابقة باستخدام بوابات بمدخلين فقط

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • محللات الشفرة Decoders

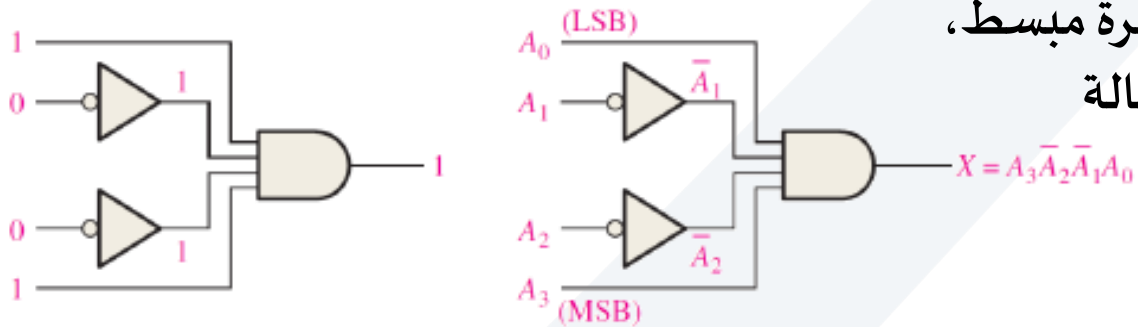
- عبارة عن دائرة منطقية لها عدد من المداخل Inputs Lines، يساوي n ولها عدة المخارج Output Lines يساوي  $2^n$ ، واحد فقط من هذه المخارج يكون فعالاً Active، أما البقية فتكون غير فعالة، يتم اختيار طرف الخرج الفعال اعتماداً على المداخل والتي تسمى خطوط العنوان Address Lines
- لكل خرج عنوان Address فريد يميزه، وهذا العنوان عبارة عن شفرة ثنائية Binary Code
- محلل الشفرة البسيط The Basic Binary Decoder

• يمكن أن تستخدم بوابة AND كمحلل شفرة مبسط،

• فمثلاً افترض أننا نريد تحديد متى تظهر الحالة

الثنائية 1001 على مداخل دائرة رقمية

• تكون الدارة المكافئة على الشكل التالي:



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • محلات الشفرة Decoders

• مثال: ليكن المطلوب تصميم دائرة محلل الشفرة طرفين إلى أربعة أطراف  
، 2-line-to-4-line decoder

• أي له مدخلين وبالتالي عدد مخرجه هو أربعة  $2^2=4$ ،

• جدول الحقيقة يعطى بالشكل التالي:

• نحتاج أربعة بوابة AND،

• من جدول الحقيقة يمكننا كتابة التعابير المنطقية

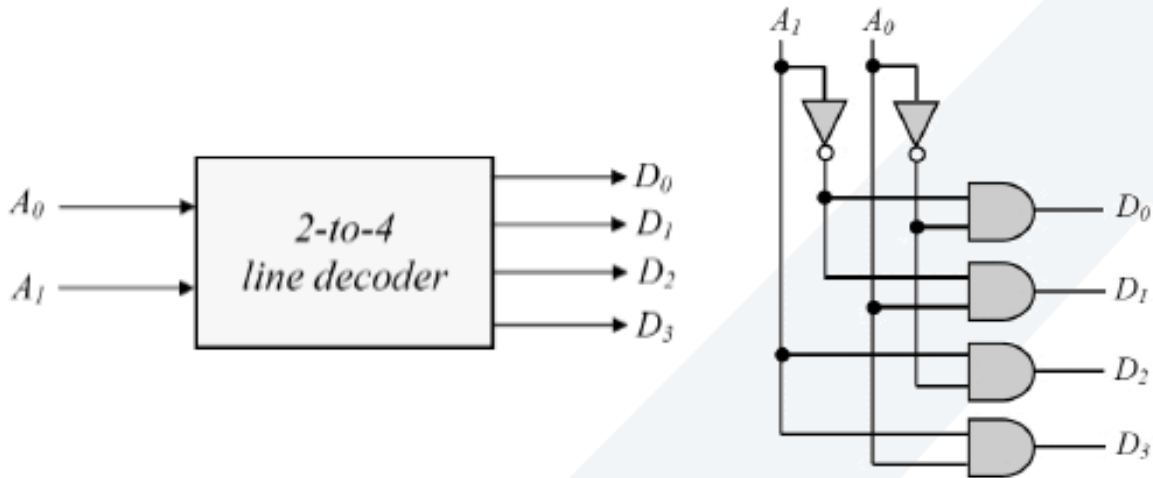
• لخرج كل بوابة AND كما يلي:

$$D_0 = \overline{A_0} \overline{A_1}, D_1 = \overline{A_0} A_1,$$

$$D_2 = A_0 \overline{A_1}, D_3 = A_0 A_1$$

• وعليه تصبح الدارة النهائية على الشكل التالي:

الدخل Input		الخرج Output			
$A_0$	$A_1$	$D_0$	$D_1$	$D_2$	$D_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1





# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • محللات الشفرة Decoders

• مثال: ليكن المطلوب تصميم دائرة محلل الشفرة ثلاثة إلى ثمانية أطراف  
3-line-to-8-line decoder

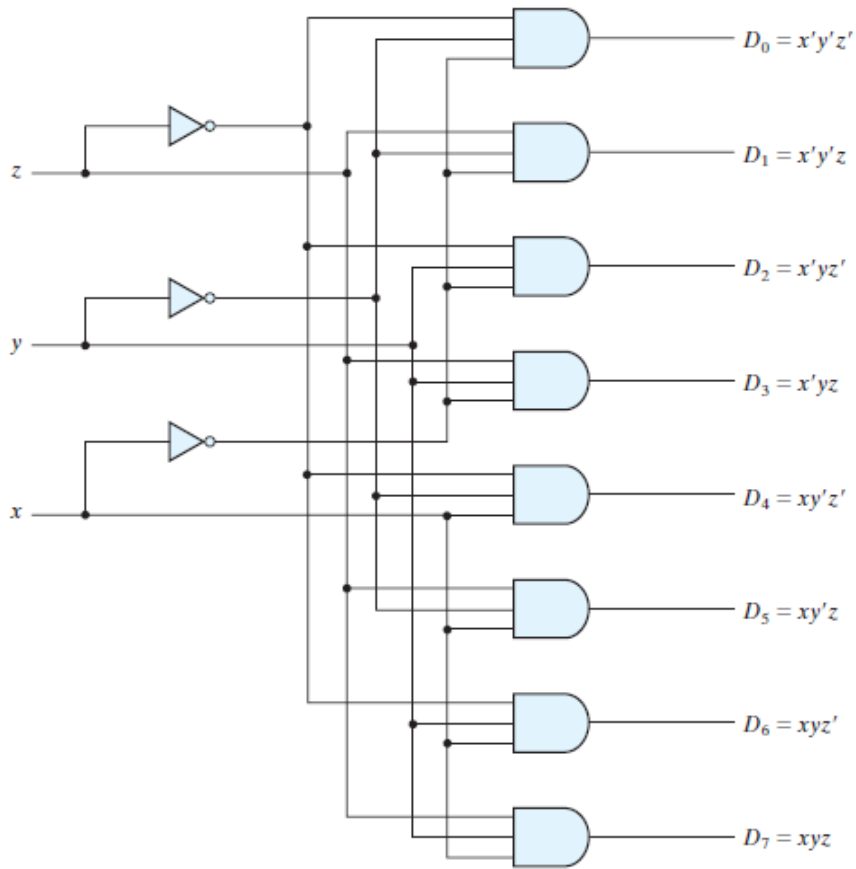
• أي له ثلاثة مداخل وبالتالي عدد مخرجه هو ثمانية  $2^3=8$

• جدول الحقيقة يعطى بالشكل التالي:

• نحتاج ثمانية بوابة AND

• من جدول الحقيقة يمكننا كتابة التعابير المنطقية لخرج كل بوابة AND

• وعليه تصبح الدارة النهائية على الشكل التالي:



Inputs			Outputs							
x	y	z	D <sub>0</sub>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>	D <sub>4</sub>	D <sub>5</sub>	D <sub>6</sub>	D <sub>7</sub>
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

• محللات الشفرة Decoders

Decimal Digit	Binary Inputs				Decoding Function	Outputs															
	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	0	0	$\bar{A}_3\bar{A}_2\bar{A}_1\bar{A}_0$	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0	0	1	$\bar{A}_3\bar{A}_2\bar{A}_1A_0$	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	0	0	1	0	$\bar{A}_3\bar{A}_2A_1\bar{A}_0$	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
3	0	0	1	1	$\bar{A}_3\bar{A}_2A_1A_0$	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
4	0	1	0	0	$\bar{A}_3A_2\bar{A}_1\bar{A}_0$	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
5	0	1	0	1	$\bar{A}_3A_2\bar{A}_1A_0$	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
6	0	1	1	0	$\bar{A}_3A_2A_1\bar{A}_0$	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
7	0	1	1	1	$\bar{A}_3A_2A_1A_0$	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
8	1	0	0	0	$A_3\bar{A}_2\bar{A}_1\bar{A}_0$	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
9	1	0	0	1	$A_3\bar{A}_2\bar{A}_1A_0$	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
10	1	0	1	0	$A_3\bar{A}_2A_1\bar{A}_0$	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
11	1	0	1	1	$A_3\bar{A}_2A_1A_0$	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
12	1	1	0	0	$A_3A_2\bar{A}_1\bar{A}_0$	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
13	1	1	0	1	$A_3A_2\bar{A}_1A_0$	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
14	1	1	1	0	$A_3A_2A_1\bar{A}_0$	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1
15	1	1	1	1	$A_3A_2A_1A_0$	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0

• مثال: ليكن المطلوب تصميم دائرة محلل الشفرة أربعة إلى 16 طرف 4-line-to-16-line decoder، علماً أن الخرج الفعال هو 0

• أي له أربعة مداخل وبالتالي عدد مخرجه هو  $2^4=16$ ،

• جدول الحقيقة يعطى بالشكل التالي:

• نحتاج 16 بوابة AND،

• من جدول الحقيقة يمكننا كتابة التعابير المنطقية لخرج

كل بوابة AND

• المطلوب رسم الدارة النهائية

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

- الدارات المنطقية التوافقية:

- تحليل وتصميم الدوائر المنطقية Logic Circuit Design

- محللات الشفرة Decoders

- مثال: ليكن المطلوب تصميم دائرة محلل الشفرة والذي يملك جدول الحقيقة التالي:  
والمطلوب:

- حلل الدارة السابقة مبيناً وظيفة هذه الدارة اعتماداً على علاقة المداخل بالمخارج

- كتابة التعابير المنطقية للمخارج

- رسم الدارة النهائية

$E$	$A$	$B$	$D_0$	$D_1$	$D_2$	$D_3$
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

• الدارات المنطقية التوافقية:

• تحليل وتصميم الدوائر المنطقية Logic Circuit Design

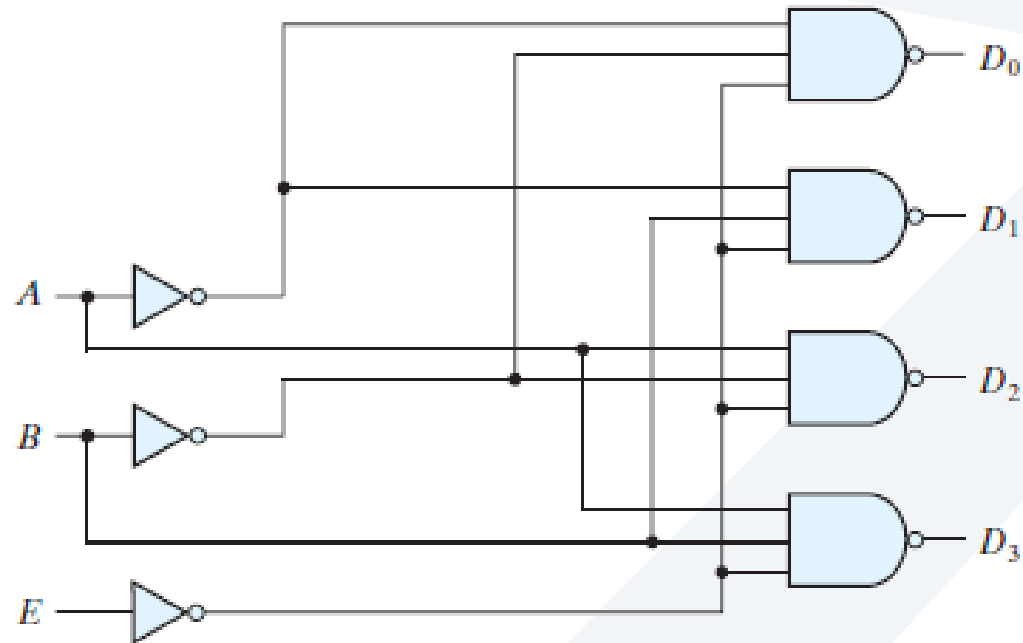
• محللات الشفرة Decoders

• مثال: ليكن المطلوب تحليل الدارة الرقمية التالية:

• كتابة جدول الحقيقة لها

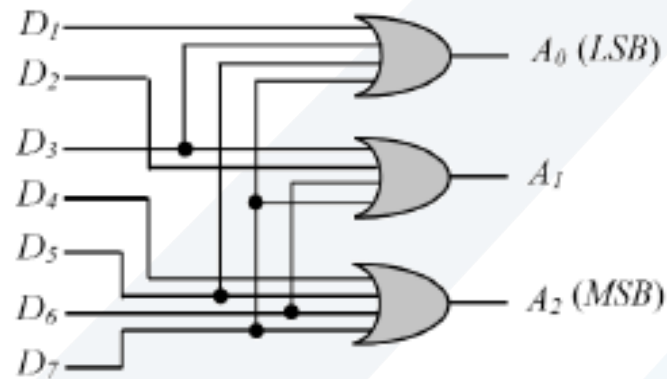
• حل الدارة السابقة مبيناً وظيفة هذه الدارة

• كتابة التعابير المنطقية للمخارج



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

الدخل Input	الخرج Output		
	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
D <sub>0</sub>	0	0	0
D <sub>1</sub>	0	0	1
D <sub>2</sub>	0	1	0
D <sub>3</sub>	0	1	1
D <sub>4</sub>	1	0	0
D <sub>5</sub>	1	0	1
D <sub>6</sub>	1	1	0
D <sub>7</sub>	1	1	1



## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • المشفرات Encoders

- عبارة عن دائرة منطقية توافقية بالأساس تقوم بعمل معاكس لعمل دائرة محلل الشفرة، تقوم بتوليد شفرة ثنائية معينة على الخرج، وذلك عند تفعيل دخل واحد فقط Active
- لذلك إذا كان عدد المخارج Output Lines يساوي n، فإن عدد المداخل Inputs Lines يساوي 2<sup>n</sup>
- يمكن استخدام المشفرات في تشفير الرموز المختلفة وحروف الهجاء، عملية التحويل من الرموز والأعداد المعتادة إلى الشكل المشفر
- مثال: ليكن المطلوب تصميم مشفر له ثمانية مداخل وثلاثة مخارج 8-of-3 line encoder، يقوم بتحويل الأرقام الثمانية إلى مكافئها الثنائي

• هنا لدينا 8 مداخل وبالتالي  $\log_2(8)=3$  مخارج

• يمكن كتابة جدول الحقيقة كالتالي:

• يمكن كتابة التعبير المنطقي للمخارج على الشكل التالي:

$$A_0 = D_1 + D_3 + D_5 + D_7$$

$$A_1 = D_2 + D_3 + D_6 + D_7$$

$$A_2 = D_4 + D_5 + D_6 + D_7$$

• وعليه تصبح الدارة النهائية على الشكل التالي:

# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • المشفرات Encoders

• مثال: ليكن المطلوب تصميم مشفر ال Priority Encoder المؤلف من أربعة مداخل وثلاثة مخارج ويمتلك جدول الحقيقة التالي:

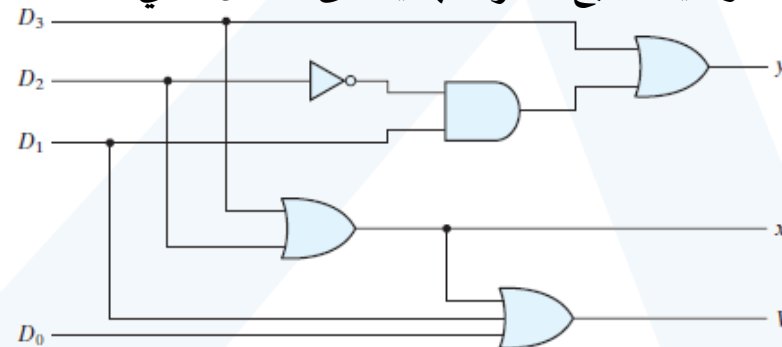
• يمكننا كتابة التعابير المنطقية لكل خرج

$$x = D_2 + D_3$$

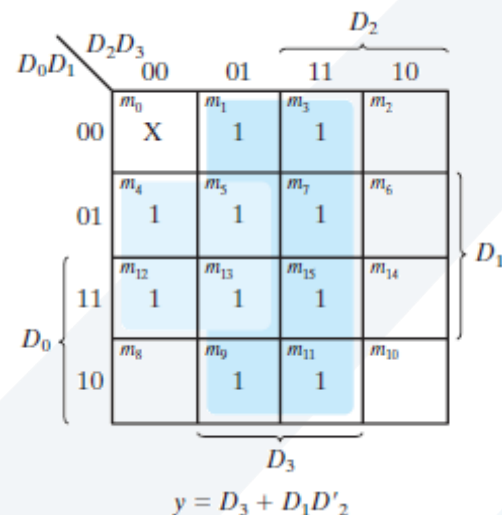
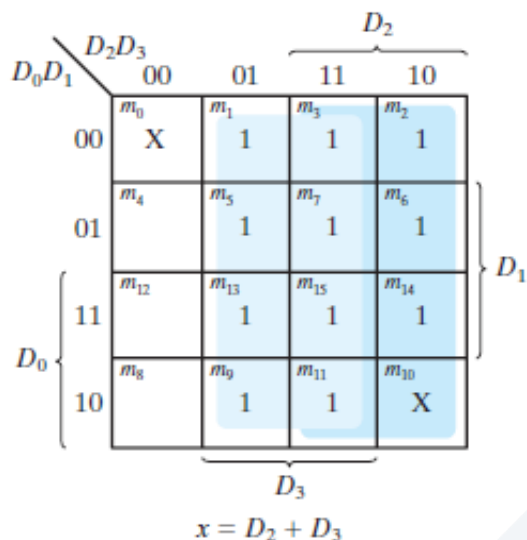
$$y = D_3 + D_1 D'_2$$

$$V = D_0 + D_1 + D_2 + D_3$$

• وعليه تصبح الدارة النهائية على الشكل التالي:



Inputs				Outputs		
$D_0$	$D_1$	$D_2$	$D_3$	$x$	$y$	$V$
0	0	0	0	X	X	0
1	0	0	0	0	0	1
X	1	0	0	0	1	1
X	X	1	0	1	0	1
X	X	X	1	1	1	1



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

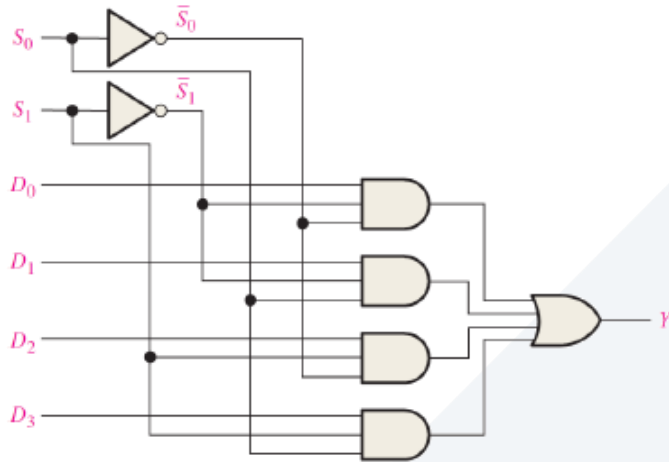
## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • الناخب (منتقي البيانات) Multiplexers (Data Selectors)

- عبارة عن دائرة منطقية توافقية تنتقي واحدة من المعلومات أو البيانات المنطقية المأخوذة من مصادر متعددة للمرور خلال خط واحد إلى الخرج.
- يتكون الناخب من عدة مداخل للبيانات وخرج واحد، بالإضافة إلى مجموعة منافذ اختيار select lines والتي عن طريقها يمكننا اختيار البيانات المراد ارسالها إلى الخرج
- إذا كان عدد منافذ الاختيار هو  $n$  فإن عدد المدخل يكون  $2^n$
- مثال: ناخب مؤلف من أربعة مداخل 1-of-4 data selector/multiplexer
  - يمتلك منفذي اختيار بيانات وهي كافية لاختيار واحد من الأربعة منافذ الموجودة على الدخل،
  - جدول الحقيقة لهذه الدارة يعطى كما يلي:
  - وعليه يمكننا كتابة التعبير المنطقي للخرج  $y$  على الشكل التالي:
- $$y = \overline{S_1} \overline{S_0} D_0 + \overline{S_1} S_0 D_1 + S_1 \overline{S_0} D_2 + S_1 S_0 D_3$$
- وعليه تصبح الدارة النهائية على الشكل التالي:

مداخل الاختيار Data-Select Inputs		المدخل المختار Input Selected
$S_1$	$S_0$	$Y$
0	0	$D_0$
0	1	$D_1$
1	0	$D_2$
1	1	$D_3$



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • الناخب (منتقي البيانات) Multiplexers (Data Selectors)

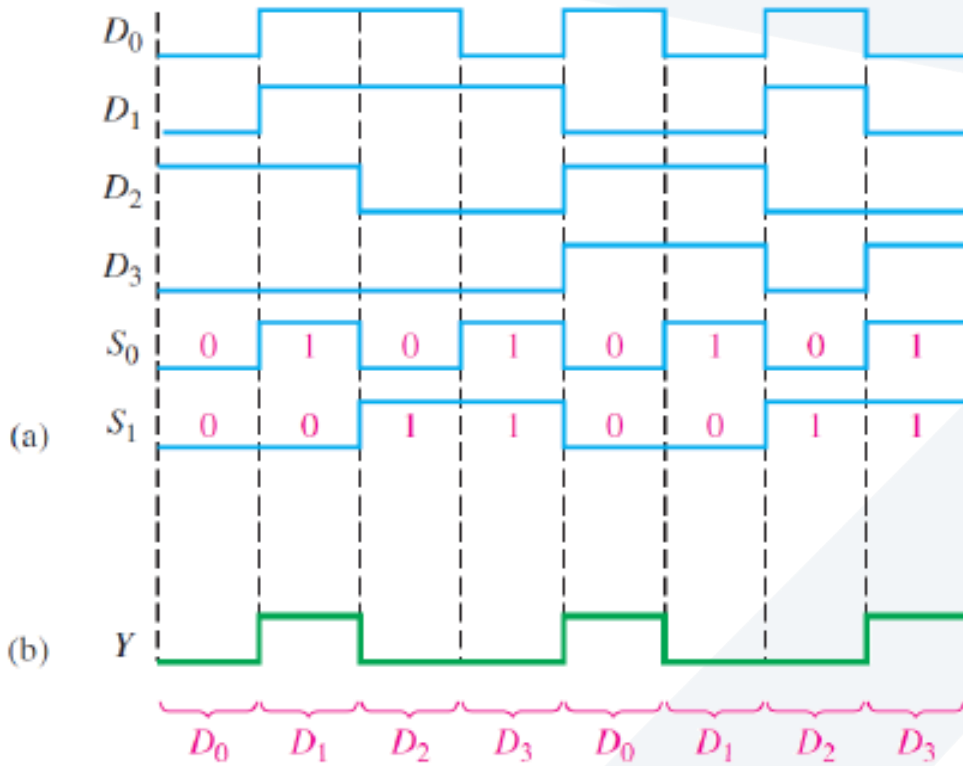
• مثال: ناخب مؤلف من أربعة مداخل

1-of-4 data selector/multiplexer

• وبالتالي يمكن رسم إشارة الخرج اعتماداً على إشارة منافذ الاختيار والمداخل كما يلي:

• يمكن استخدام أكثر من ناخب بإمكانيات أقل للحصول على ناخب بإمكانيات أعلى،

• فمثلاً يمكن الحصول على ناخب واحد من ثمانية باستخدام ناخبان كل منهما واحد من أربعة، على أن يكون لكل منهما طرف تمكين Enable, En، وخرجي الناخب تدخل على بوابة OR





# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)

## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • موزع البيانات (DMUX) Demultiplexes

- عبارة عن دائرة منطقية توافقية تؤدي عكس عمل دائرة الناخب أو منتقي البيانات
- يأخذ البيانات من دخل واحد ثم يقوم بتوزيعها على عدد من المخارج.
- يتكون من دخل وحيد وعدة مخارج، بالإضافة إلى منافذ اختيار select lines والتي عن طريقها يمكننا ارسال البيانات الموجودة على الدخل إلى أحد المخارج.
- إذا كان عدد منافذ الاختيار هو  $n$  فإن عدد المخارج يكون  $2^n$
- مثال: موزع مؤلف من أربعة مخارج ودخل وحيد  
1-line-to-4-line demultiplexer (DEMUX)

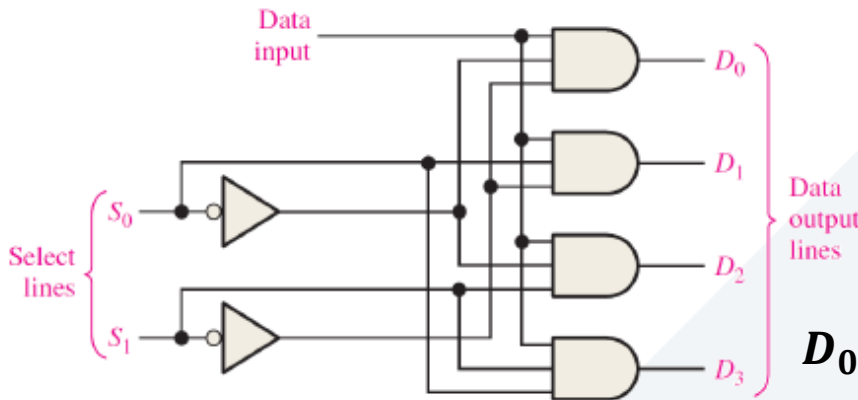
- تتألف من منفذين لاختيار البيانات وهي كافية لاختيار واحد من الأربعة مخارج
- جدول الحقيقة لهذه الدارة يعطى كما يلي:

• وعليه يمكننا كتابة التعابير المنطقية لكل خرج على الشكل التالي:

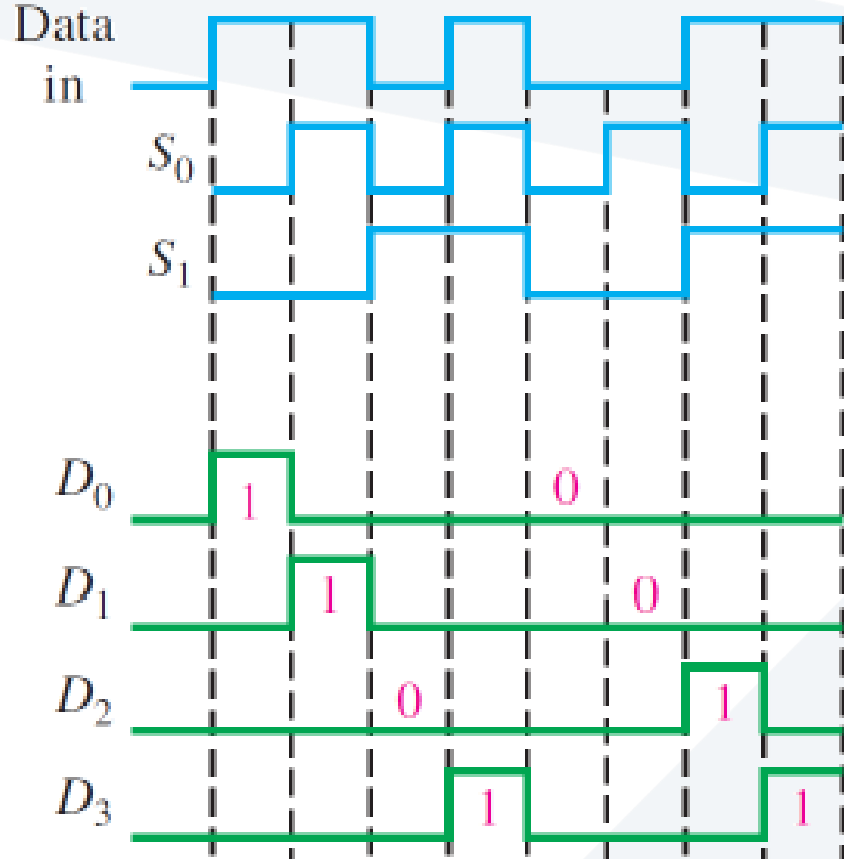
$$D_0 = \overline{I} \overline{S_1} \overline{S_0}, D_1 = \overline{I} \overline{S_1} S_0, D_2 = \overline{I} S_1 \overline{S_0}, D_3 = \overline{I} S_1 S_0$$

- وعليه تصبح الدارة النهائية على الشكل التالي:

مداخل الاختيار Data-Select Inputs		الخرج Output			
$S_1$	$S_0$	$D_0$	$D_1$	$D_2$	$D_3$
0	0	I	0	0	0
0	1	0	I	0	0
1	0	0	0	I	0
1	1	0	0	0	I



# عناصر وتقنيات التصميم الرقمي التوافقي والتعاقبي (المتسلسل)



## • الدارات المنطقية التوافقية:

### • تحليل وتصميم الدوائر المنطقية Logic Circuit Design

#### • موزع البيانات (DMUX) Demultiplexes

• مثال: موزع مؤلف من أربعة مخارج ودخل وحيد

1-line-to-4-line demultiplexer (DEMUX)

• وبالتالي يمكن رسم إشارة المخارج اعتماداً على إشارة منافذ الاختيار والدخل كما يلي: