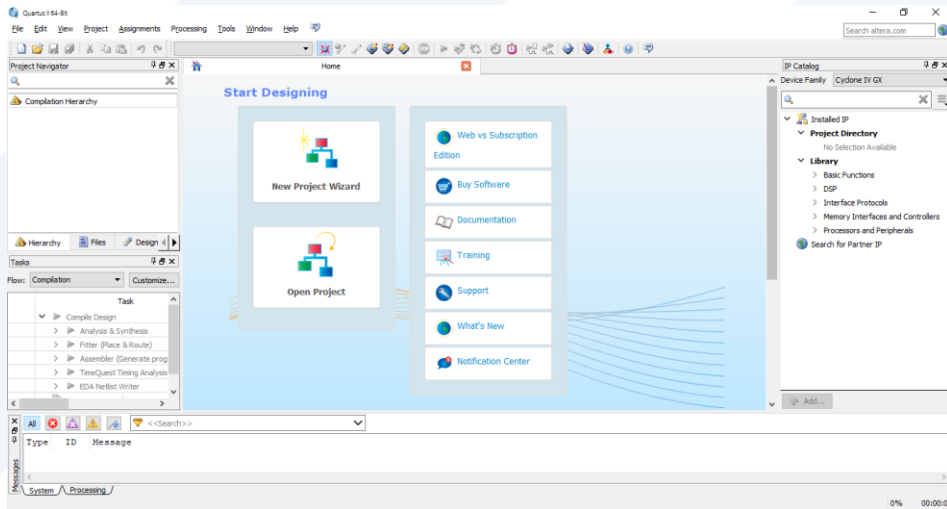


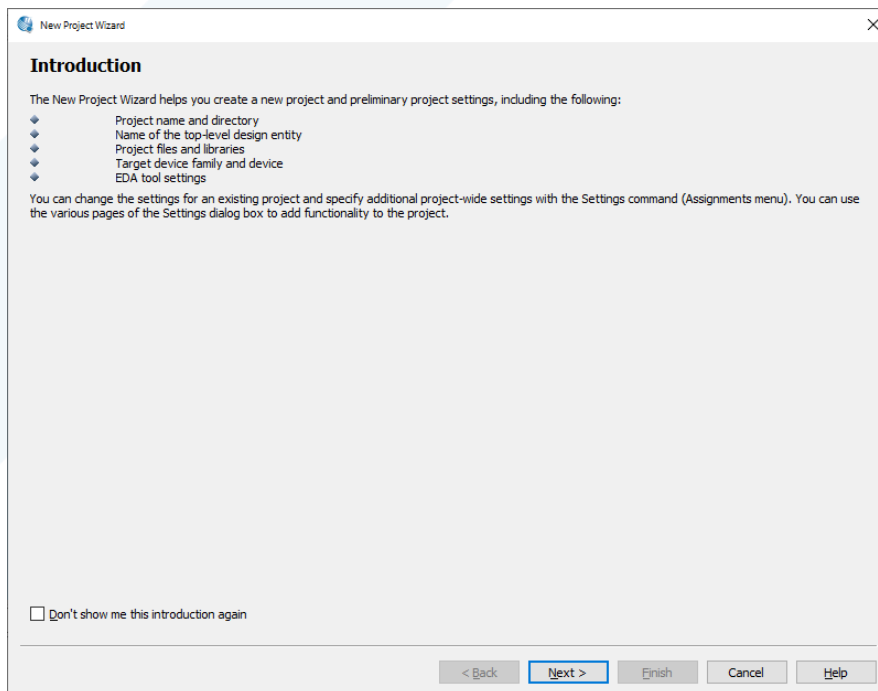
جلسة العملي الثالثة (المخبر B7) برمجة الـ FPGA باستخدام اللغة VHDL

1 تهيئة بيئة العمل:

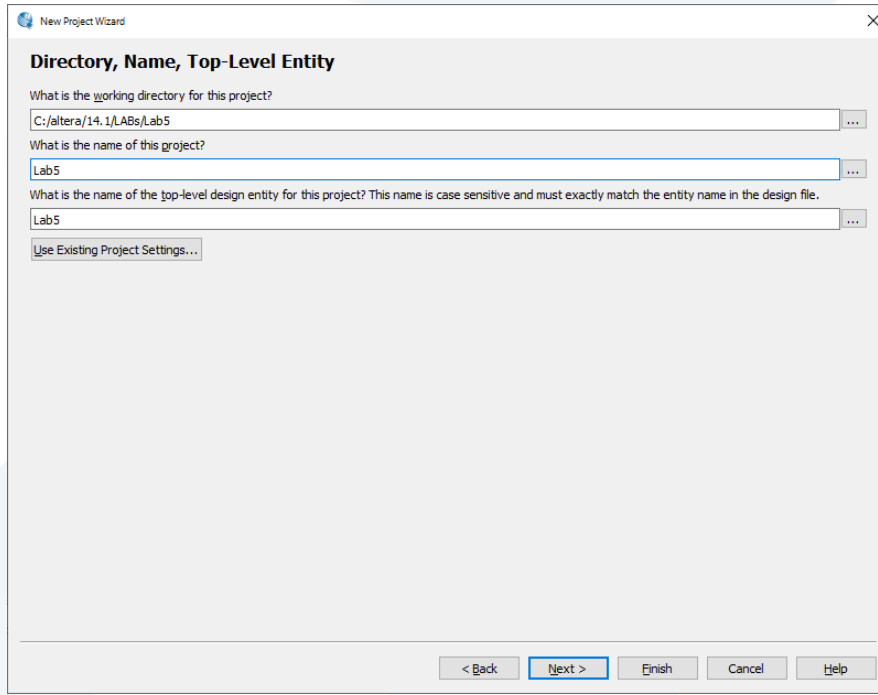
بعد توصيل لوحة الـ FPGA مع الكمبيوتر عن طريق منفذ الـ USB نقوم بتشغيل برنامج الـ Quartus II Web Edition فنحصل على النافذة التالية:



في البداية سنقوم بإنشاء مشروع جديد عن طريق قائمة **File** → **New Project Wizard** حيث تظهر لنا النافذة التالية:



بالضغط على Next نحصل على النافذة التالية والتي من خلالها نقوم بإدخال موقع تخزين المشروع الجديد واسمه ليتم بعدها الضغط على الزر Next



Directory, Name, Top-Level Entity

What is the working directory for this project?
C:/altera/14.1/LABs/Lab5

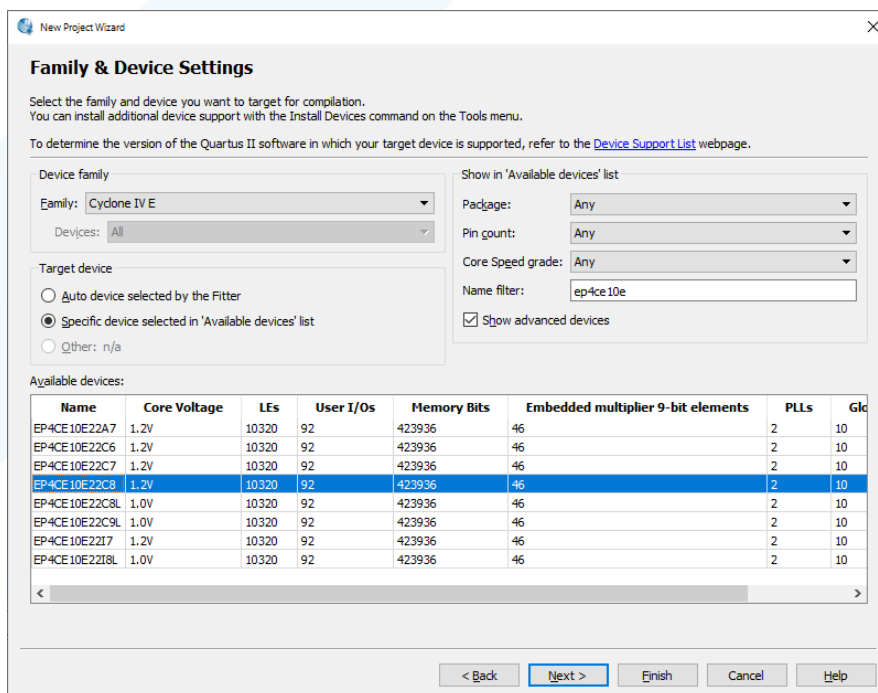
What is the name of this project?
Lab5

What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.
Lab5

Use Existing Project Settings...

< Back Next > Finish Cancel Help

بعد ذلك ستظهر لدينا نافذة جديدة لتحديد نوع المشروع هل هو فارغ أم نسخة مخزنة مسبقاً Template سنختار هنا انشاء مشروع فارغ ومن ثم نضغط على زر Next لتظهر لدينا نافذة جديدة مهمتها إضافة ملفات جاهزة إلى هذا المشروع. هنا سنتابع دون إضافة أي ملف عن طريق الضغط على الزر Next لنحصل على نافذة جديدة كما هو موضح بالشكل والتي من خلالها نقوم بتحديد نوع الـ FPGA الخاص بالتجربة وهو هنا EP4CE10E22C8



Family & Device Settings

Select the family and device you want to target for compilation.
You can install additional device support with the Install Devices command on the Tools menu.
To determine the version of the Quartus II software in which your target device is supported, refer to the [Device Support List](#) webpage.

Device family
Family: Cyclone IV E
Devices: All

Target device
 Auto device selected by the Fitter
 Specific device selected in 'Available devices' list
 Other: n/a

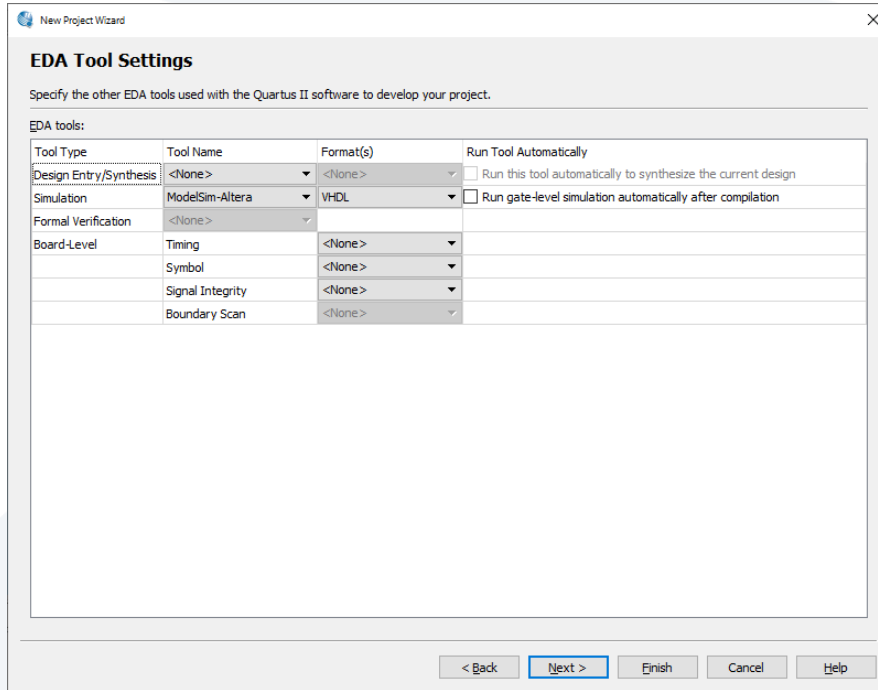
Show in 'Available devices' list
Package: Any
Pin count: Any
Core Speed grade: Any
Name filter: ep4ce10e
 Show advanced devices

Available devices:

Name	Core Voltage	LEs	User I/Os	Memory Bits	Embedded multiplier 9-bit elements	PLLs	Gl
EP4CE10E22A7	1.2V	10320	92	423936	46	2	10
EP4CE10E22C6	1.2V	10320	92	423936	46	2	10
EP4CE10E22C7	1.2V	10320	92	423936	46	2	10
EP4CE10E22C8	1.2V	10320	92	423936	46	2	10
EP4CE10E22C8L	1.0V	10320	92	423936	46	2	10
EP4CE10E22C9L	1.0V	10320	92	423936	46	2	10
EP4CE10E22I7	1.2V	10320	92	423936	46	2	10
EP4CE10E22I8L	1.0V	10320	92	423936	46	2	10

< Next > Finish Cancel Help

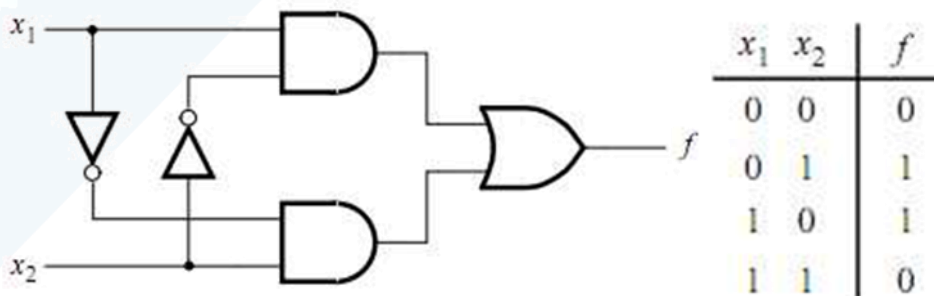
بعد ذلك تظهر لدينا نافذة اعدادات EDA كما هو مبين بالشكل:



عند الضغط على الزر Next سنحصل على نافذة جديدة تظهر ملخص اعدادات المشروع الجديد ليتم بعدها الضغط على زر Finish

2 تصميم الدارات باستخدام كود VHDL

كمثال على التصميم، سوف نستخدم دائرة التحكم في الضوء ثنائية الاتجاه الموضحة في الشكل، والتي تقوم بالتحكم في ضوء واحد من أي من المفتاحين x_1 و x_2 ، حيث يقابل المفتاح المغلق القيمة المنطقية 1 جدول الحقيقة للدائرة كما هو موضح في الشكل. لاحظ أن هذه مجرد وظيفة Exclusive-OR للمدخلات x_1 و x_2 ، لكننا سنحدها باستخدام البوابات الموضحة.



1.2 انشاء ملف التصميم

في البداية سنقوم بكتابة الكود البرمجي للدائرة السابقة وسنستخدم لذلك محرر النصوص الخاص بـ Quartus II عن طريق File → New ونختار VHDL File من القائمة ثم نضغط على الزر OK. سيظهر لدينا محرر النصوص والذي ضمنه نقوم بكتابة الكود البرمجي الخاص بالدائرة وهو على الشكل التالي:

```
LIBRARY ieee ;
USE ieee.std_logic_1164.all ;
ENTITY Lab5 IS
    PORT ( x1, x2 : IN STD_LOGIC ;
          f: OUT STD_LOGIC ) ;
END Lab5 ;
ARCHITECTURE LogicFunction OF Lab5 IS
BEGIN
    f <= (x1 AND NOT x2) OR (NOT x1 AND x2);
END LogicFunction ;
```

الآن نقوم بحفظ ملف الـ VHDL وليكن باسم light.vhd وذلك عن طريق File → Save As مع اختيار الخيار Add file to current project ومن ثم الضغط على الزر Save

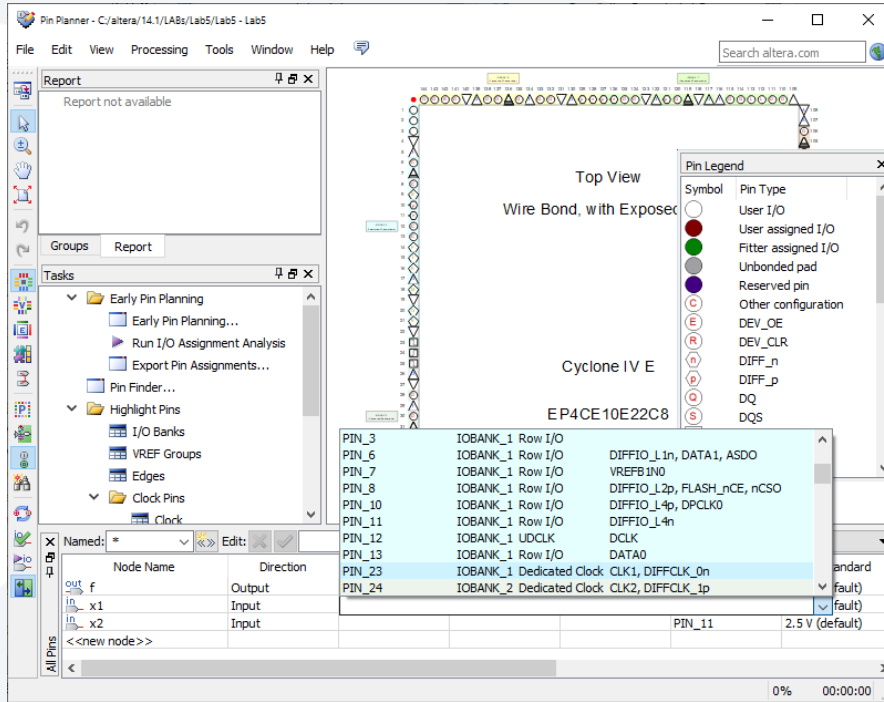
يمكن إضافة ملف الـ VHDL إلى المشروع عن طريق Project → Add/Remove Files in Project كما ويمكن اظهار الملفات الخاصة بالمشروع عن طريق Settings → Assignments ومن ثم الضغط على الخيار Files

2.2 ترجمة الدارة (Compile):

يتم ذلك عن طريق Start Compilation → Processing أو عن طريق الضغط على الزر  من قائمة الأدوات

3.2 اسناد المنافذ Pin Assignment:

يتم ذلك عم طريق Pins Planer → Assignments وربط كل منفذ سواء المداخل أو المخرجات إلى المنفذ المناسب ضمن لوحة الـ FPGA كما هو موضح بالشكل



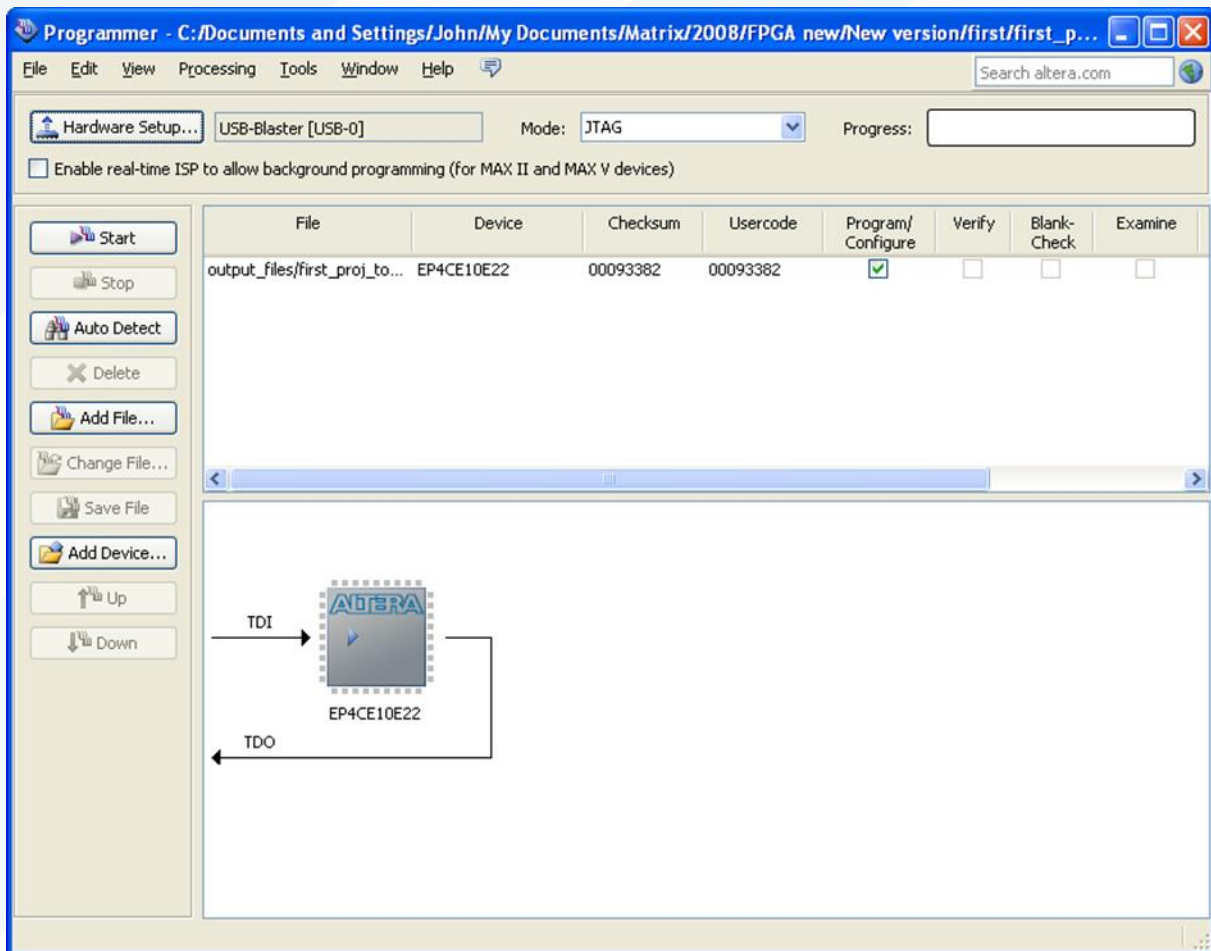
تمتلك لوحة الـ FPGA مجموعة من الوحدات المحيطية مثل المفاتيح (Switches) والليدات (LEDs) و 7-Segments بالإضافة إلى LCD والتي ترتبط مع منافذ PIN كما هو موضح:

Switch	FPGA pin	FPGA pin	LED
SW7	120	84	D7
SW6	119	83	D6
SW5	115	80	D5
SW4	114	77	D4
SW3	113	76	D3
SW2	112	75	D2
SW1	111	74	D1
SW0	110	73	D0

Anode for char.	J6 pin	FPGA pin	segment	J7 pin	FPGA pin
0	1	25	a	1	15
1	2	27	b	2	16
2	3	28	c	3	17
3	4	29	d	4	18
			e	5	20
			f	6	21
			g	7	22
			dp	8	24

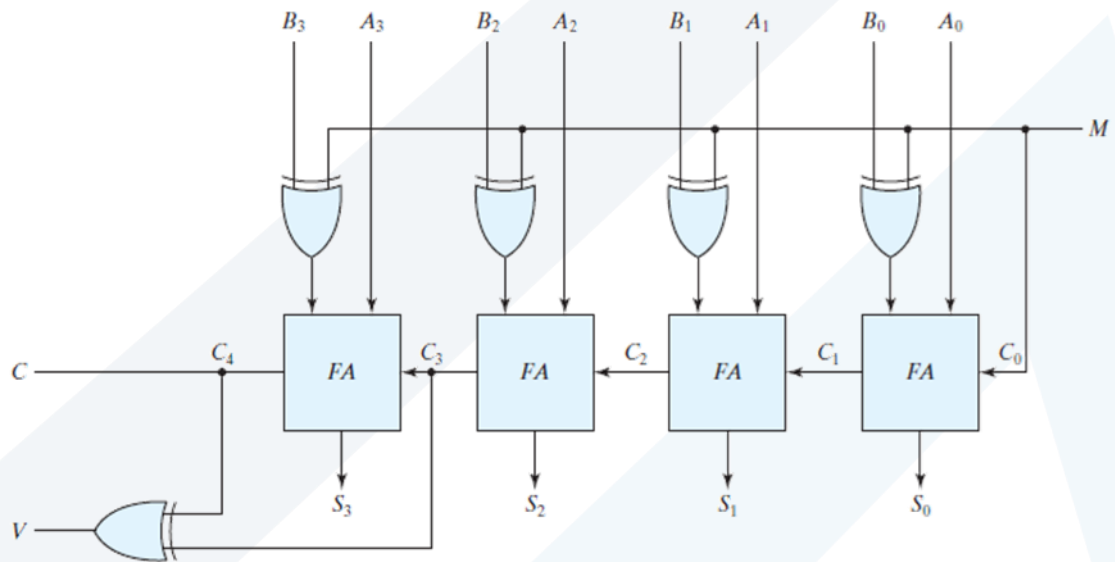
4.2 اعداد وبرمجة لوحة الـ FPGA:

في البداية يجب وضع مفتاح الـ RUN/PROG ضمن لوحة الـ FPGA على وضعية الـ RUN ومن ثم فتح نافذة الـ Tools Programmer لتظهر لدينا النافذة الموضحة بالشكل والتي تستخدم لإعداد وتحميل البرنامج على لوحة الـ FPGA. هنا يتم اختيار الهاردوير كـ USB-Blaster عن طريق الضغط على الزر Hardware Setup. كما وسيتم إضافة الملف الذي تم ترجمته والموجود ضمن المجلد output. بعد ذلك يتم الضغط على الزر Start ليتم تحميل البرنامج على لوحة الـ FPGA



3 تمرين 1:

المطلوب برمجة دائرة جامع وطراح ثنائي ذو دخل بحجم 4 بت باستخدام برنامج Quartus II ولغة الـ VHDL وتنفيذه على لوحة الـ FPGA ومقارنة النتائج مع جدول الحقيقة الخاص بالدائرة



علماً أن دائرة الجامع الكامل تعطى بالشكل التالي:

