

## المصافحة والمقاطعة لبوابة الدخل Handshake Interrupt i/p port

عندما يكون لدى جهاز الخرج بيانات يرغب بإرسالها إلى المعالج عبر البوابة B العاملة بالنمط 1 دخل فإن الجهاز يختبر فيما إذا كانت الإشارة القادمة من النهاية .IBF (input buffer full)=0.

فإذا كانت =0، يقوم بإرسال البيانات عبر النهايات PB7-0 ويفعل إشارة STB\* (Strobe) الفعالة عند المستوي المنخفض.

عندما تنتقل إشارة STB\* إلى المستوي المرتفع، تدخل البيانات البوابة ويجري تفعيل النهاية IBF.

في حال تمكين المقاطعة تفعل إشارة INT مما يؤدي إلى مقاطعة المعالج.

يقوم المعالج بقراءة البوابة أثناء فعالية إشارة المقاطعة ومن ثم يلغي تفعيل الإشارتين IBF و INT.

## اختبار حالة المصافحة في عمليات الدخل

بفرض أن البوابة B تعمل بالنمط mode 1 دخل فإنه يجري اختبار حالة دخل البوابة.

يعيد المعالج قراءة الخانة (IBF) bit 1 حتى تأخذ قيمة الواحد، بعدها يقوم المعالج بقراءة Port B.

AGAIN: IN AL, 7EH; Read Port C

ROR AL, 1;

ROR AL, 1; Check bit 1 of Port C

JNC AGAIN; If it is 0, repeat checking

IN AL, 7DH ; Read from Port B

## مثال: Mode 1 Input

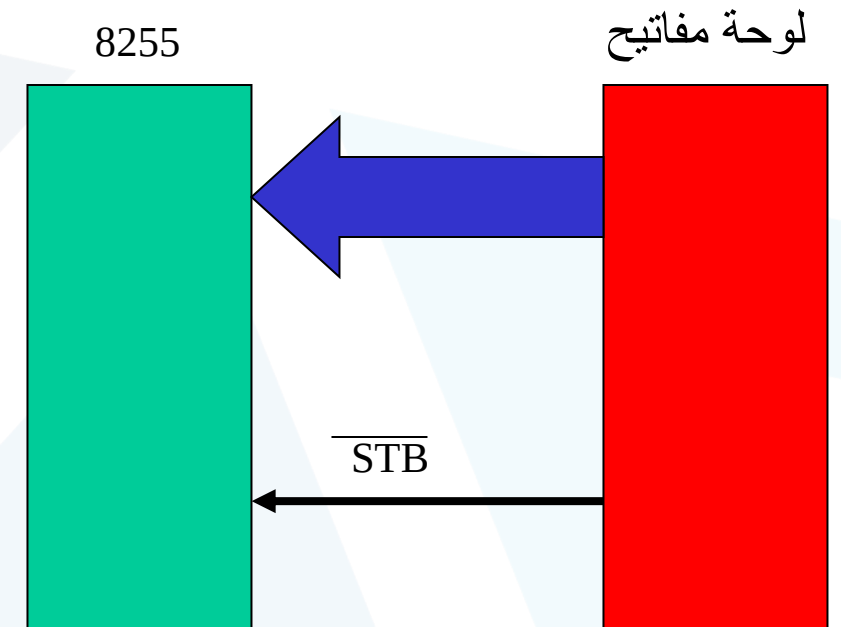
```
BIT5 EQU 20H
PORTC EQU 22H
PORTA EQU 20H
```

```
READ PROC NEAR
```

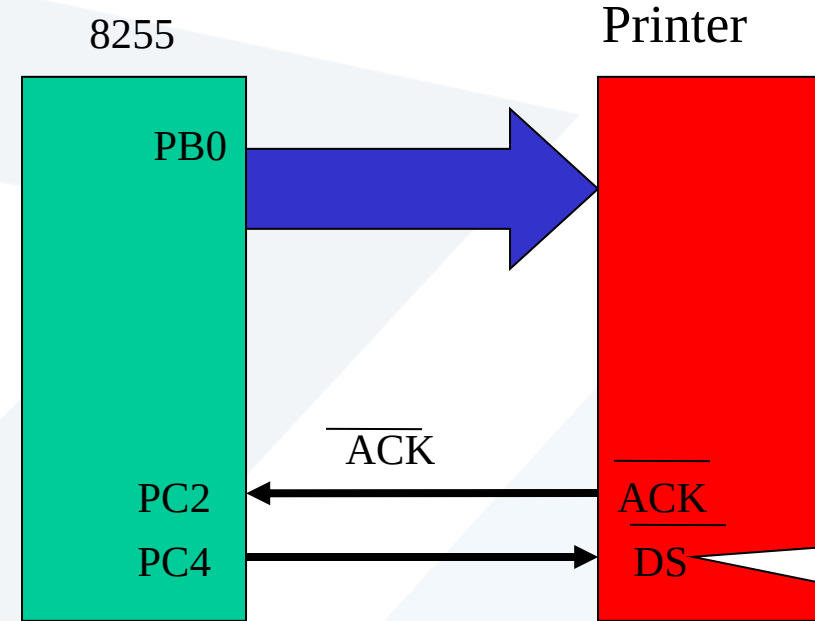
```
Read:
```

```
    IN AL, PORTC      ; read portc
    TEST AL, BIT5     ;test IBF
    JZ Read           ;if IBF=0
    IN AL, PORTA      ;Read Data
```

```
READ ENDP
```



# مثال Mode 1 output



Data Strobe: لإعلام  
الطابعة لكي تقوم بتخزين  
البيانات الواردة. ويتم  
توليدها خارجياً.

```
BIT1 EQU 2
PORTC EQU 62H
PORTB EQU 61H
CMD EQU 63H
PRINTPROC NEAR
    ; check printer ready?
    IN AL, PORTC ;get OBF
    TEST AL, BIT1 ;test OBF
    JZ PRINT ;if OBF=0 buffer is
    full
```

```
    ;send character to printer
    MOV AL, AH ;get data
    OUT PORTB, AL ;print data
    ; send data strobe to printer
    MOV AL, 8 ;clear DS
    OUT CMD, AL
    MOV AL, 9 ;clear DS
    OUT CMD, AL
    ;rising the data at the positive
    edge of DS
    RET
PRINT ENDP
```

```
graph TD
    KEY([KEY]) --> S1[Scan Keys]
    S1 --> T1[Time Delay for de-bounce]
    T1 --> S2[Scan Keys]
    S2 --> C1{Check Keys}
    C1 -- "If key closed" --> S1
    C1 -- "If key open" --> C2{Check Keys}
    C2 -- "If key open" --> CC[Calculate key code]
    CC --> R([Return])
    C2 -- "If key closed" --> S3[Scan Keys]
    S3 --> T2[Time Delay for de-bounce]
    T2 --> S4[Scan Keys]
    S4 --> C2
```

**Wait for Release**

**Wait for Keystroke**

**Momentary glitch?**

The diagram illustrates a 4x4 keyboard matrix interface. A 16L8 decoder provides address lines A<sub>0</sub> through A<sub>11</sub> to the 82C55 PPI. The 82C55 is configured with its A<sub>0</sub> through A<sub>7</sub> pins connected to the decoder's A<sub>0</sub> through A<sub>7</sub> pins. The 82C55's D<sub>0</sub> through D<sub>7</sub> pins are connected to an 8-bit data bus. The 82C55's CS pin is connected to the decoder's A<sub>12</sub> pin. The 82C55's RD and WR pins are connected to the IORC and IOWC pins, respectively. The 82C55's B<sub>0</sub> through B<sub>7</sub> pins are connected to the Row<sub>0</sub> through Row<sub>3</sub> lines of the 4x4 keyboard matrix. The 82C55's C<sub>0</sub> through C<sub>7</sub> pins are connected to the Col<sub>0</sub> through Col<sub>3</sub> lines of the 4x4 keyboard matrix. The 4x4 keyboard matrix is a grid of 16 switches, with 4 rows and 4 columns. Each switch is connected to a Row line and a Col line. The Row lines are labeled Row<sub>0</sub>, Row<sub>1</sub>, Row<sub>2</sub>, and Row<sub>3</sub>. The Col lines are labeled Col<sub>0</sub>, Col<sub>1</sub>, Col<sub>2</sub>, and Col<sub>3</sub>. The Vcc pin is connected to the top of the matrix.

## الربط البيني الخارجي

### • الربط البيني للطابعة Parallel printer interface

– رابط بيني تفرعي بسيط A simple parallel interface

– استخدام مقابس تستخدم 25-pin DB-25

• 8 إشارات بيانات 8 data signals

– تخزين بتنبيه من إشارة نبضية (pin 1) Latched by strobe

• تبادل البيانات من خلال المصافحة البسيطة simple handshaking

– استخدام إشارة المصادقة acknowledge (CK) signal

» ينتظر الحاسوب إشارة ACK بعد كل بايت

• 5 خطوط حالة 5 lines for printer status

– مشغول Busy، نفاذ الورق out-of-paper، online/offline، تغذية آلية

autofeed، إخطار بالخطأ fault، and

• إمكانية التهيئة الأولية initialized من خلال INIT

– تمحو ذاكرة الطابعة الوسيطة وتعيده إلى الوضع الابتدائي resets.

Table 19.3 Parallel printer interface signals

| Pin # | Signal    | Signal direction         | Signal function                          |
|-------|-----------|--------------------------|------------------------------------------|
| 1     | STROBE    | PC $\Rightarrow$ printer | Clock used to latch data                 |
| 2     | Data 0    | PC $\Rightarrow$ printer | Data bit 0 (LSB)                         |
| 3     | Data 1    | PC $\Rightarrow$ printer | Data bit 1                               |
| 4     | Data 2    | PC $\Rightarrow$ printer | Data bit 2                               |
| 5     | Data 3    | PC $\Rightarrow$ printer | Data bit 3                               |
| 6     | Data 4    | PC $\Rightarrow$ printer | Data bit 4                               |
| 7     | Data 5    | PC $\Rightarrow$ printer | Data bit 5                               |
| 8     | Data 6    | PC $\Rightarrow$ printer | Data bit 6                               |
| 9     | Data 7    | PC $\Rightarrow$ printer | Data bit 7 (MSB)                         |
| 10    | ACK       | printer $\Rightarrow$ PC | Printer acknowledges receipt of data     |
| 11    | BUSY      | printer $\Rightarrow$ PC | Printer is busy                          |
| 12    | POUT      | printer $\Rightarrow$ PC | Printer is out of paper                  |
| 13    | SEL       | printer $\Rightarrow$ PC | Printer is online                        |
| 14    | AUTO FEED | printer $\Rightarrow$ PC | Autofeed is on                           |
| 15    | FAULT     | printer $\Rightarrow$ PC | Printer fault                            |
| 16    | INIT      | PC $\Rightarrow$ printer | Clears printer buffer and resets printer |
| 17    | SLCT IN   | PC $\Rightarrow$ printer | TTL high level                           |
| 18–25 | Ground    | N/A                      | Ground reference                         |



## حلقات التأخير البرمجية



البنيان Architecture

## حلقات التأخير البرمجية

أي الحلقة التالية تؤمن تأخيراً مقداره  
**25 ms**

```
DELAY:    MOV    CX, 3971H
Next:     LOOP   Next
          RET
```

CPU FREQ = 10MHZ

1 CLOCK CYCLE = 100nsec

يستغرق تنفيذ حلقة LOOP وحيدة 17 دورة ساعة

LOOP INSTRUCTION TAKES 17CLOCK  
CYCLES

زمن الحلقة الواحدة 1  
:ITERATION

$17 \times 100\text{ns} = 1.7 \text{ micro sec}$

No.of iteration(count) requires for n

microsecond delay =  $n \times 1000 / 1.7$

أي من أجل 25 ميلي ثانية تأخير نحتاج إلى 25 x

$1000 / 1.7 = 14705$

14705 D= 3971 H تكرار لحلقة LOOP

## الواجهة البينية الخارجية External Interface

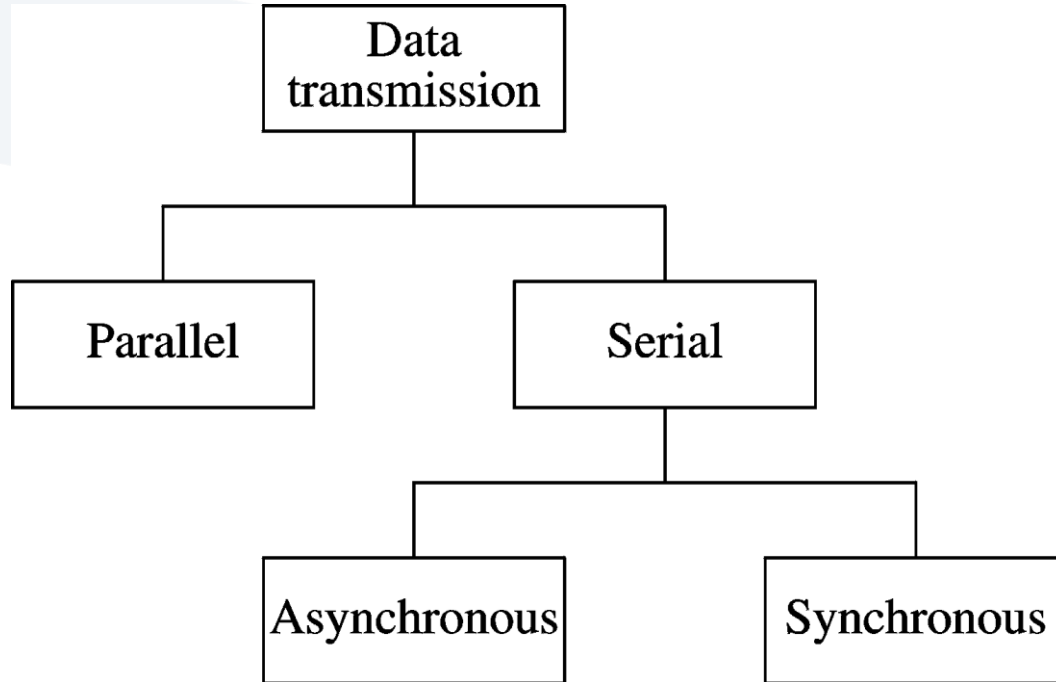
- هنالك طريقتان للوصل مع وحدات I/O

### – تسلسلي Serial

- أرخص
- أبطأ

### – تفرعي Parallel

- أسرع
- مسافة قصيرة



## • التراسل التسلسلي Serial transmission

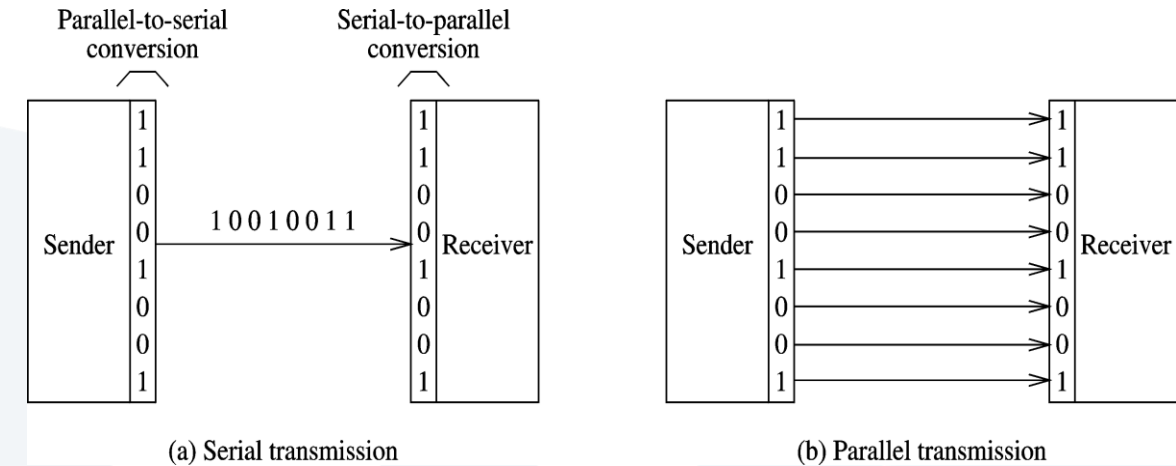
### – غير متزامن Asynchronous

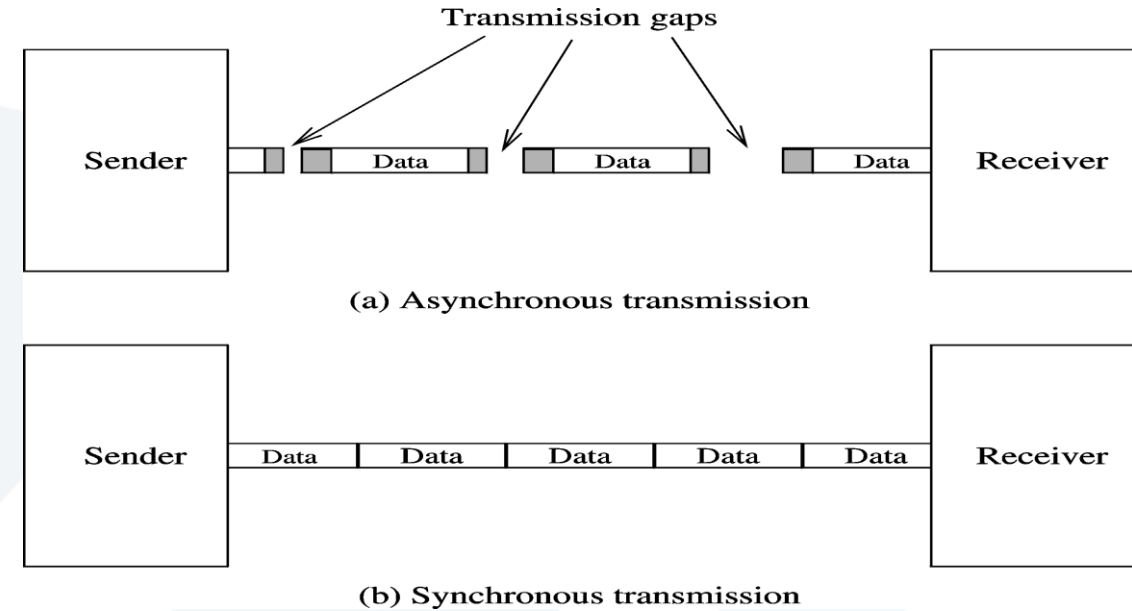
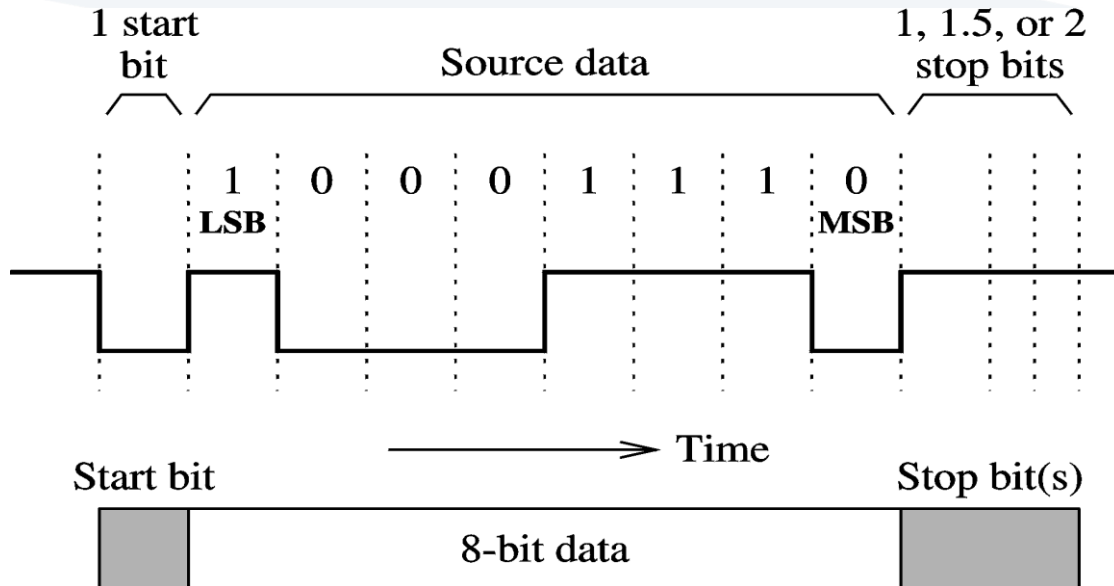
- ترميز كل بايت قبل التراسل transmission
- خائتي بدء وإنهاء Start and stop bits
- ليس هنالك حاجة لمزامنة المرسل sender والمستقبل receiver.

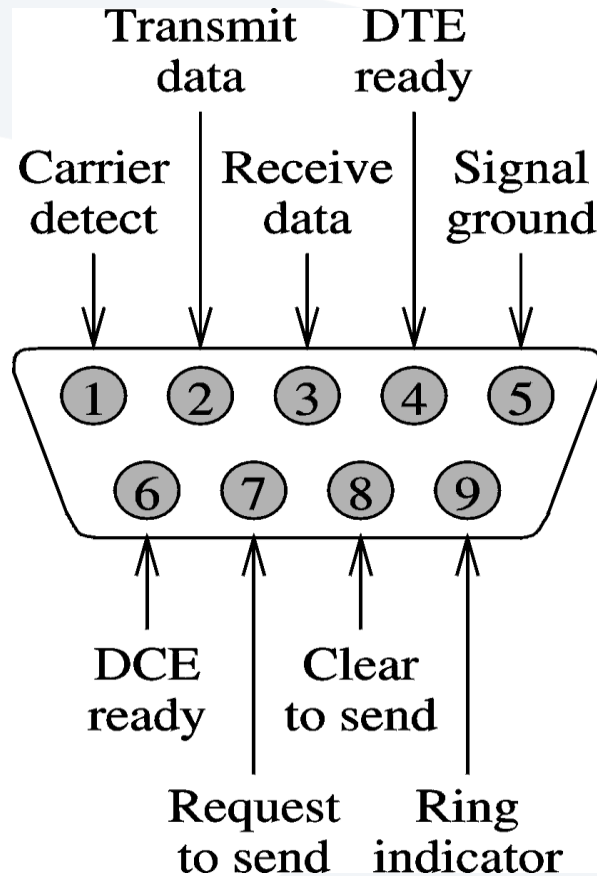
### – المتزامن Synchronous

- وجوب مزامنة المرسل والمستقبل
- داراتياً من خلال حلقات الإقفال الطوري phase locked loops (PLLs)
- يمكننا إرسال بلوك من البيانات
- أكثر فعالية
- البيانات المرافقة التحكمية overhead اقل منها في التراسل غير المتزامن

- مرتفع الكلفة Expensive







## • الرابط البيني التسلسلي EIA-232

– تراسل تسلسلي منخفض السرعة Low-speed serial transmission

– تبنته تقييسات جمعية الصناعات الإلكترونية

Electronics Industry Association (EIA)

• معروف باسم سلفه RS-232

– يستخدم موصل بتسع نهايات 9-pin connector DB-9

• يستخدم 8 إشارات 8 signals

– يستخدم قياسياً لربط المودم modem مع الحاسوب

## • يمر بروتوكول التراسل بثلاثة أطوار

### – تهيئة الربط Connection setup

- يؤكد الحاسوب A جاهزيته من خلال جاهزية DTE (Data Terminal Equipment)

– Transmits phone# via Transmit Data line (pin 2)

- يشعر المودم B الحاسوب بجهوزيته من خلال الـ Ring Indicator (pin 9)

– Computer B asserts DTE Ready (pin 4)

– Modem B generates carrier and turns its DCE (Data Communication Equipment) Ready

- يكشف المودم A إشارة الحامل المرسلة من modem B.

– Modem A alters its computer via Carrier Detect (pin 1)

– Turns its DCE Ready

### – تراسل البيانات Data transmission

- ينجز بمساعدة المصافحة handshaking باستخدام

– request-to-send (RTS) and clear-to-send (CTS) signals

### – إنهاء الارتباط Connection termination

- ينجز بإلغاء تفعيل RTS. Done by deactivating RTS.

عند حدوث مقاطعة ، يقوم المعالج بتخزين سجل FLAGS في المكس ، وتعطيل المزيد من المقاطعات ، وجلب بايت واحد من الناقل يمثل نوع المقاطعة ، ويقفز معالجة المقاطعة إلى العنوان الروتيني المخزن في الموقع 4\* .  
يجب أن يعود روتين معالجة المقاطعة مع تعليمات IRET

التعريف: معنى "المقاطعات" هو كسر تسلسل العملية. بينما وحدة المعالجة المركزية يقوم بتنفيذ برنامج ، عند "المقاطعة" يكسر التسلسل الطبيعي لتنفيذ التعليمات ، يحول تنفيذه إلى برنامج آخر يسمى Interrupt Service Routine (ISR)

يتم نقل التحكم مرة أخرى إلى البرنامج الرئيسي بعد تنفيذ المقاطعة المعالجة ISR هي بديل للاستقصاء

الحاجة إلى المقاطعة: تعتبر المقاطعات مفيدة بشكل خاص عند ربط أجهزة . الإدخال / الإخراج التي توفر أو تتطلب بيانات بمعدل نقل بيانات منخفض نسبيًا

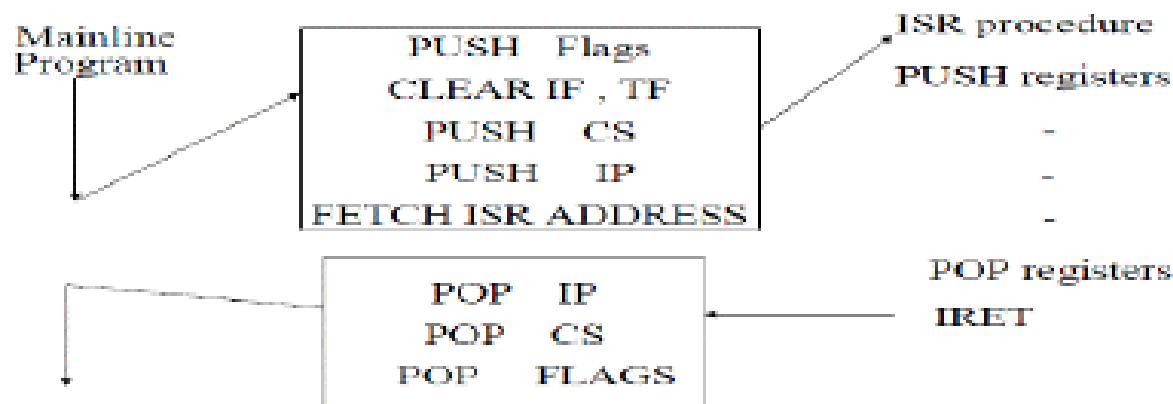
أنواع المقاطعات: هناك نوعان من المقاطعات في 8086. هي

1- مقاطعات الأجهزة hardware Interrupt

2- مقاطعات البرامج Interrupt software

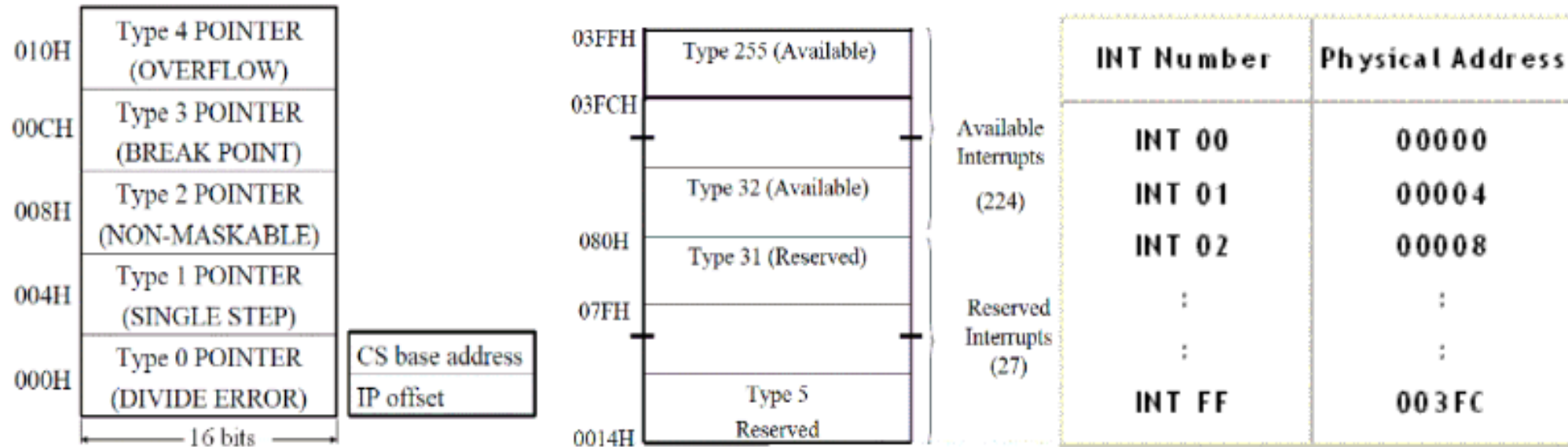
## IRET and IRETD

- Software interrupt processing is the same as for the hardware interrupts.





## Interrupt Vector Table





## Functions associated with INT00 to INT04

### INT 00 (divide error)

- INT00 is invoked by the microprocessor whenever there is an attempt to divide a number by zero.
- ISR is responsible for displaying the message “Divide Error” on the screen

### INT 01

- For single stepping the trap flag must be 1
- After execution of each instruction, 8086 automatically jumps to 00004H to fetch 4 bytes for CS: IP of the ISR.
- The job of ISR is to dump the registers on to the screen

### **INT 02 (Non maskable Interrupt)**

- When ever NMI pin of the 8086 is activated by a high signal (5v), the CPU Jumps to physical memory location 00008 to fetch CS:IP of the ISR associated with NMI.

### **INT 03 (break point)**

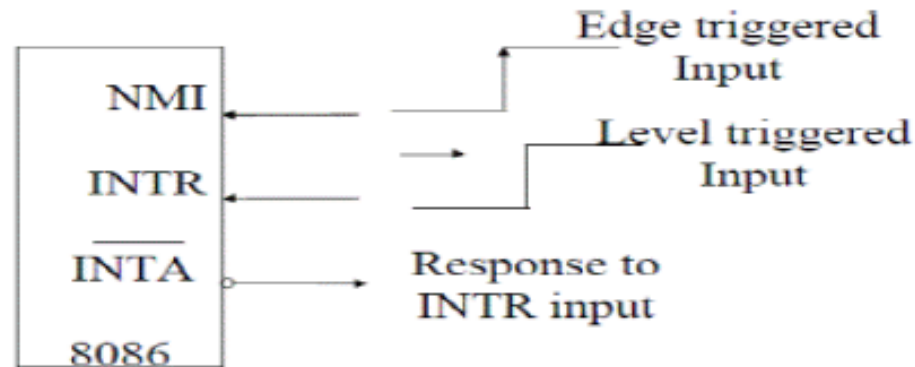
- A break point is used to examine the CPU and memory after the execution of a group of Instructions.
- It is one byte instruction whereas other instructions of the form “INT nn” are 2 byte instructions.

### **INT 04 (Signed number overflow)**

- There is an instruction associated with this INT 0 (interrupt on overflow).
- If INT 0 is placed after a signed number arithmetic as IMUL or ADD the CPU will activate INT 04 if OF = 1.
- In case where OF = 0, the INT 0 is not executed but is bypassed and acts as a NOP.

## Performance of Hardware Interrupts

- NMI : Non maskable interrupts - TYPE 2 Interrupt
- INTR : Interrupt request - Between 20H and FFH



## Interrupt Priority Structure

| Interrupt                 | Priority |
|---------------------------|----------|
| Divide Error, INT(n),INTO | Highest  |
| NMI                       | ↓        |
| INTR                      |          |
| Single Step               |          |
|                           | Lowest   |