

دارات الكترونية
ترانزستورات تأثير الحقل
Metal-Oxide-Semiconductor FET (MOSFET)

مدرس المقرر
د. السموع صالح

Course Contents

مفردات المقرر

 + Field Effect Transistor (FET) ++ Junction FET (JFET).

- JFET Construction.
- Drain characteristic.

- JFET Operation Principle:
- Transfer characteristic.

++ Metal-Oxide-Semiconductor FET (MOSFET).

- MOSFET Construction.
- Drain characteristic.

- MOSFET Operation Principle (Types).
- Transfer characteristic.

++ DC & AC Analysis (Parametres).

++ Biased circuits.

 + FeedBack and Amplifiers.

- ++ Feedback Concepts.
- ++ Feedback Connection Types.

الترانزستورات الحقلية ذات البوابة المعزولة IG-FET

MOSFETs = Metal Oxide Semiconductor FETs

لهذه الترانزستورات خصائص مشابهة للترانزستورات ذات الأثر الحقلية JFETs ولها خصائص إضافية تجعلها مستخدمة بشكل واسع وتقسم كما رأينا إلى قسمين:

١- الترانزستور الإفقاري مبدأ النزوح MOSFET- Depletion-Type

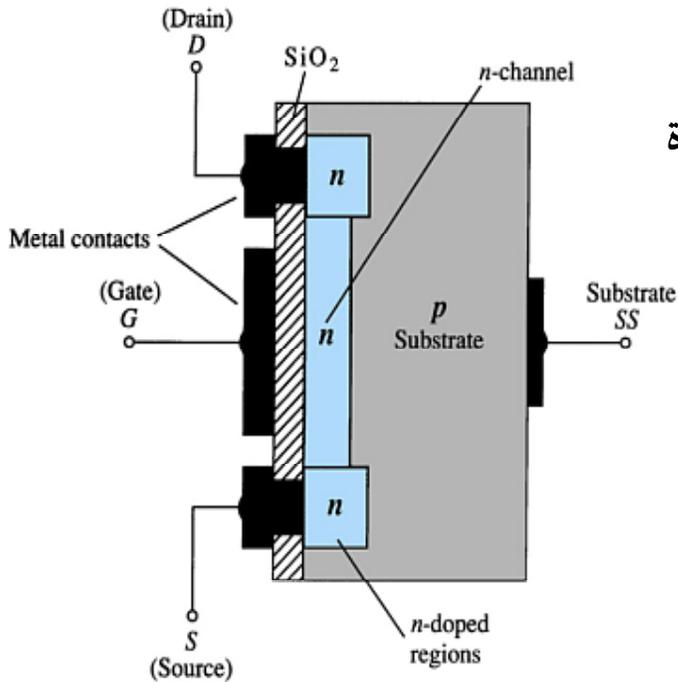
٢- الترانزستور الإغنائي MOSFET- Enhancement-Type

Depletion-Type MOSFET Construction

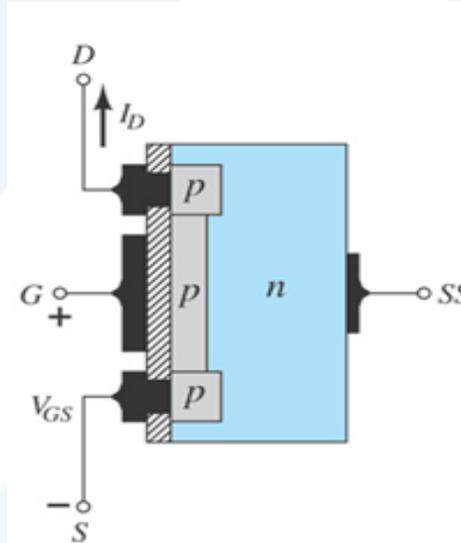
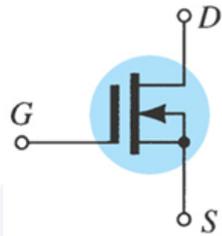
بنية الترانزستور MOSFET-D

- الترانزستور الحثلي ذو القناة المدفونة (مسبقة الصنع) نوع n يتألف من مصرف وبوابة ومنبع حيث أن المنبع S والمصرف D يتصلان بمنطقتين إشارتهما من نوع n وكلا المنطقتين موصولتان بقناة نوع n تحدد سماكتها طبقة الأساس ذات النوع p كما في الشكل التالي.
- نلاحظ أن مسرى البوابة معزول عن القناة المسبقة الصنع بواسطة طبقة رقيقة من ثاني أكسيد السيلكون، من هنا أتت التسمية للترانزستور وهذا يؤمن مقاومة دخل عالية تقارن مع مقاومة دخل ال JFET.
- كل المناطق المشابة نوع n أو متوضعة فوق طبقة أساس نوع p مما يضيف نهاية جديدة أو طرف جديد يسمى SS.

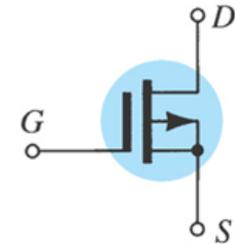
-- الترانزستور الحثلي ذو لقناة نوع p مبين بالشكل التالي حيث نجد أن المواد نصف الناقل المشابه عكست توضعها



رمز الترانزستور ذو القناة
مسبقة الصنع نوع n



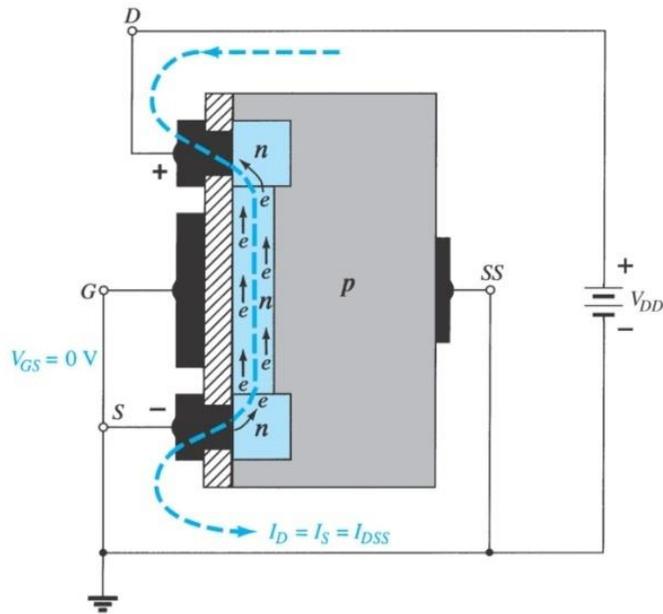
رمز الترانزستور ذو القناة
مسبقة الصنع نوع p



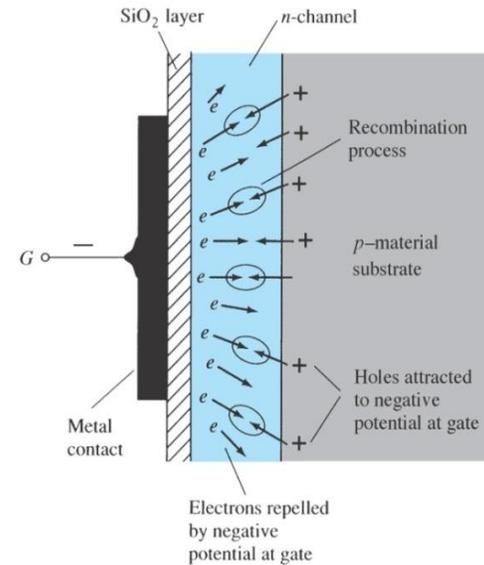
Depletion-Type MOSFET Operation and Characteristic

مبدأ عمل وخصائص الترانزستور MOSFET-D

- ١- عندما $V_{GS}=0$ & $V_{DD}>0$ ويطبق الجهد بين المصرف والمنبع V_{DD} بحيث يكون المصرف ايجابيا والمنبع سلبيا، يؤدي ذلك لتحريك الالكترونات الحرة (الحوامل الأكثرية) بين المنبع والمصرف عبر القناة المدفونة (مسبقة الصنع) نوع n.
- ٢- بزيادة ايجابية V_{DS} مع بقاء جهد البوابة معدوم، قصر، يستمر التيار بالزيادة حتى يصل إلى الإشباع I_{DSS} .
- ٣- عندما $V_{GS} < 0$ ، يقوم بدفع الالكترونات من القناة n الى طبقة الأساس p وبنفس الوقت يجذب الثقوب من p إلى القناة n وبالتالي تضيق القناة نتيجة وجود المنطقة المجردة نتيجة اتحاد الثقوب مع الالكترونات

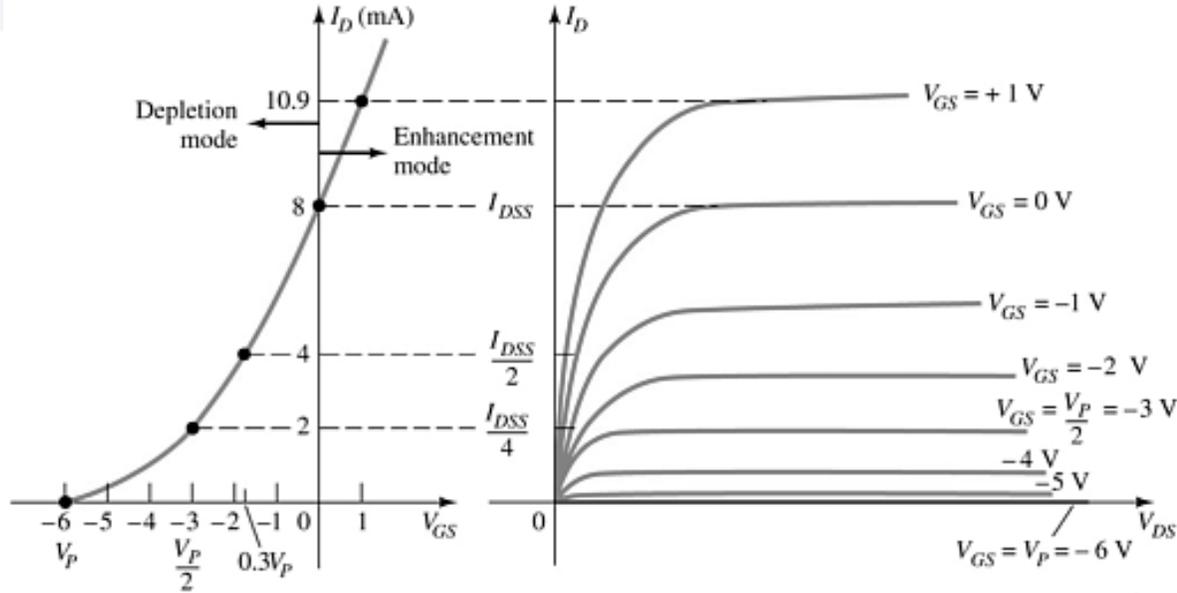


n-Channel depletion-type
MOSFET
with $V_{GS}=0$ V and applied
voltage V_{DD} .



Reduction in free carriers in a
channel
due to a negative potential at
the gate terminal.

Depletion-Type MOSFET Operation and Characteristic



٢- نمط الزيادة أو الإغنائي Enhancement mode وذلك عندما

- $V_{GS} > 0V$ is now a positive polarity
- I_D increases above I_{DSS}
- The formula used to plot the transfer curve still applies:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

The formula used to plot the transfer curve still applies:

مبدأ عمل وخصائص الترانزستور MOSFET-D

مميزة الخرج والمميزة التحويلية للترانزستور MOSFET-D نوع القناة n :

-- تختلف الميزة التحويلية عن الـ FET وذلك بأخذ قيم موجبة وسالبة،
السالبة عندما يعمل بالنمط لإفقاري والموجبة بالنمط الإغنائي.

-- كذلك مميزة الخرج تتغير عند القيم الموجبة لـ V_{GS}

-- إذا النوع MOSFET-D يمكن أن يعمل بأحد النمطين التاليين:

١- نمط النزوح أو النمط الإفقاري Depletion mode

ويشبه بذلك النوع FET ، عندما:

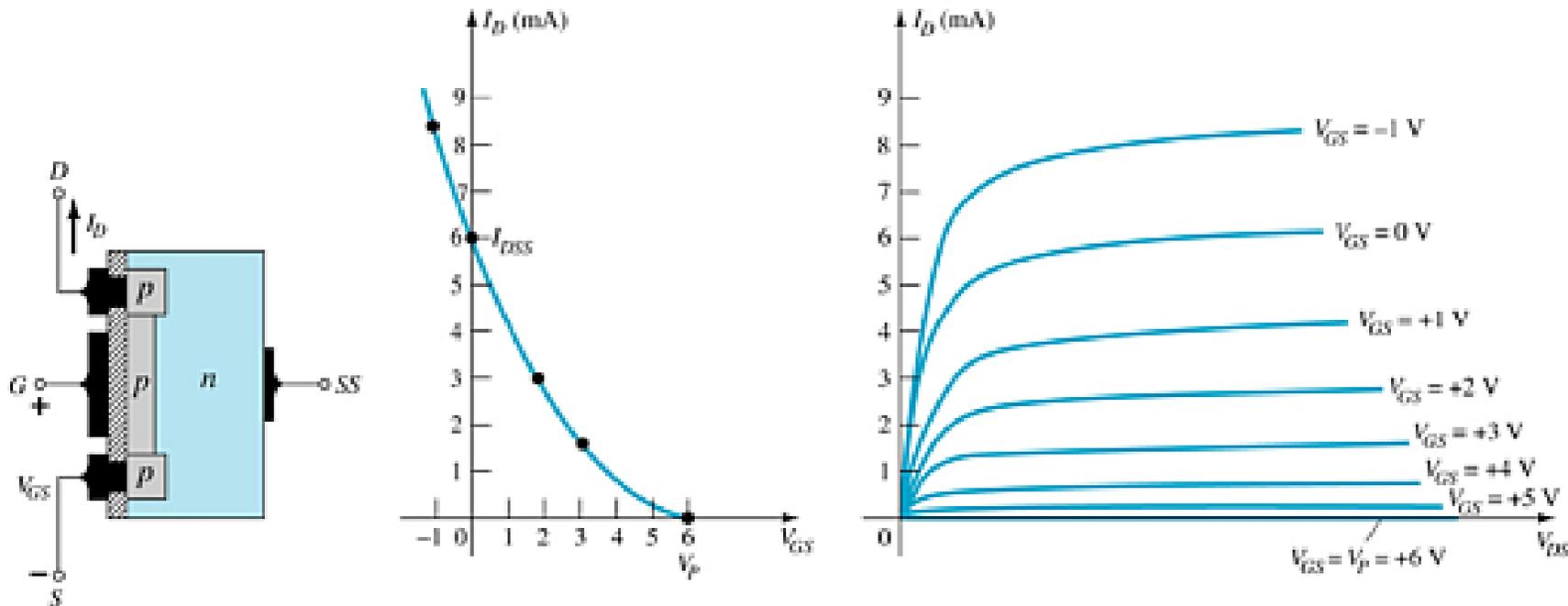
• When $V_{GS} = 0V$, $I_D = I_{DSS}$

• When $V_{GS} < 0V$, $I_D < I_{DSS}$

•

still applies:

مميزة الخرج والمميزة التحويلية للترانزستور MOSFET-D نوع القناة p :



يمكن إجراء مناقشة مماثلة، ولكن بعد تبديل قطبية المنابع

Electrical Characteristics

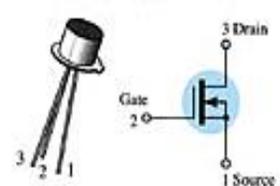
ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)						
Characteristic	Symbol	Min	Typ	Max	Unit	
OFF CHARACTERISTICS						
Drain-Source Breakdown Voltage ($V_{GS} = -7.0\text{ V}$, $I_D = 5.0\ \mu\text{A}$)	2N3797	$V_{BR(DSS)}$	20	25	-	Vdc
Gate Reverse Current (1) ($V_{GS} = -10\text{ V}$, $V_{DS} = 0$) ($V_{GS} = -10\text{ V}$, $V_{DS} = 0$, $T_A = 150^\circ\text{C}$)		I_{GRS}	-	-	1.0 200	pA dc
Gate-Source Cutoff Voltage ($I_D = 2.0\ \mu\text{A}$, $V_{DS} = 10\text{ V}$)	2N3797	$V_{GS(off)}$	-	-5.0	-7.0	Vdc
Drain-Gate Reverse Current (1) ($V_{DG} = 10\text{ V}$, $I_S = 0$)		I_{DGR}	-	-	1.0	pA dc
ON CHARACTERISTICS						
Zero-Gate-Voltage Drain Current ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$)	2N3797	I_{DSS}	2.0	2.9	6.0	mA dc
On-State Drain Current ($V_{DS} = 10\text{ V}$, $V_{GS} = +3.5\text{ V}$)	2N3797	$I_{D(on)}$	9.0	14	18	mA dc
SMALL-SIGNAL CHARACTERISTICS						
Forward Transfer Admittance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$)	2N3797	$ Y_{fs} $	1500	2300	3000	μhos
($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$)	2N3797		1500	-	-	
Output Admittance ($I_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$)	2N3797	$ Y_{os} $	-	27	60	μhos
Input Capacitance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$)	2N3797	C_{iss}	-	6.0	8.0	pF
Reverse Transfer Capacitance ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ MHz}$)		C_{rss}	-	0.5	0.8	pF
FUNCTIONAL CHARACTERISTICS						
Noise Figure ($V_{DS} = 10\text{ V}$, $V_{GS} = 0$, $f = 1.0\text{ kHz}$, $R_G = 3\text{ megohms}$)		NF	-	3.8	-	dB

(1) This value of current includes both the FET leakage current as well as the leakage current associated with the test socket and fixture when measured under best attainable conditions.

Maximum Ratings

2N3797

CASE 22-03, STYLE 2
TO-18 (TO-206AA)



MOSFETs
LOW POWER AUDIO
N-CHANNEL - DEPLETION

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	20	Vdc
Gate-Source Voltage	V_{GS}	± 10	Vdc
Drain Current	I_D	20	mA dc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	200 1.14	mW mW/°C
Junction Temperature Range	T_J	+175	°C
Storage Channel Temperature Range	T_{UG}	-65 to +200	°C

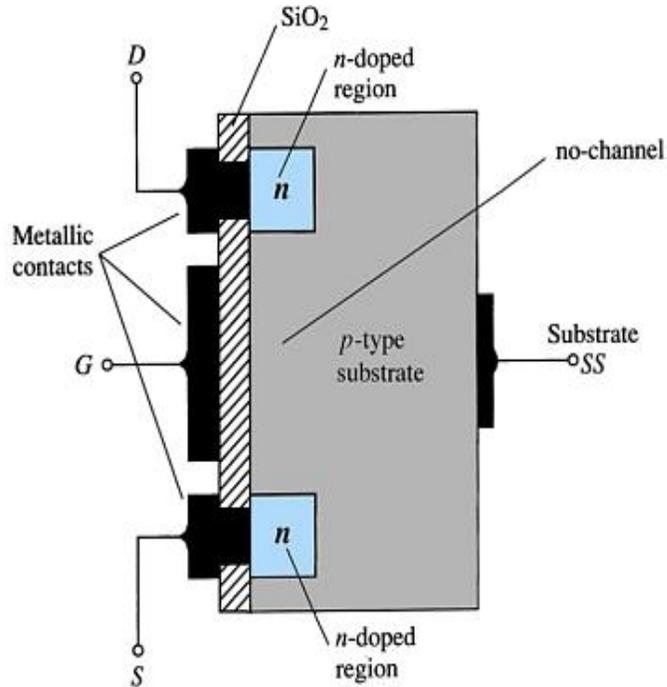
أكثر

Enhancement-Type MOSFET Construction

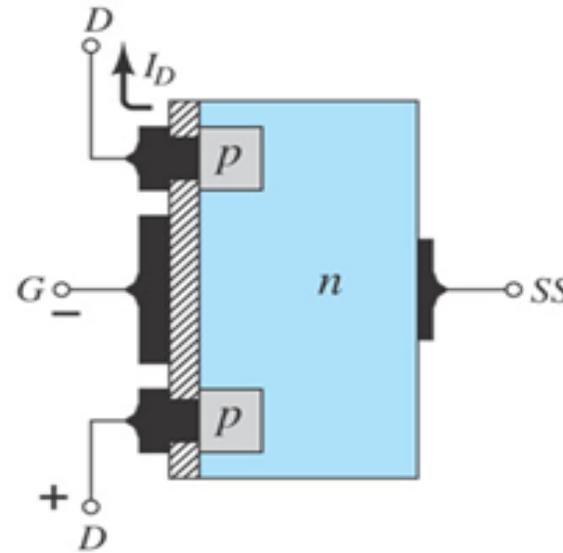
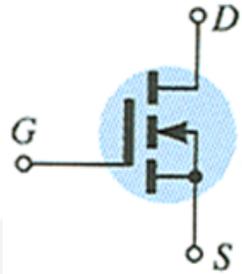
بنية الترانزستور MOSFET-E

-- الترانزستور الحثي ذو القناة المحرّضة (الإغنائي) نوع n يتألف من مصرف و بوابة و منبع حيث أن المنبع S و المصرف D يتصلان بمنطقتين إشبتهما من نوع n وكلا المنطقتين مفصولتان بطبقة الأساس نوع p ، تحدد القناة المحرّضة بين كل من S & D نتيجة تطبيق الجهود المناسبة كما في الشكل التالي.
-- نلاحظ أن مسرى البوابة معزول عن عن طبقة الأساس بواسطة طبقة رقيقة من ثاني أكسيد السيلكون، هذا يؤمن مقاومة دخل عالية تقارن مع مقاومة دخل ال JFET. -- إذا في البداية لا توجد هناك قناة بين S & D.

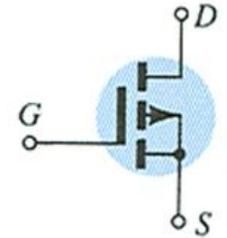
-- بالنسبة للنوع ذو القناة المحرّضة نوع p له نفس البنية ولكن يختلف التقطيب واتجاهات التيارات



رمز الترانزستور ذو
القناة المحرّضة نوع n



رمز الترانزستور ذو القناة
المحرّضة نوع p



Enhancement-Type MOSFET Operation and Characteristic

مبدأ عمل وخصائص الترانزستور MOSFET-E

- 1- عندما $V_{GS} = 0$ و $V_{DS} > 0$ ، بحيث يكون المصرف ايجابيا والمنبع سلبيا، المتصلين عند المصرف والمنبع منحازة عكسيا ولا يمر اي تيار في الدارة $I_D = 0$ ، لوجود المنطقة المجردة ولعدم وجود أي قناة بين D و S .
- 2- بزيادة إيجابية V_{DS} مع بقاء جهد البوابة معدوم، قصر، لا يمر التيار.

3- عندما $V_{GS} > 0$ ، يقوم هذا الجهد عبر العازل SiO_2 بدفع الثقوب عند سطح التلامس (الموجود بين كل من D و S إلى عمق طبقة الأساس p) ويجذب بعض الالكترونات إلى هذه المنطقة، هذه العملية تؤدي في النهاية إلى تكون قناة من النوع n بين المنبع والمصرف أي ينعكس نوع المادة النصف ناقلة وبالتالي يمر التيار، يزداد هذا التيار بزيادة جهد البوابة.

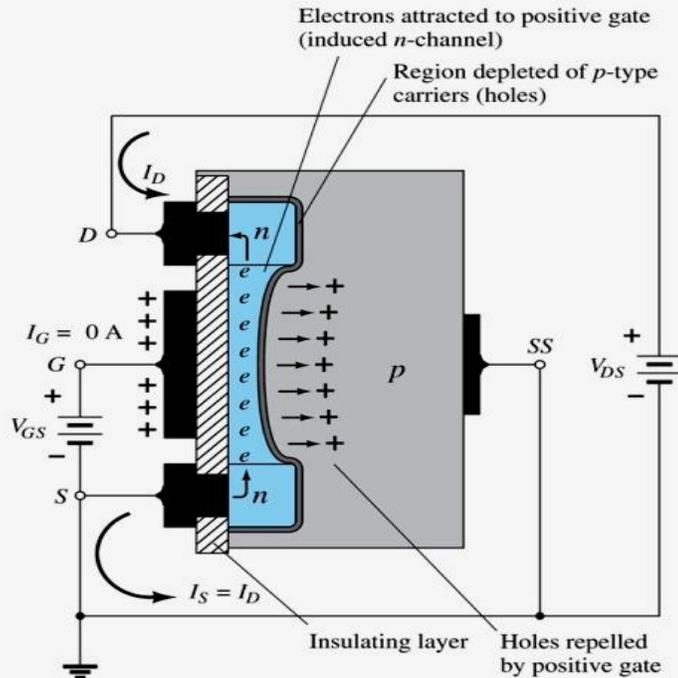
4- عند قيمة ثابتة لجهد البوابة V_{GS} الذي يبدأ عنده الترانزستور بالتمرير (لحظة الانعكاس) يسمى بجهد العتبة V_T ويبدأ الترانزستور بالعمل وفق مبدأ الإغناء.

5- في الترانزستور الحقلي ذو القناة المحرصة نوع p يعكس ترتيب المواد نصف الناقلة كذلك التقطيب وجهة التيارات المارة.

6- هذا النوع لا يعمل إلا في النظام الإغنائي أي عندما تكون الجهود معطاة بـ

$$V_{GS} > 0, V_T > 0, V_{DS} > 0$$

$$V_{GS} \uparrow \Rightarrow I_D \uparrow$$



Channel formation in the n-channel enhancement-type MOSFET.

Enhancement-Type MOSFET Equations and Characteristic

معادلة وخصائص الترانزستور MOSFET-E

يمثل المميزّة التبادليّة مستنتجة من مميزّة الخرج.

مميزّة الخرج و المميزّة التحويليّة للترانزستور MOSFET-E نوع القناة n:

-- لتحديد قيمة التيار I_D من اجل V_{GS} معطى نطبق العلاقة التالية والتي تحدد المميزّة التحويليّة:

$$I_D = k(V_{GS} - V_T)^2$$

Where:

V_T = threshold voltage or voltage at which the MOSFET turns on

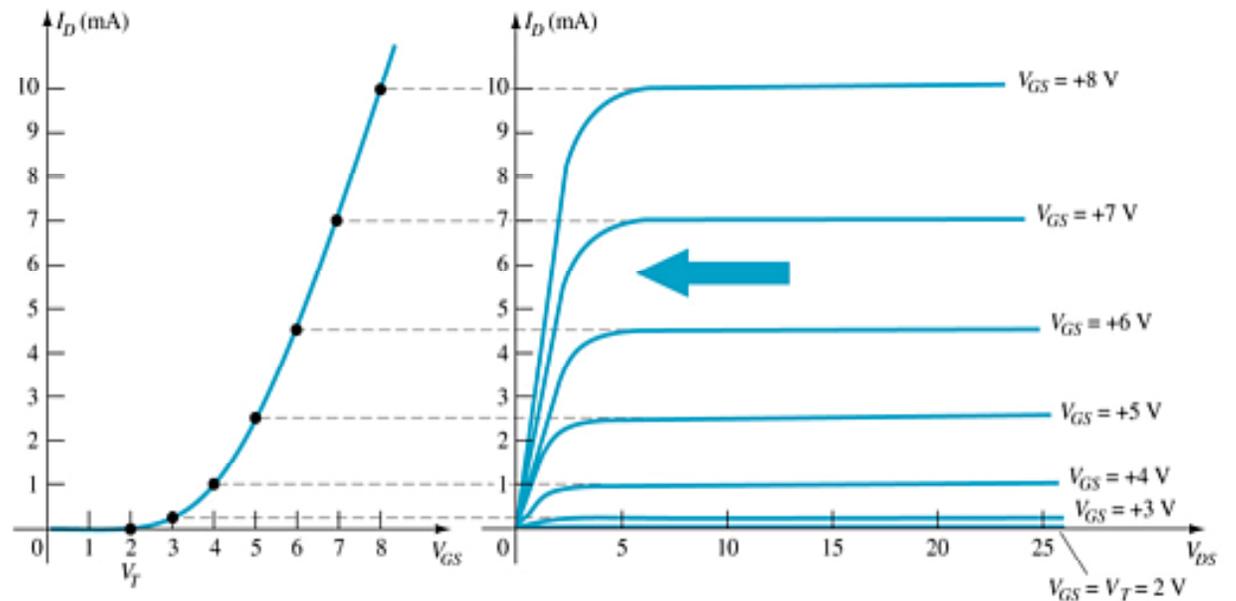
k = constant found in the specification sheet

يمكن حساب قيمة باستخدام معادلة الترانزستور

عند قيمة محددة وفق::

حيث أن القيم تؤخذ من جدول الخصائص أو تعطى بالمسألة.

$$k = \frac{I_{D(ON)}}{(V_{GS(ON)} - V_T)^2}$$



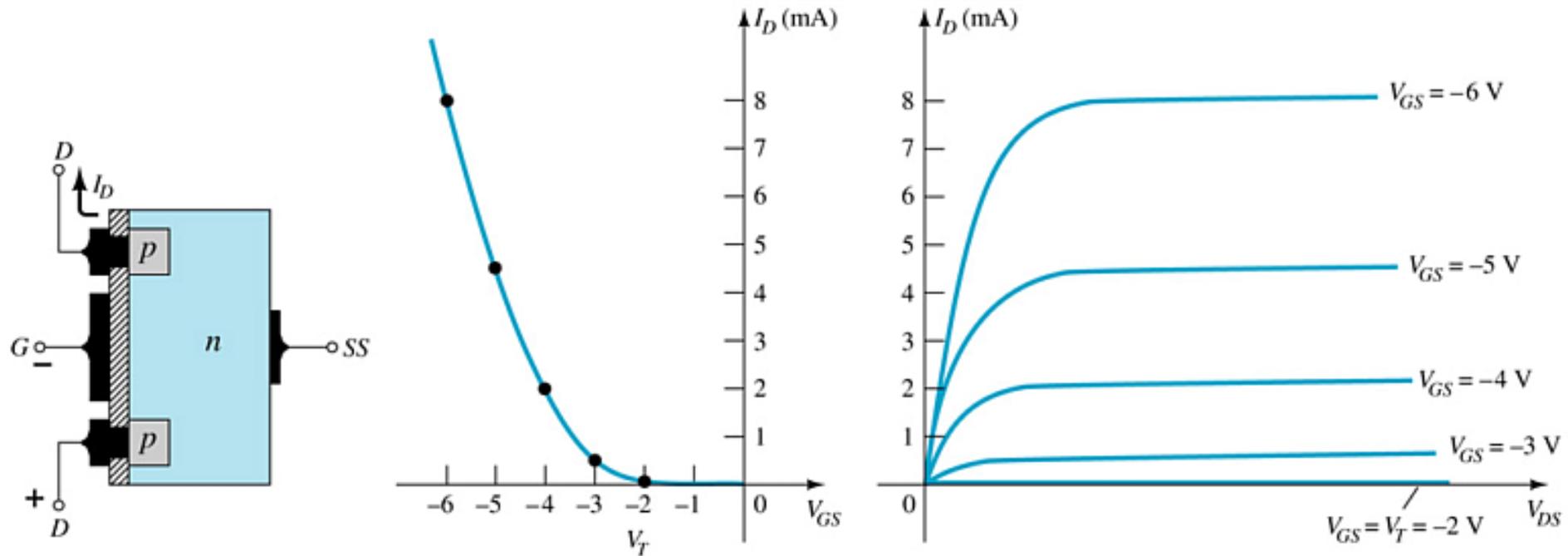
بزيادة الجهد V_{DS} مع ثبات جهد البوابة يزداد التيار I_D حتى يصل لتيار الإشباع I_{DSS} ويمكن حساب قيمة جهد الإشباع V_{DSsat} عن طريق العلاقة التالية:

$$V_{Dsat} = V_{GS} - V_T$$

Enhancement-Type MOSFET Equations and Characteristic

معادلة وخصائص الترانزستور MOSFET-E

مميزة الخرج والمميزة التحويلية للترانزستور MOSFET-E نوع القناة P:
يمثل الميزة التبادلية مستنتجة من مميزة الخرج.



The p -channel enhancement-type MOSFET is similar to the n -channel, except that the voltage polarities and current directions are reversed.

Specification Sheet

Electrical Characteristics

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage ($I_D = 10 \mu\text{A}$, $V_{GS} = 0$)	$V_{(BR)DSX}$	25	-	Vdc
Zero-Gate-Voltage Drain Current ($V_{DS} = 10 \text{V}$, $V_{GS} = 0$) $T_A = 25^\circ\text{C}$ $T_A = 150^\circ\text{C}$	I_{DSS}	-	10	nAdc μAdc
Gate Reverse Current ($V_{GS} = \pm 15 \text{Vdc}$, $V_{DS} = 0$)	I_{GSS}	-	± 10	pAdc
ON CHARACTERISTICS				
Gate Threshold Voltage ($V_{DS} = 10 \text{V}$, $I_D = 10 \mu\text{A}$)	$V_{GS(Th)}$	1.0	5	Vdc
Drain-Source On-Voltage ($I_D = 2.0 \text{mA}$, $V_{GS} = 10\text{V}$)	$V_{DS(on)}$	-	1.0	V
On-State Drain Current ($V_{GS} = 10 \text{V}$, $V_{DS} = 10 \text{V}$)	$I_{D(on)}$	3.0	-	mAdc
SMALL-SIGNAL CHARACTERISTICS				
Forward Transfer Admittance ($V_{DS} = 10 \text{V}$, $I_D = 2.0 \text{mA}$, $f = 1.0 \text{kHz}$)	$ y_{fs} $	1000	-	μmho
Input Capacitance ($V_{DS} = 10 \text{V}$, $V_{GS} = 0$, $f = 140 \text{kHz}$)	C_{iss}	-	5.0	pF
Reverse Transfer Capacitance ($V_{DS} = 0$, $V_{GS} = 0$, $f = 140 \text{kHz}$)	C_{rss}	-	1.3	pF
Drain-Substrate Capacitance ($V_{DS(su)}$ = 10 V, $f = 140 \text{kHz}$)	$C_{d(su)}$	-	5.0	pF
Drain-Source Resistance ($V_{GS} = 10 \text{V}$, $I_D = 0$, $f = 1.0 \text{kHz}$)	$r_{ds(on)}$	-	300	ohms
SWITCHING CHARACTERISTICS				
Turn-On Delay (Fig. 5)	t_{d1}	-	45	ns
Rise Time (Fig. 6)	t_r	-	65	ns
Turn-Off Delay (Fig. 7)	t_{d2}	-	60	ns
Fall Time (Fig. 8)	t_f	-	100	ns

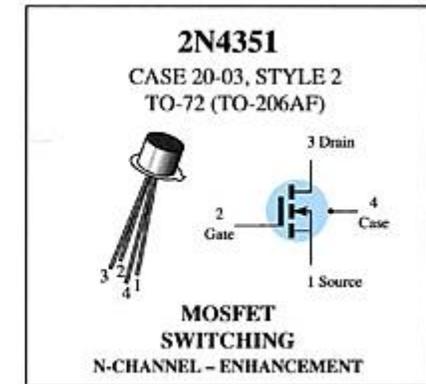
$I_D = 2.0 \text{mAdc}$, $V_{DS} = 10 \text{Vdc}$,
($V_{GS} = 10 \text{Vdc}$)
(See Figure 9; Times Circuit Determined)

Maximum Ratings

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	25	Vdc
Drain-Gate Voltage	V_{DG}	30	Vdc
Gate-Source Voltage*	V_{GS}	30	Vdc
Drain Current	I_D	30	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	300 1.7	mW mW/°C
Junction Temperature Range	T_j	175	°C
Storage Temperature Range	T_{stg}	-65 to +175	°C

* Transient potentials of ± 75 Volts will not cause gate-oxide failure.



more...

المميزة التحويلية للترانزستور MOSFET-D نوع القناة p :

EXAMPLE 5.4

Using the data provided on the specification sheet of Fig. 5.39 and an average threshold voltage of $V_{GS(Th)} = 3 \text{ V}$, determine:

- The resulting value of k for the MOSFET.
- The transfer characteristics.

Solution

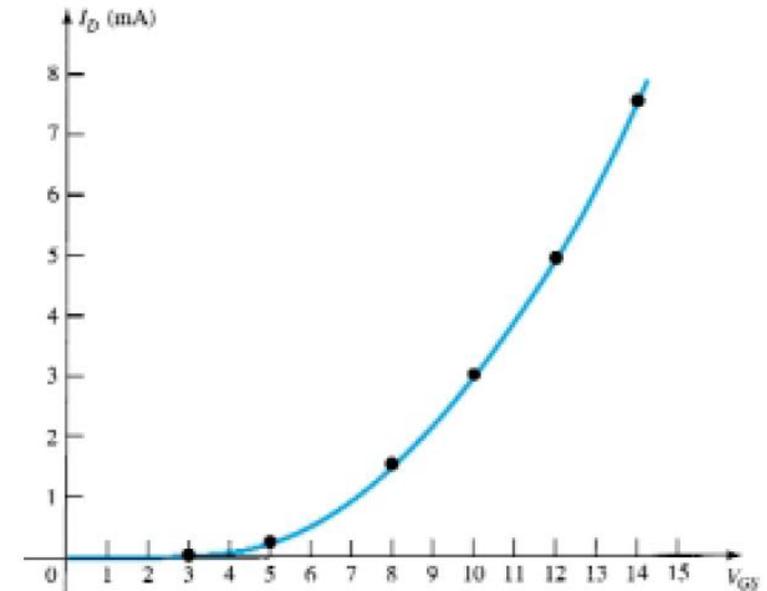
$$\begin{aligned} \text{(a) Eq. (5.14): } k &= \frac{I_{D(on)}}{(V_{GS(on)} - V_{GS(Th)})^2} \\ &= \frac{3 \text{ mA}}{(10 \text{ V} - 3 \text{ V})^2} = \frac{3 \text{ mA}}{(7 \text{ V})^2} = \frac{3 \times 10^{-3}}{49} \text{ A/V}^2 \\ &= \mathbf{0.061 \times 10^{-3} \text{ A/V}^2} \end{aligned}$$

$$\begin{aligned} \text{(b) Eq. (5.13): } I_D &= k(V_{GS} - V_T)^2 \\ &= 0.061 \times 10^{-3}(V_{GS} - 3 \text{ V})^2 \end{aligned}$$

For $V_{GS} = 5 \text{ V}$,

$$\begin{aligned} I_D &= 0.061 \times 10^{-3}(5 \text{ V} - 3 \text{ V})^2 = 0.061 \times 10^{-3}(2)^2 \\ &= 0.061 \times 10^{-3}(4) = 0.244 \text{ mA} \end{aligned}$$

For $V_{GS} = 8, 10, 12$, and 14 V , I_D will be 1.525, 3 (as defined), 4.94, and 7.38 mA, respectively. The transfer characteristics are sketched in Fig. 5.40.



Feedback Biasing Arrangement

$$I_G = 0A, V_{RG} = 0V$$

$$\text{So } V_{DS} = V_{GS}$$

$$\text{And } V_{GS} = V_{DD} - I_D R_D$$

Step 1: Plot the line using

- $V_{GS} = V_{DD}, I_D = 0$

- $I_D = V_{DD} / R_D, V_{GS} = 0$

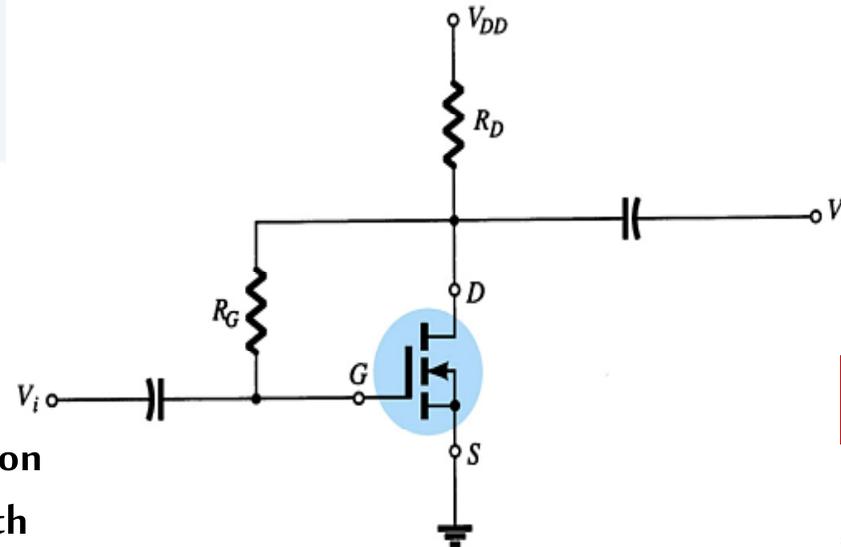
Step 2: Using values from the specification sheet, plot the transfer curve with

- $V_{GSTh}, I_D = 0$

- $V_{GS(on)}, I_{D(on)}$

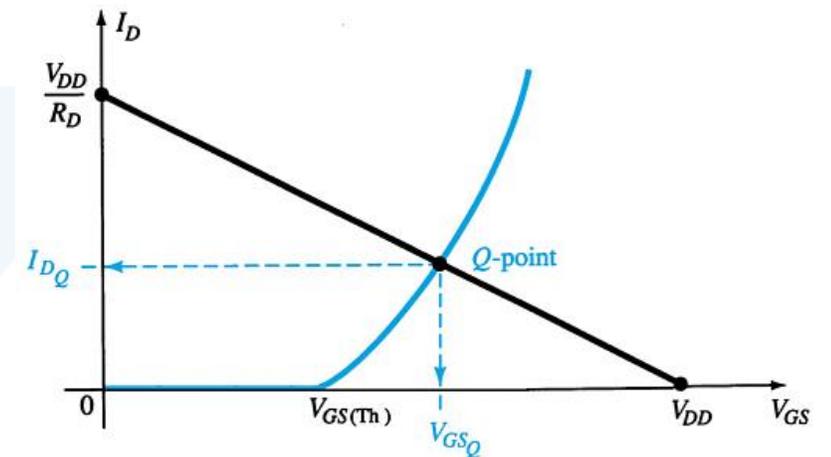
Step 3: The Q-point is located where the line and the transfer curve intersect

Step 4: Using the value of I_D at the Q-point, solve for the other variables in the bias circuit



عن طريق تغذية عكسية للبوابة

Feedback Bias Q-Point



عن طريق مقسم الجهد ثنائي

تحيز الترانزستور MOSFET-E

Plot the line and the transfer curve to find the Q-point. Use these equations:

Voltage-Divider Q-Point

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{DS} = V_{DD} - I_D (R_S + R_D)$$

Step 1: Plot the line using

- $V_{GS} = V_G = (R_2 V_{DD}) / (R_1 + R_2), I_D = 0$

- $I_D = V_G / R_S, V_{GS} = 0$

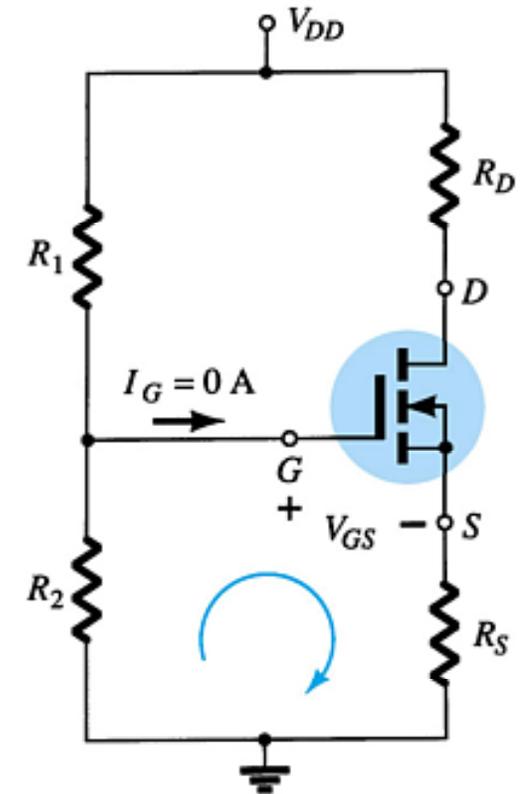
Step 2: Using values from the specification sheet, plot the transfer curve with

- $V_{GS_{Th}}, I_D = 0$

- $V_{GS_{(on)}}, I_{D_{(on)}}$

Step 3: Where the line and the transfer curve intersect is the Q-point.

Step 4: Using the value of I_D at the Q-point, solve for the other variables in the bias circuit.



MOSFET-D تحيز الترانزستور

-- بشكل عام له نفس دارات تحيز الترانزستور JFET وتحل بنفس الطريقة ولكن في هذا النوع هناك اختلاف وحيد وذلك لان الترانزستور MOSFET-D يمكن أن يعمل على جهود موجبة لـ V_{GS} لناخذ كمثال التحيز بتقسيم الجهد ثنائي.

آلية حساب نقطة العمل تلخص بالمرحل التالية:

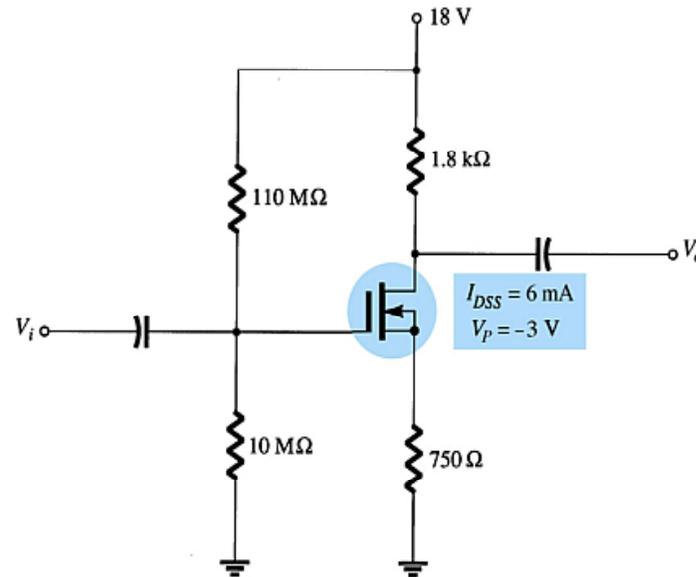
Step 1: Plot the line for

- $V_{GS} = V_G, I_D = 0$
- $I_D = V_G/R_S, V_{GS} = 0$

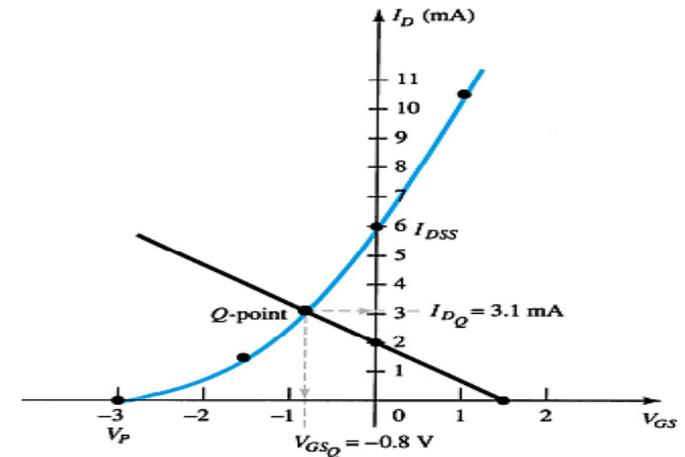
Step 2: Plot the transfer curve by plotting I_{DSS}, V_P and calculated values of I_D .

Step 3: The Q-point is located where the line intersects the transfer curve is. Use the I_D at the Q-point to solve for the other variables in the voltage-divider bias circuit.

These are the same calculations as used for JFET circuits.



Voltage-Divider Bias



عن طريق مقسم الجهد ثنائي

EXAMPLE 6.7

For the n -channel depletion-type MOSFET of Fig. 6.29, determine:

- (a) I_{DQ} and V_{GSQ}
 (b) V_{DS} .

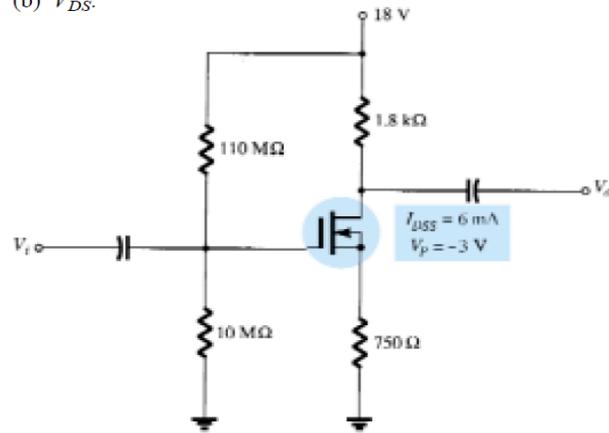
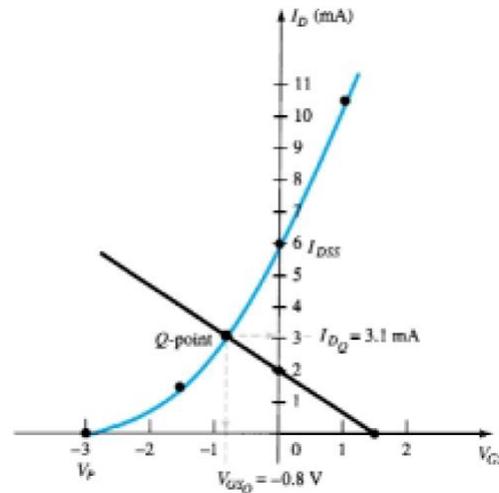


Figure 6.29 Example 6.7.



Solution

- (a) For the transfer characteristics, a plot point is defined by $I_D = I_{DSS}/4 = 6 \text{ mA}/4 = 1.5 \text{ mA}$ and $V_{GS} = V_P/2 = -3 \text{ V}/2 = -1.5 \text{ V}$. Considering the level of V_P and the fact that Shockley's equation defines a curve that rises more rapidly as V_{GS} becomes more positive, a plot point will be defined at $V_{GS} = +1 \text{ V}$. Substituting into Shockley's equation yields

$$\begin{aligned} I_D &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \\ &= 6 \text{ mA} \left(1 - \frac{+1 \text{ V}}{-3 \text{ V}} \right)^2 = 6 \text{ mA} \left(1 + \frac{1}{3} \right)^2 = 6 \text{ mA}(1.778) \\ &= 10.67 \text{ mA} \end{aligned}$$

The resulting transfer curve appears in Fig. 6.30. Proceeding as described for JFETs, we have:

$$\text{Eq. (6.15): } V_G = \frac{10 \text{ M}\Omega(18 \text{ V})}{10 \text{ M}\Omega + 110 \text{ M}\Omega} = 1.5 \text{ V}$$

$$\text{Eq. (6.16): } V_{GS} = V_G - I_D R_S = 1.5 \text{ V} - I_D(750 \Omega)$$

Setting $I_D = 0 \text{ mA}$ results in

$$V_{GS} = V_G = 1.5 \text{ V}$$

Setting $V_{GS} = 0 \text{ V}$ yields

$$I_D = \frac{V_G}{R_S} = \frac{1.5 \text{ V}}{750 \Omega} = 2 \text{ mA}$$

The plot points and resulting bias line appear in Fig. 6.30. The resulting operating point:

$$I_{DQ} = 3.1 \text{ mA}$$

$$V_{GSQ} = -0.8 \text{ V}$$

(b) Eq. (6.19): $V_{DS} = V_{DD} - I_D(R_D + R_S)$
 $= 18 \text{ V} - (3.1 \text{ mA})(1.8 \text{ k}\Omega + 750 \Omega)$
 $\cong 10.1 \text{ V}$

بنية وخصائص الترانزستور ذو الأثر الحقلّي FET (Field-Effect Transistors)

الترانزستور الحقلّي FET يشبه إلى حد ما الترانزستور ثنائي القطبية BJT ولكن هناك بعض الاختلاف أوجه التشابه: - يعمل كمضخم.

- يعمل كمفتاح الكتروني.
- دائرة ملائمة ممانعة.

أوجه الاختلاف: - الترانزستور الحقلّي عبارة عن عنصر يتم التحكم بالتيار المار به عن طريق تطبيق جهد ما بينما في الترانزستور ثنائي القطبية يتم التحكم بالتيار عن طريق تيار الدخل.

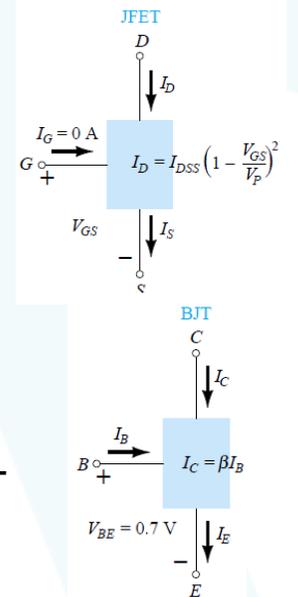
- يعتمد الترانزستور الحقلّي في عمله على تدفق الحوامل الأكثرية ولذلك يسمى ترانزستور وحيد القطبية بينما الترانزستور ثنائي القطبية يعتمد كل من الحوامل الأكثرية والأقلية.

- الترانزستور الحقلّي ذو ممانعة دخل أعلى (ثنائي الدخل ذو انحياز عكسي) بالتالي منيع ضد الضجيج، الترانزستور ثنائي القطبية يملك ربح أعلى.

- الترانزستور الحقلّي ذو حساسية أقل تجاه تغيرات درجة الحرارة.

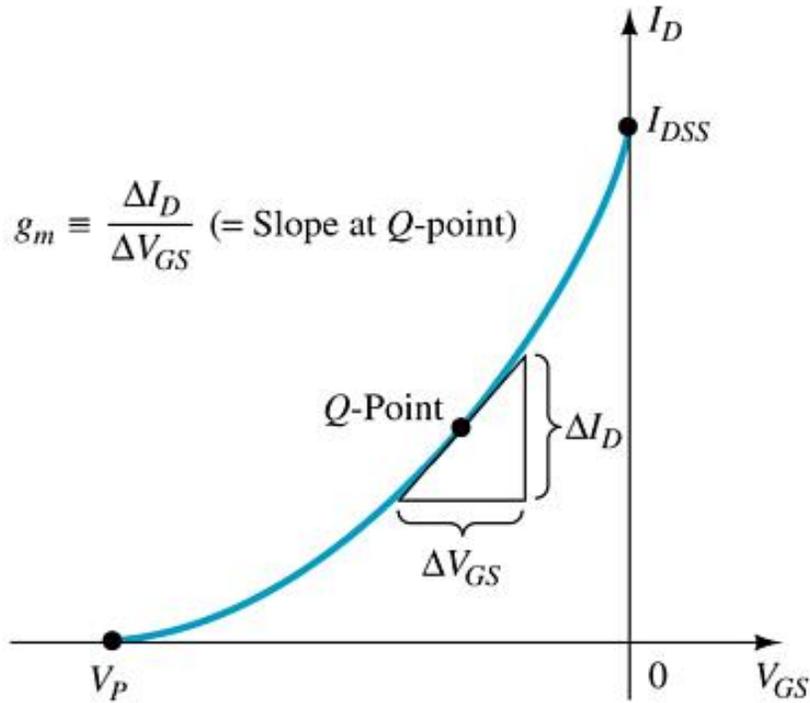
- كنتيجة لبنيته وبنائه، الترانزستور الحقلّي أسهل استخداما في الدارات المتكاملة.

- الترانزستور الحقلّي بشكل عام ذو حساسية ستاتيكية أكبر من ثنائي القطبية.



JFET	BJT
$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$	$I_C = \beta I_B$
$I_D = I_S$	$I_C \cong I_E$
$I_G \cong 0 \text{ A}$	$V_{BE} \cong 0.7 \text{ V}$

JFE Transistor Modeling



Graphical Determination of g_m

تحليل عمل الترانزستور بالنسبة للإشارة المتناوبة نمذجة الترانزستور ذو الأثر الحثي

مقدمة: وجدنا أن أهم خصائص الترانزستور الحثي

١- ربح ممتاز للجهد.

٢- ممانعة دخل عالية جدا.

٣- استهلاك منخفض للطاقة.

٤- يمكن استخدامه لمجال واسع من الترددات.

بالنتيجة يستخدم في المجالات التالية: التضخيم، الملازمة، الاتصالات نتيجة الضجيج المنخفض

الدارات المنطقية، يعمل مفتاح سريع

الناقلية التحويلية g_m : العلاقة بين $I_{D(\text{output})}$ & $V_{GS(\text{input})}$ وتعطى بـ:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad g_m = g_{m0} \left(1 - \frac{V_{GS}}{V_P} \right)$$

تحليل عمل الترانزستور بالنسبة للإشارة المتناوبة
الدائرة المكافئة المتناوبة

JFET AC Equivalent Circuit

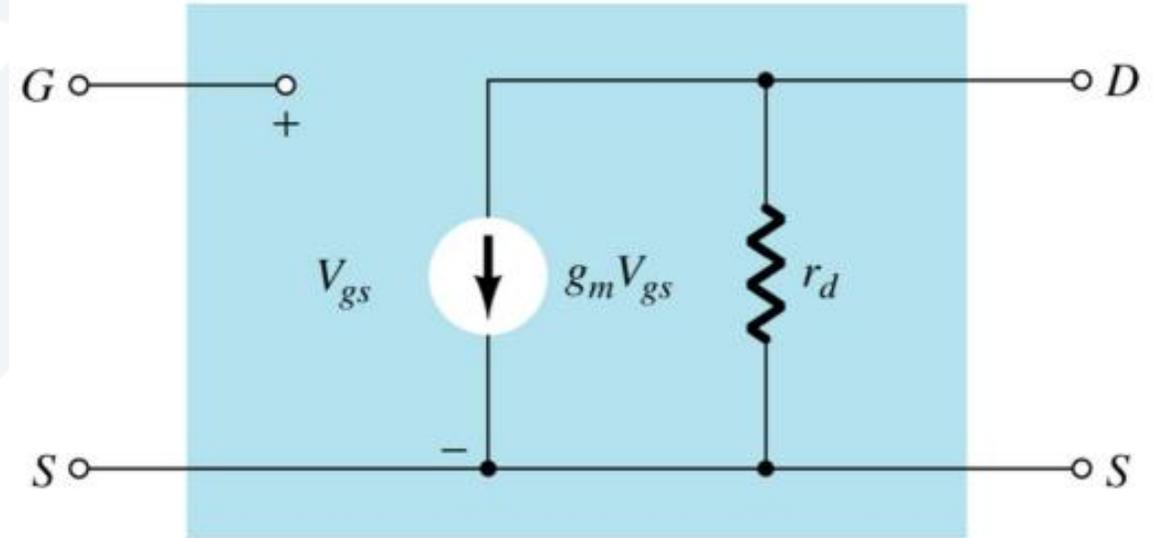
FET AC Equivalent Circuit

ممانعة الدخل: $Z_i = \infty \Omega$

ممانعة الخرج: $Z_o = r_d = \frac{1}{y_{os}}$

حيث:

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS} = \text{constant}}$$

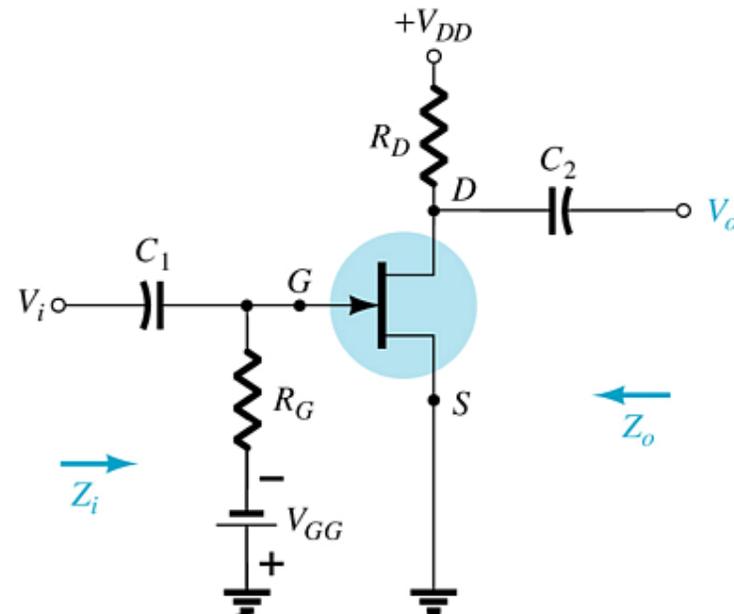


y_{os} = Admittance equivalent circuit parameter listed on FET specification sheets.

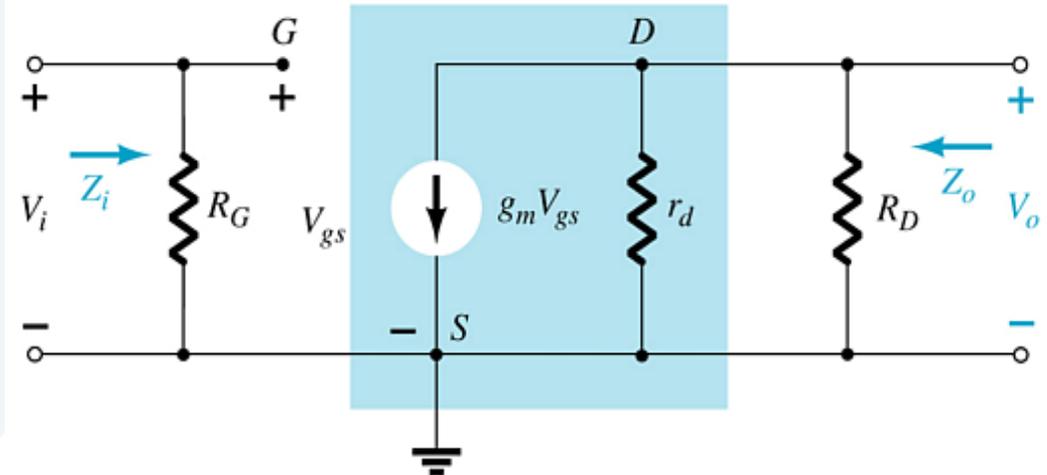
JFET CS , Equivalent circuit

الدارة المكافئة لوصلة المنبع المشترك

The input is on the gate and the output is on the drain



الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات



Input impedance: $Z_i = R_G$

Output impedance: $Z_o = R_D \parallel r_d, Z_o \cong R_D \Big|_{r_d \geq 10R_D}$

Voltage gain: $A_v = \frac{V_o}{V_i} = -g_m (r_d \parallel R_D) \Big|_{r_d \geq 10R_D}$

JFET CS , Voltage – Divider Configuration

الدارة المكافئة لوصلة المنبع المشترك لدارة مقسم الجهد

الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات

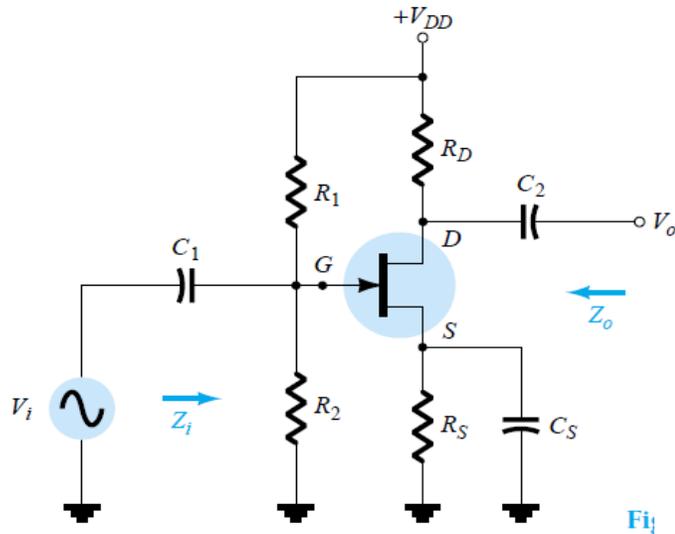
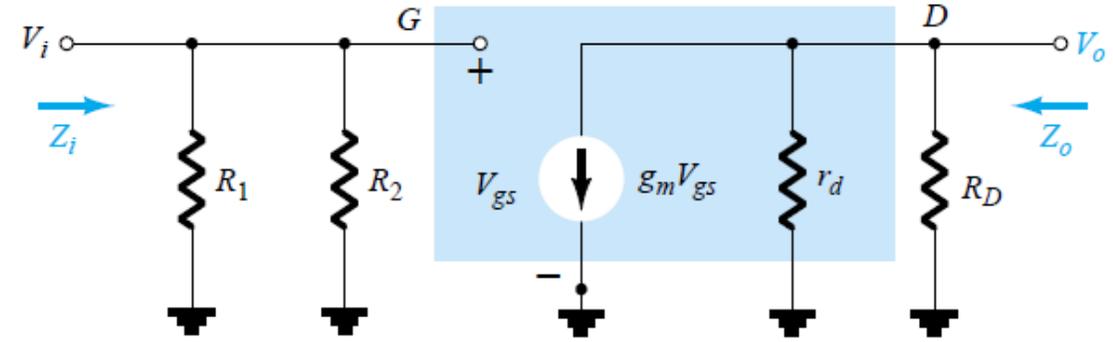


Fig1



الدارة المكافئة للتيار المتناوب

Input impedance: $Z_i = R_1 // R_2$

Output impedance: $Z_o = R_D // r_d, Z_o \cong R_D \Big|_{r_d \geq 10R_D}$

Voltage gain: $A_v = \frac{V_o}{V_i} = -g_m (r_d // R_D) \Big|_{r_d \geq 10R_D}$

JFET CD , AC Configuration (Source Follower)

الدارة المكافئة لوصلة المصرف المشترك

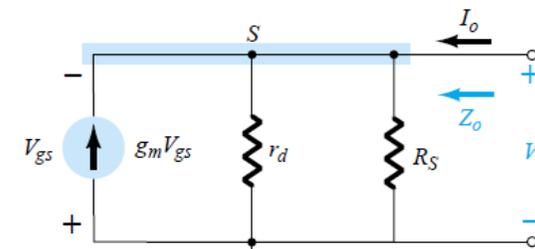
الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات

- لحساب ممانعة الدخل

Input impedance: $Z_i = R_G$

- لحساب ممانعة الخرج نلجأ الى دارة الخرج مع العلم أن الجهد V_{GS} على التوازي مع جهد الخرج V_o ($V_o = -V_{GS}$) فتصبح دارة الخرج:

بتطبيق كيرشوف على عقدة الخرج:

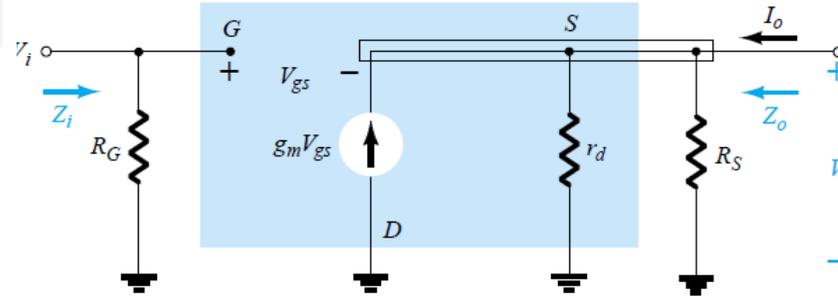


$$I_o + g_m V_{GS} = I_{rd} + I_{R_S} = \frac{V_o}{r_d} + \frac{V_o}{R_S}$$

$$I_o = V_o \left[\frac{1}{r_d} + \frac{1}{R_S} \right] - g_m V_o = V_o \left[\frac{1}{r_d} + \frac{1}{R_S} - g_m \right]$$

$$Z_o = \frac{V_o}{I_o} = r_d \parallel R_S \parallel \frac{1}{g_m} \cong R_S \parallel \frac{1}{g_m} \Big|_{r_d \geq 10R_S}$$

الدارة المكافئة للتيار المتناوب



- لحساب التضخيم

$$V_i = V_{gs} + V_o$$

$$V_{gs} = V_i - V_o$$

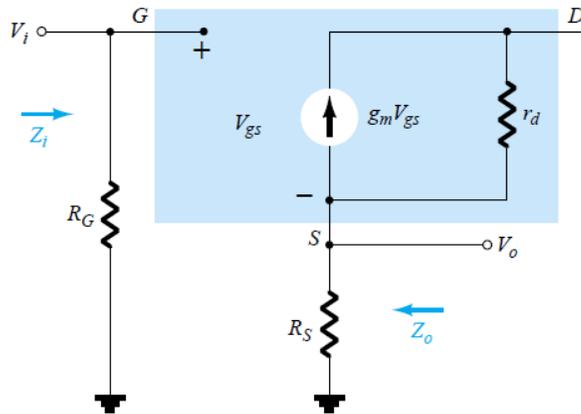
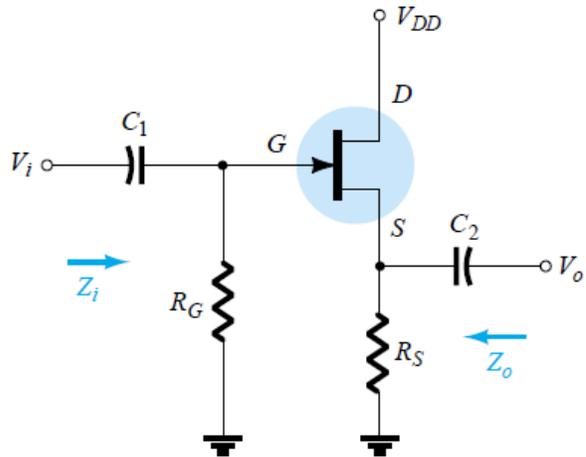
$$V_o = g_m (V_i - V_o) (r_d \parallel R_S)$$

$$V_o = g_m V_i (r_d \parallel R_S) - g_m V_o (r_d \parallel R_S)$$

$$V_o [1 + g_m (r_d \parallel R_S)] = g_m V_i (r_d \parallel R_S)$$

$$A_v = \frac{V_o}{V_i} = \frac{g_m (r_d \parallel R_S)}{1 + g_m (r_d \parallel R_S)}$$

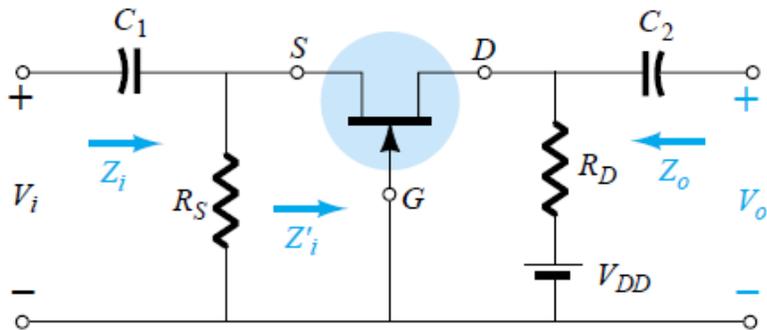
$$A_v = \frac{V_o}{V_i} \cong \frac{g_m R_S}{1 + g_m R_S} \Big|_{r_d \geq 10R_S}$$



JFET CG , Equivalent circuit

الدارة المكافئة لوصلة البوابة المشتركة

الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات



- لحساب ممانعة الخرج

$$Z_o = R_D || r_d$$

$$Z_o \cong R_D$$

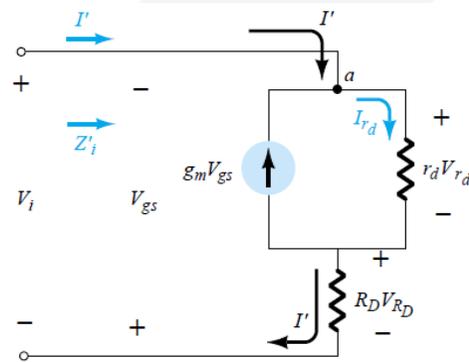
$$r_d \geq 10R_D$$

$$A_v = \frac{V_o}{V_i} = \frac{\left[g_m R_D + \frac{R_D}{r_d} \right]}{\left[1 + \frac{R_D}{r_d} \right]}$$

- لحساب الربح:

$$A_v = g_m R_D$$

$$r_d \geq 10R_D$$



- لحساب ممانعة الدخل

$$I' + g_m V_{gs} = I_{r_d}$$

$$Z'_i = \frac{V'}{I'} = \frac{r_d + R_D}{1 + g_m r_d}$$

$$Z_i = R_S || Z'_i$$

$$Z_i = R_S || \left[\frac{r_d + R_D}{1 + g_m r_d} \right]$$

$$Z_i \cong R_S || 1/g_m$$

$$r_d \geq 10R_D$$

MOSFET-E CS , Equivalent circuit Drain Feedback Configuration

الدارة المكافئة لوصلة المنبع المشترك لتشكيله التغذية العكسية عن طريق المصرف

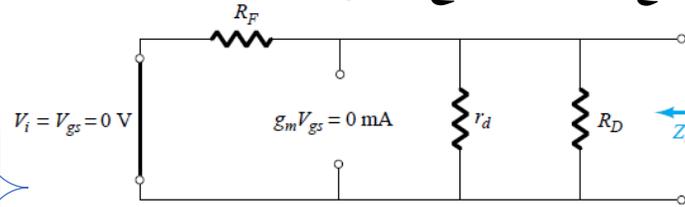
- لحساب ممانعة الدخل: بتطبيق قانون كيرشوف للتيارات على العقدة D:

$$I_i = g_m V_{GS} + \frac{V_o}{r_d // R_D}, \text{ But : } V_{GS} = V_i \text{ Then } V_o = (r_d // R_D)(I_i - g_m V_{GS})$$

$$\text{But : } I_i = \frac{1}{R_F}(V_i - V_o), \Rightarrow R_F I_i = V_i - (r_d // R_D)(I_i - g_m V_{GS})$$

$$Z_i = \frac{V_i}{I_i} = \frac{R_F + r_d // R_D}{1 + g_m (r_d // R_D)} \Rightarrow Z_i \cong \frac{R_F}{1 + g_m R_D} \Big|_{r_d \geq 10R_S, R_F \gg r_d // R_D}$$

- لحساب ممانعة الخرج نقصر منابع الجهد وفتح منابع التيار فتصبح الدارة المكافئة بالشكل ::



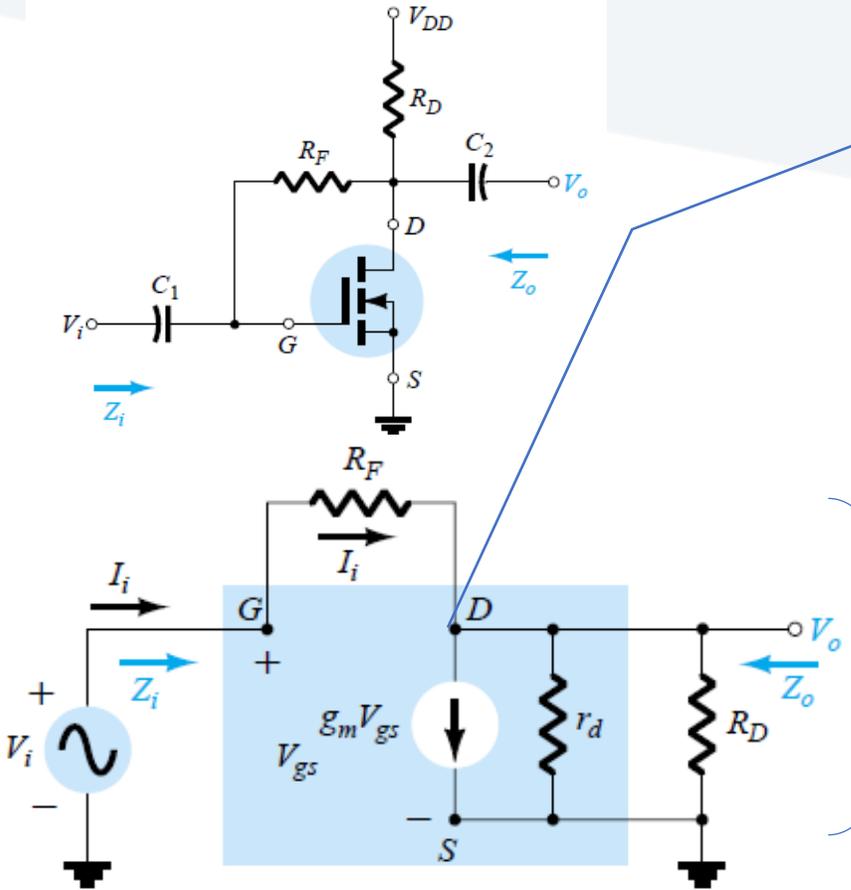
$$Z_o = R_F // r_d // R_D \Rightarrow Z_o \cong R_D \Big|_{r_d \geq 10R_S, R_F \gg r_d // R_D}$$

- لحساب ربح الجهد:

$$I_i = g_m V_{GS} + \frac{V_o}{r_d // R_D}, \text{ But : } V_{GS} = V_i \text{ \& } I_i = \frac{1}{R_F}(V_i - V_o)$$

$$\text{Then : } A_v = \frac{V_o}{V_i} = \frac{1/R_F - g_m}{1/(r_d // R_D) + 1/R_F}, \text{ But : } g_m \gg 1/R_F, g_m \gg r_d // R_D$$

$$\Rightarrow A_v \cong -g_m (r_d // R_D // R_F) \cong -g_m R_D \Big|_{r_d \geq 10R_S, R_F \gg r_d // R_D}$$



Isolate Gate bipolar Transistor (IGBT)

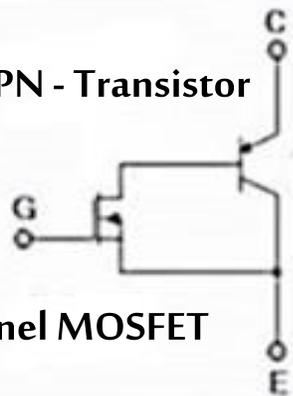
الترانزستور ثنائي القطبية معزول البوابة

الدائرة المكافئة Equivalent Circuit

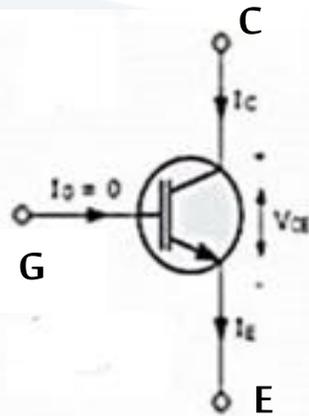
الرمز Symbol



NPN - Transistor



N- Channel MOSFET



تطبيقات ترانزستور IGBT

تطبيقاته كثيرة وخاصة في مجال الكترونيات الطاقة:
Power Electronics, E.g, Power supply
Inverters, USP.

التحكم في المحركات 3-phase, single phase

ملاحظة: يتم التحكم في الترانزستور IGBT بسهولة أكثر من الترانزستور BJT بحيث أنه يتحول إلى الحالة ON في حالة تطبيق جهد على البوابة ويتحول إلى الحالة OFF

الترانزستور IGBT: هو ترانزستور يجمع بين مزايا الترانزستور ثنائي القطبية BJT وترانزستور تأثير المجال FET ويستخدم للاستعمالات الخاصة.

-- له ثلاث أطراف وهي Emitter و Collector مثل الترانزستور BJT و Gate مثل الترانزستور FET.

-- تياراته: $I_G=0A$ (مقاومة دخل عالية جدا)

-- يتميز الترانزستور IGBT:

١- مقاومة دخل عالية مثل MOSFET وبذلك تيار البوابة معدوم.

٢- يعتبر عنصر يتم التحكم بتياره عن طريق الجهد،

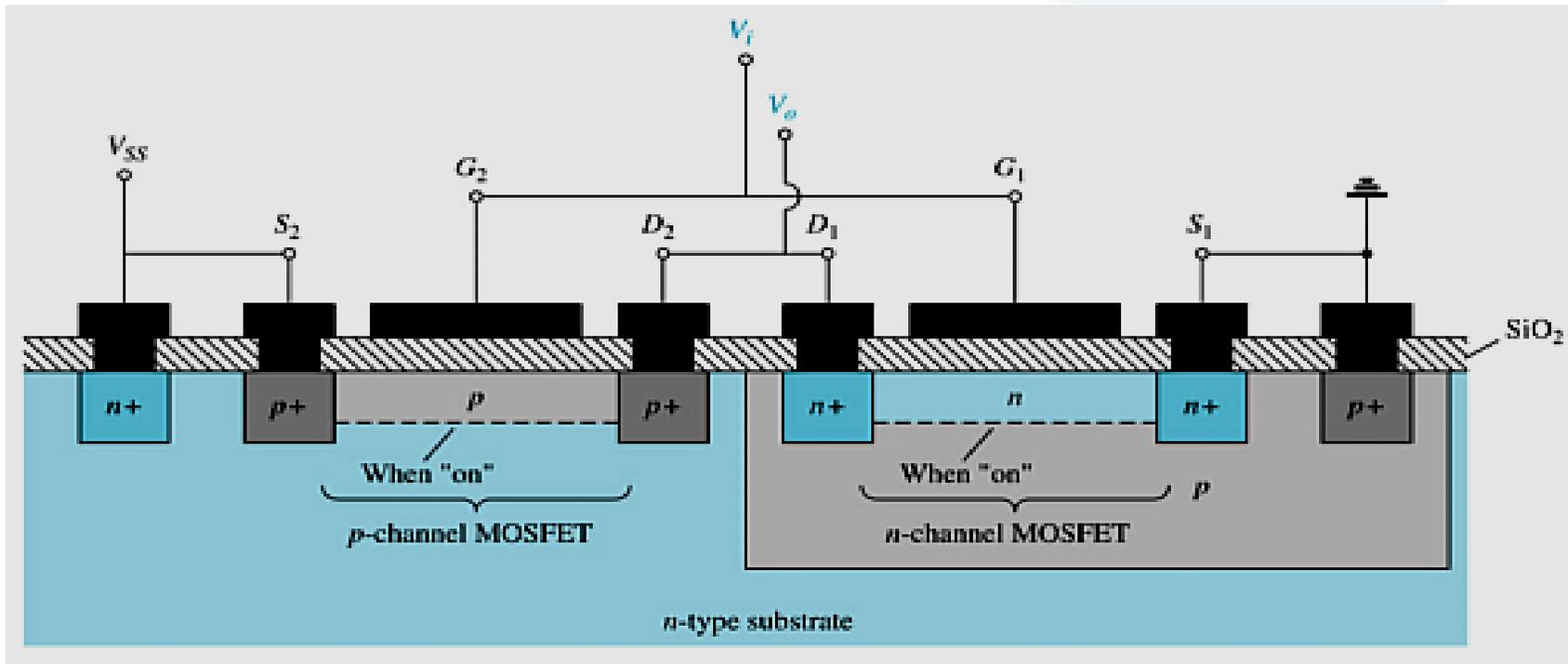
٣- يتميز بقدرة عالية على تحمل التيار مثل الترانزستور BJT وقدرة تكبير ممتازة دون حدوث تشوهات.

٤- يعمل في عند الترددات العالية.

٥- يتحمل الترانزستور IGBT جهودا عالية جدا، ومقاومته أثناء الحالة ON صغيرة جدا.

عند غياب الجهد عن البوابة أو يكون مساويا للصفر، .

CMOS (complementary MOSFET) uses a p -channel and n -channel MOSFET on the same substrate.



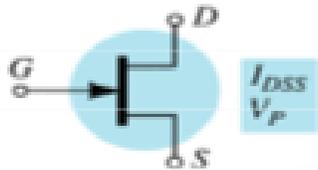
Advantages

- Useful in logic circuit designs
- Higher input impedance
- Faster switching speeds
- Lower operating power levels

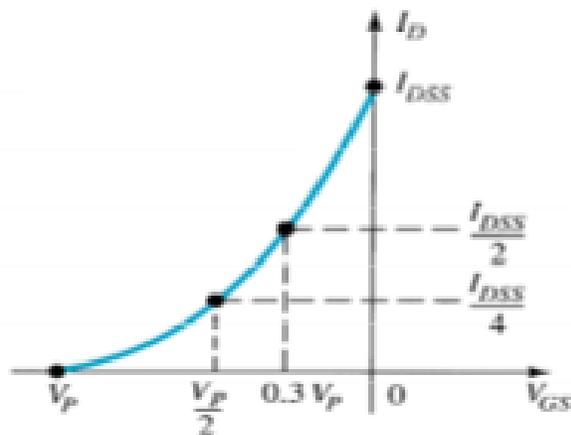


Summary Table

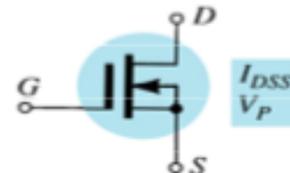
$$I_G = 0 \text{ A}, I_D = I_S$$



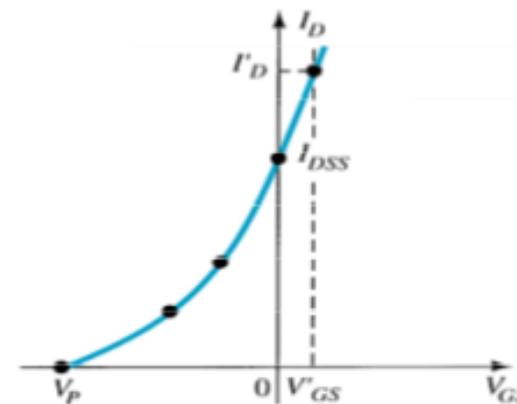
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$



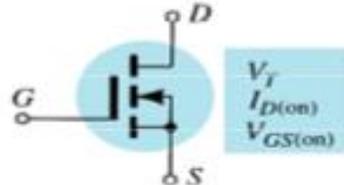
$$I_G = 0 \text{ A}, I_D = I_S$$



$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

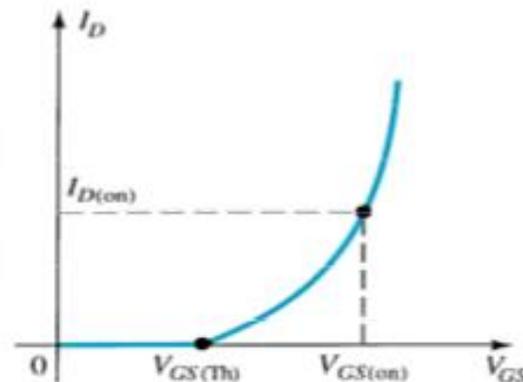


$$I_G = 0 \text{ A}, I_D = I_S$$



$$I_D = k (V_{GS} - V_{GS(Th)})^2$$

$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_{GS(Th)})^2}$$



مسألة ١ :

في الدارة المبينة جانبا، معاملات الترانزستور هي: $V_{GS}=2v$, $I_{DSS}=6mA$

١. حدد نوع الترانزستور ونوع الوصلة.

٢- ارسم الدارة المكافئة المستمرة واحسب كل من I_G و I_D و I_S و V_{DS} وقيمة V_P حتى يعمل الترانزستور في المنطقة الفعالة.

٣. ارسم الدارة المكافئة المتناوبة بعد وصل مكثف على التفرع مع المقاومة R_S وحدد كلا من Z_O و Z_i .

حل مسألة الترانزستور الحقلي:

١- ترانزستور تأثير الحقل ذو القناة p المحرّضة بوصلة منبع مشترك JFET, p-channel.

٢- الدارة المكافئة المستمرة، وجود مقسم كمون بالنتيجة نرسم ونحسب مكافئ ثنين

$$R_{TH} = \frac{R_1 R_2}{R_1 + R_2} = \frac{1}{2} R_1 = 25 M\Omega$$

$$V_{TH} = \frac{V_{DD} R_2}{R_1 + R_2} = \frac{1}{2} 20 = 10 v$$

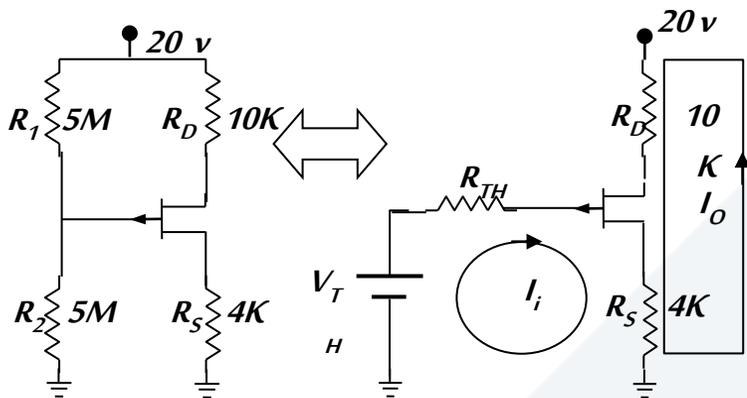
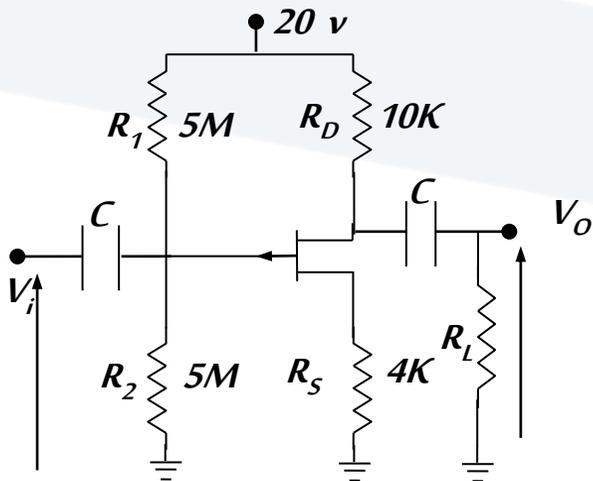
من حلقة الدخل ومع ملاحظة أن $I_G=0$ وأن $I_D=I_S$ نجد:

$$V_{th} - V_{GS} - I_G R_{th} - I_S R_S = 0 \Rightarrow V_{th} - V_{GS} = I_S R_S = I_D R_S = V_S$$

$$\Rightarrow I_D = \frac{V_{th} - V_{GS}}{R_S} = \frac{10 - 2}{4 \times 10^3} = 2m$$

$$V_S = I_D R_S = 2 * 4 = 8v$$

إذا:



تابع حل المسألة:

لحساب V_p نكتب معادلة التيار المار في الترانزستور ونوجد علاقة جهد الاختناق ثم نحسبه:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \Rightarrow \frac{I_D}{I_{DSS}} = \left(1 - \frac{2}{V_P}\right)^2 = \frac{1}{3} \Rightarrow \frac{2}{V_P} = 1 \pm \sqrt{\frac{1}{3}}$$

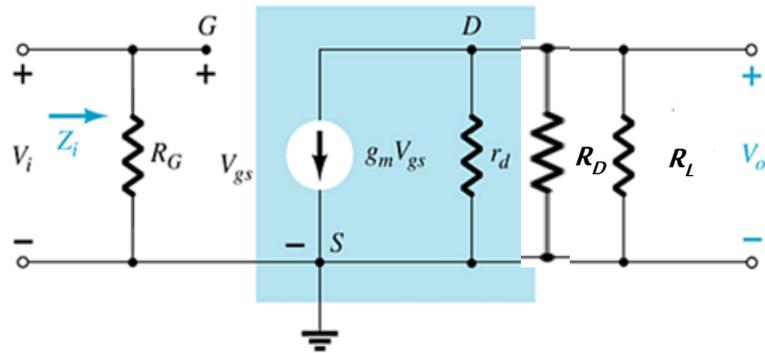
$$\Rightarrow V_P = \frac{2}{1 \pm \sqrt{\frac{1}{3}}} \Rightarrow V_{P1} \cong 1.27 \text{ v or } V_{P2} = 4.73 \text{ v}$$

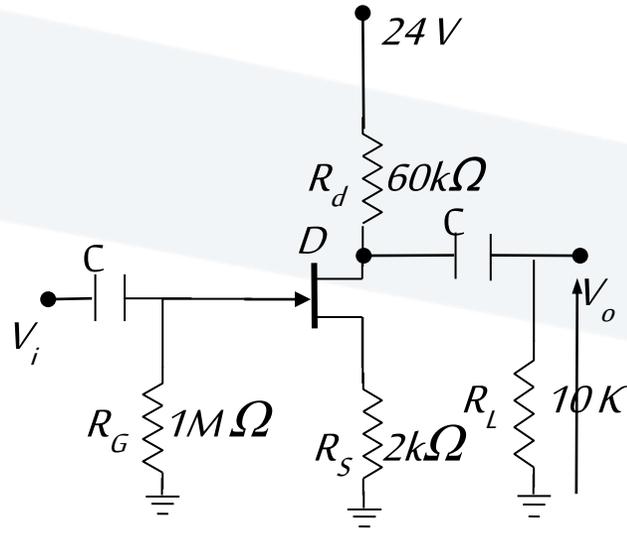
قيمة جهد الاختناق التي تجعل من الترانزستور يعمل في المنطقة الفعالة هي $V_{P2} = 4.7 \text{ v}$ لأن شرط التواجد في المنطقة الفعالة $V_P > V_{GS} > 0$ محقق. لحساب الجهد V_{DS} من حلقة الخرج نكتب

$$-V_{DS} = I_D (R_D + R_S) \Rightarrow V_{DS} = V_{DD} - I_D (R_D + R_S) = 20 - 2(10 + 4) = -8 \text{ v}$$

٥- تصبح الدارة المكافئة المختصرة بالشكل التالي:

بالنتيجة من الدارة: $Z_O = R_D // r_d$ وقيمة ممانعة الدخل $Z_i = R_{th} = R_1 // R_2$





مسأله: في الدارة المبينة لدينا:الديود مثالي $I_{DSS}=1mA, \mu=30 V_D=9v$

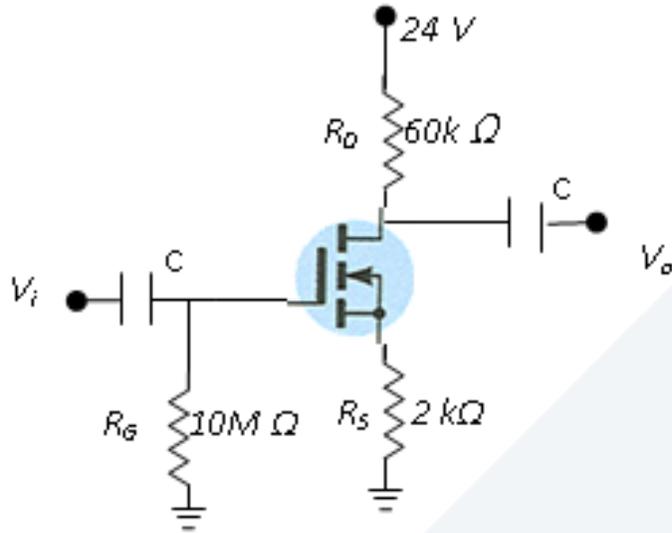
١. حدد نوع الترانزستور وارسم الدارة المكافئة المستمرة.

٢. احسب التيار I_G و I_D و I_S و V_{GS} و V_{DS} واحسب V_p ثم حدد منطقة العمل، وارسم خط

الحمولة الساكن ثم احسب قيم كل من r_d و g_m .

٤. ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع

مع مقاومة المنبع ثم اكتب علاقة كل من Z_i و Z_o .



مسأله: في الدارة المبينة لدينا: $\mu=30, V_D=9v, K=0.3A/V^2$

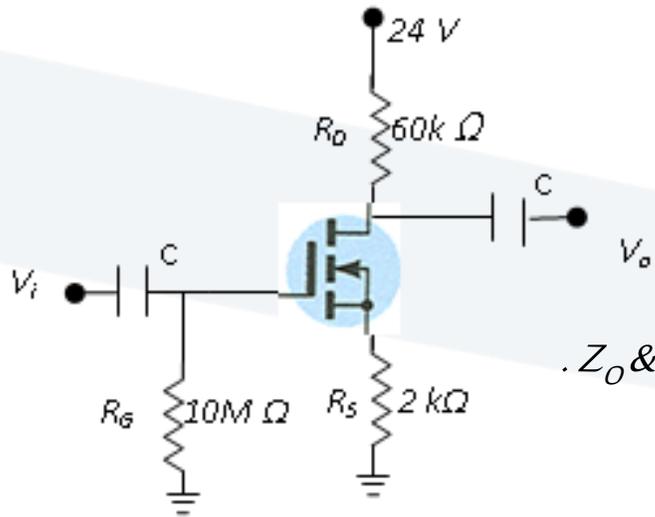
أ. حدد نوع الترانزستور وارسم الدارة المكافئة المستمرة.

ب. احسب التيار I_G و I_D و I_S و V_{GS} و V_{DS} واحسب V_T ثم حدد منطقة العمل ثم حدد معادلة

خط الحمولة الساكن.

ج. ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع مع مقاومة المنبع

ثم حدد كل من Z_o و Z_i و A_v .



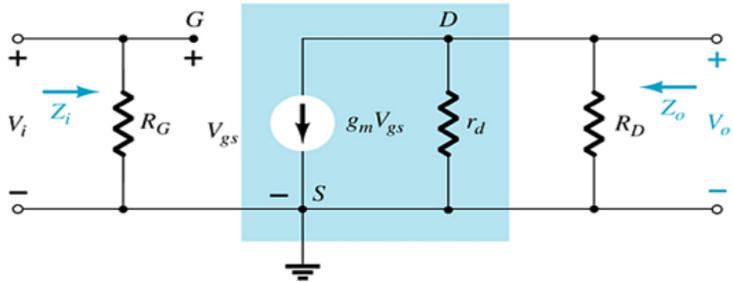
- مسألة: في الدارة المبينة لدينا : $\mu=30$, $V_D=9\text{ v}$ $K=0.3\text{A/v}^2$,
- حدد نوع الترانزستور وارسم الدارة المكافئة المستمرة.
 - احسب التيار I_D و I_G و V_{GS} و V_{DS} واحسب V_T ثم حدد منطقة العمل ثم حدد معادلة خط الحمل الساكن.
 - ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع مع مقاومة المنبع ثم حدد كل من Z_o & Z_i & A_v .

2 - ترانزستور تأثير الحقل الإغنائي ذو القناة n E-Mosfet, n channel المحرزة تصبح الدارة المكافئة المستمرة بالشكل المبين جانباً.

$$V_{DD} - V_{DS} = I_D(R_D + R_S) \Rightarrow V_{DS} = V_{DD} - I_D(R_D + R_S)$$

$$V_{DS} = 24 - I_D \times 62$$

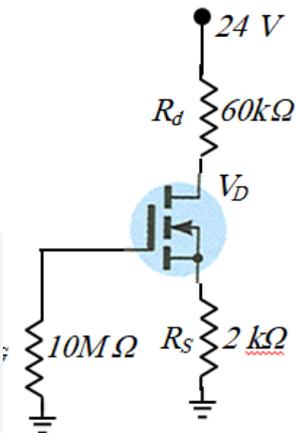
⁻⁴ رسم الدارة المكافئة المتناوبة للإشارات الصغيرة



$$Z_i = R_G$$

$$Z_o = R_D || r_d, Z_o \cong R_D \quad r_d \geq 10R_D$$

ثم احسب تضخيم الجهد



$$I_G = 0 \Rightarrow V_G = I_G R_G = 0$$

لحساب تيار المصرف عن طريق العلاقة:

$$V_{DD} - V_D = I_D R_D \Rightarrow I_D = (V_{DD} - V_D) / R_D = (24 - 9) / 60 = 0.25 \text{ mA}$$

لحساب جهود كل من المصرف والمنبع ومع ملاحظة أن $I_D = I_S$ عن طريق:

- $V_S = I_S R_S \Rightarrow V_S = 0.25 \cdot 10^{-3} \cdot 2 \cdot 10^3 = 0.5 \text{ v}$
- $V_{GS} = V_G - V_S = 0 - 0.5 = -0.5 \text{ v}$
- $V_{DS} = V_D - V_S = 9 - 0.5 = 8.5 \text{ v}$

لحساب V_T من المعادلة العامة للترانزستور وفق

$$I_D = K(V_{GS} - V_T)^2 \Rightarrow 0.25 = 0.3(0.5 - V_T)^2$$

$$\Rightarrow \pm 0.913 = 0.5 - V_T$$

$$\Rightarrow V_T = 0.5 - 0.913 = -0.413 \text{ v} < |V_{GS}|$$

$$\Rightarrow V_T = 0.5 + 0.913 = 1.413 \text{ v} > |V_{GS}|$$

الحل المقبول هو الاول والترانزستور يعمل في المنطقة الفعالة لأن $V_{GS} > V_T > 0$.

ولتحديد معادلة خط الحمل على المنبع والمصرف وجهد التغذية وفق المعادلة: