

المعالجات الصغيرة و لغة التجميع

محاضرة 4

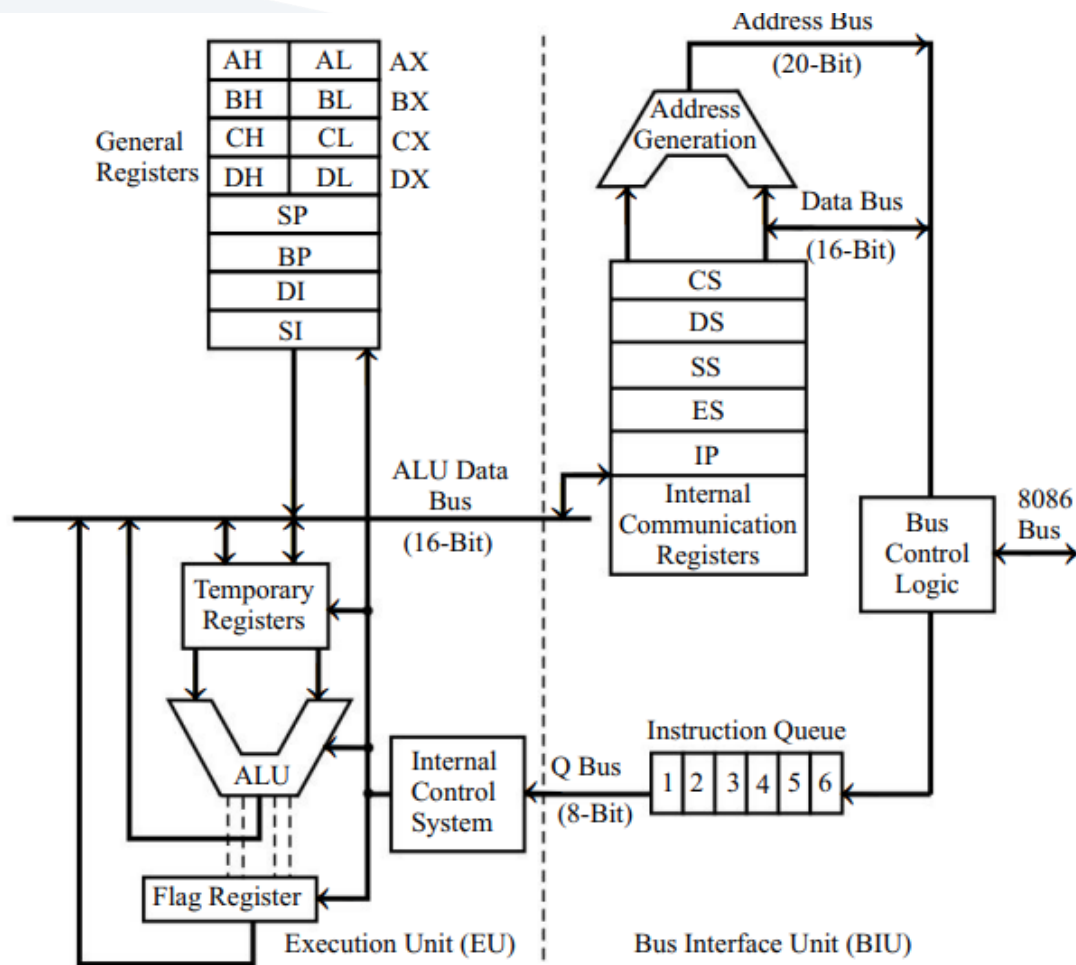
معمارية المعالج INTEL 8086

د. فادي متوج



جامعة
المنارة

معمارية المعالج INTEL 8086



■ يتم توليد عنوان جلب أكواد التعليمات عن طريق الإزاحة المنطقية لمحتوى المسجل CS بمقدار أربع مرات إلى اليسار ثم إضافته إلى محتوى المسجل IP (مسجل مؤشر التعليمات Instruction Pointer).

■ يحتفظ IP بعنوان الإزاحة لتعليمات البرنامج.

■ يزداد محتوى IP بمقدار اثنين بعد كل دورة ناقل (في دورة ناقل واحدة، يجلب المعالج بايتين من رمز التعليمات).

■ يتم حساب عنوان البيانات باستخدام محتوى DS أو ES كعنوان أساسي وعنوان إزاحة أو عنوان فعال محدد بواسطة التعليمات.

■ يتم حساب عنوان المكس باستخدام محتوى SS كعنوان أساسي ومحتوى SP (Stack Pointer) كعنوان إزاحة أو عنوان فعال.

معمارية المعالج INTEL 8086

تحتوي وحدة التنفيذ EU على وحدة ALU ذات 16 بت لإجراء العمليات الحسابية والمنطقية.

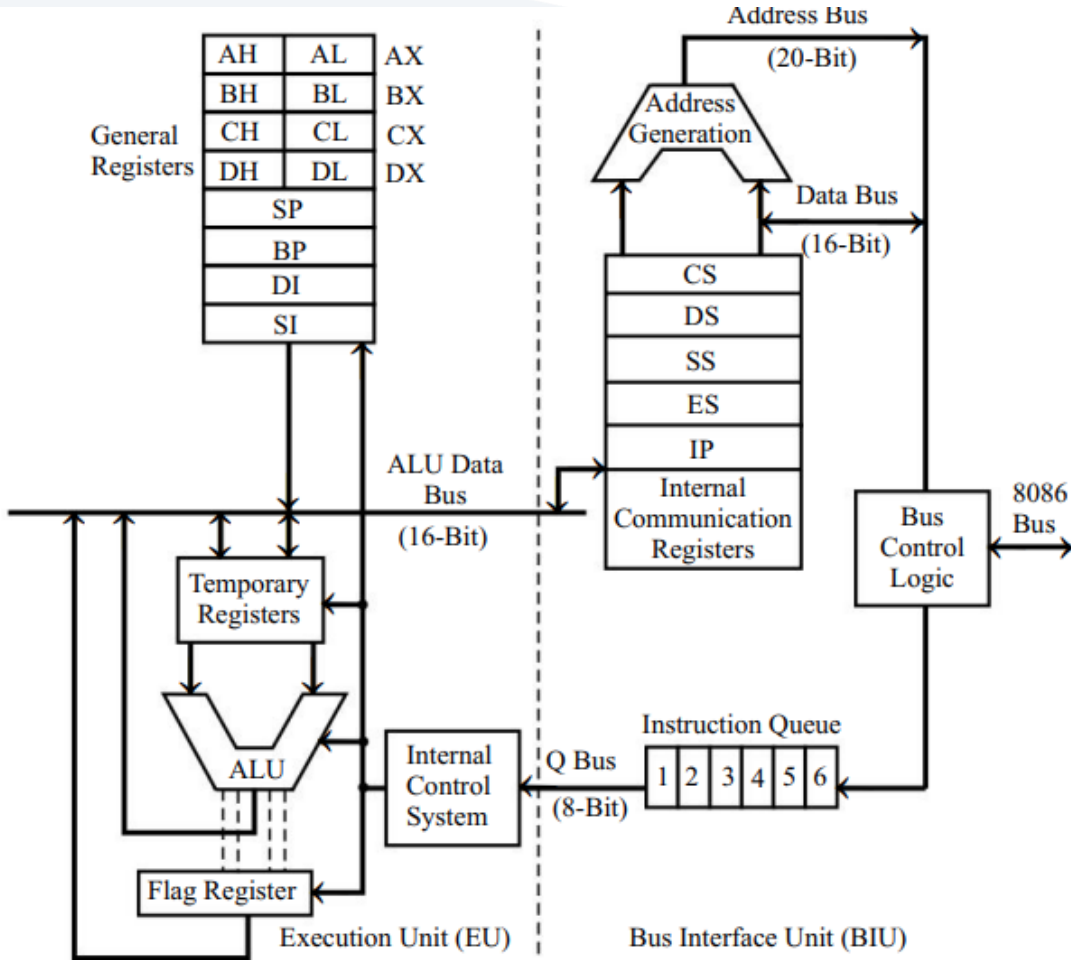
تحتوي وحدة التنفيذ EU على ثمانية من مسجلات الأغراض العامة ذات 16 بت: هي AX و BX و CX و DX و SP و BP و SI و DI.

يمكن أيضًا استخدام بعض المسجلات ذات 16 بت كمسجلين كل مسجل بـ 8 بت.

- AX يمكن استخدامه كـ AH و AL
- BX يمكن استخدامه كـ BH و BL
- CX يمكن استخدامه كـ CH و CL
- DX يمكن استخدامه كـ DH و DL

يمكن استخدام مسجلات الأغراض العامة لتخزين البيانات، عندما لا تشارك في وظائف خاصة تم اسنادها لها.

تتم تسمية هذه المسجلات بحسب الوظائف الخاصة التي يقوم بها كل واحد منها.

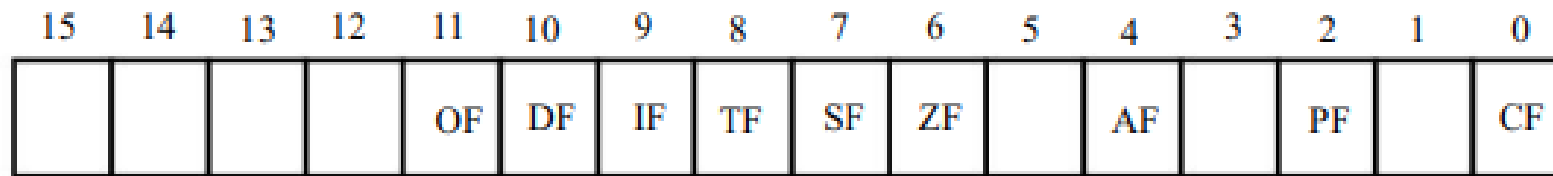




الوظائف الخاصة لمسجلات المعالج 8086

Register	Name of the register	Special function
AX	16-bit Accumulator	Stores the 16-bit result of certain arithmetic and logical operations.
AL	8-bit Accumulator	Stores the 8-bit result of certain arithmetic and logical operations.
BX	Base register	Used to hold the base value in base addressing mode to access memory data.
CX	Count register	Used to hold the count value in SHIFT, ROTATE and LOOP instructions.
DX	Data register	Used to hold data for multiplication and division operations.
SP	Stack pointer	Used to hold the offset address of top of stack memory.
BP	Base pointer	Used to hold the base value in base addressing using stack segment register to access data from stack memory.
SI	Source index	Used to hold the index value of source operand (data) for string instructions.
DI	Destination index	Used to hold the index value of destination operand (data) for string instructions.

- حجم مسجل الأعلام للمعالج 8086 هو 16 بت من بينها تسعة بتات يتم تعريفها على أنها أعلام.
- يتم استخدام **ستة أعلام** للإشارة إلى حالة نتيجة العمليات الحسابية أو المنطقية.
- يتم استخدام **ثلاثة أعلام** للتحكم في عمل المعالج ولذا يطلق عليها أيضاً بتات التحكم.
- تظهر الأعلام المختلفة لمعالج 8086 وموضع البتات الخاص بها في مسجل الأعلام في الشكل التالي:



CF - Carry Flag

PF - Parity Flag

AF - Auxiliary Carry Flag

ZF - Zero Flag

SF - Sign Flag

OF - Overflow Flag

TF - Trace Flag (or Single Step Trap)

IF - Interrupt Flag

DF - Direction Flag

Flags for Arithmetic/Logical Operations

Control Bits

- **Carry Flag (CF)**: يتم رفع علم الحمل (يأخذ القيمة 1) إذا كان هناك حمل من عملية جمع أو استعارة من عملية طرح.
- **Auxiliary carry Flag (AF)**: يتم رفع علم الحمل الإضافي (يأخذ القيمة 1) إذا كان هناك حمل من الخانة الرابعة للخانة الخامسة لأول 8 بت من الرقم المؤلف من 16 بت.
- **Overflow Flag (OF)**: يتم رفع علم الطفحان (يأخذ القيمة 1) إذا كان هناك تجاوز حسابي، أي إذا كان حجم النتيجة يتجاوز سعة المكان المخصص لحفظها.
- **Sign Flag (SF)**: يتم رفع علم الإشارة (يأخذ القيمة 1) إذا كانت الخانة الأكثر أهمية (MSB) في النتيجة واحد (نتيجة سالبة)، بينما يتم وضع قيمته على الصفر عند الحصول على نتيجة غير سالبة.
- **Parity Flag (PF)**: يتم رفع علم الإزدواجية (يأخذ القيمة 1) إذا كان عدد الواحدات في النتيجة زوجي بينما يتم وضع قيمته على الصفر في حال كان عدد الواحدات في النتيجة فردي.
- **Zero Flag (ZF)**: يتم رفع العلم الصفري إذا كانت النتيجة صفراً بينما يتم وضع قيمته على الصفر عند الحصول على نتيجة غير صفرية.

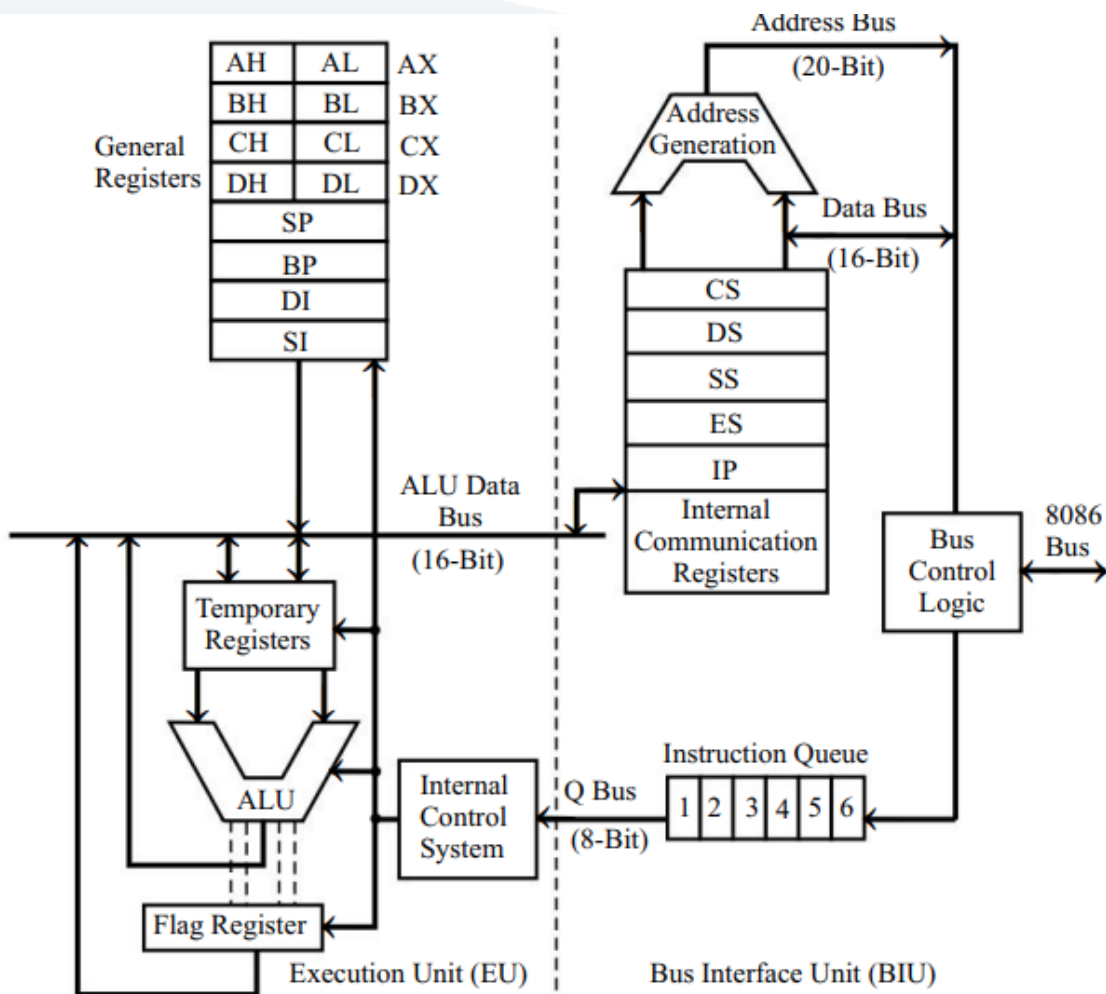
- يمكن للمبرمج ضبط أو إعادة تعيين بتات التحكم الثلاثة في سجل الأعلام .
- **Direction Flag (DF)**: يتم وضع علم الاتجاه على الواحد في حال التناقص الآلي للمسجلات SI و DI أثناء الوصول إلى بيانات السلسلة للعنوان في الذاكرة أي تعالج السلسلة من الأعلى إلى الأسفل، و يوضع على الصفر في حال الزيادة الآلية.
- **Interrupt Flag (IF)**: يؤدي وضع علم المقاطعة على الواحد إلى جعل المعالج 8086 يتعرف على المقاطعات الخارجية القابلة للحجب، بينما يؤدي وضعه على الصفر إلى تعطيل المقاطعات.
- **Trace Flag (TF)**: يؤدي وضع علم التتبع (علم الخطوة الواحدية) على الواحد إلى وضع 8086 في وضع الخطوة الواحدة (single-step mode). في هذا الوضع، يقوم 8086 بإنشاء مقاطعة داخلية بعد تنفيذ كل تعليمة. يتم استخدام الخطوة الواحدية لتصحيح أخطاء البرنامج.

- يسمح المعالج 8086 للمستخدم بتحديد مناطق ذاكرة مختلفة لتخزين البرامج والبيانات.
- يمكن الوصول إلى ذاكرة البرنامج باستخدام المسجل CS ويمكن الوصول إلى ذاكرة البيانات باستخدام المسجلات DS و ES و SS.
- يتم تخزين تعليمات البرنامج في ذاكرة البرنامج (program memory) وهي عبارة عن جهاز خارجي. لتنفيذ برنامج في المعالج 8086، يجب تحميل العنوان الأساسي (base address) وعنوان الإزاحة (offset address) للتعليمات الأولى للبرنامج في المسجل CS و IP، على الترتيب.
- يحسب المعالج 8086 العنوان الفيزيائي المؤلف من 20 بت لتعليمات البرنامج بضرب محتوى المسجل CS في القيمة العشرية 16 وإضافته إلى محتوى المسجل IP.
- يتم وضع العنوان الفيزيائي المكون من 20 بت على ناقل العنوان (address bus). ثم يتم التأكيد على وضع الرجل \overline{RD} على الحالة LOW. كما يتم التأكد من وضع إشارات التحكم الأخرى لعمليّة قراءة ذاكرة البرنامج على الحالة المنطقية المناسبة.
- تتم زيادة قيمة المسجل IP بمقدار اثنين للإشارة إلى التعليمات التالية.



جامعة
المنارة

التعليمات وتدفق البيانات في المعالج 8086



■ تمكن إشارات العنوان والتحكم الذاكرة من إخراج بايتين من ذاكرة البرنامج على ناقل البيانات (Data bus).

■ بعد زمن محدد مسبقاً، يتم وضع الرجل \overline{RD} على الحالة HIGH وفي هذه اللحظة يتم الاحتفاظ بمحتوى ناقل البيانات في موقعين فارغين لقائمة انتظار التعليمات (instruction queue).

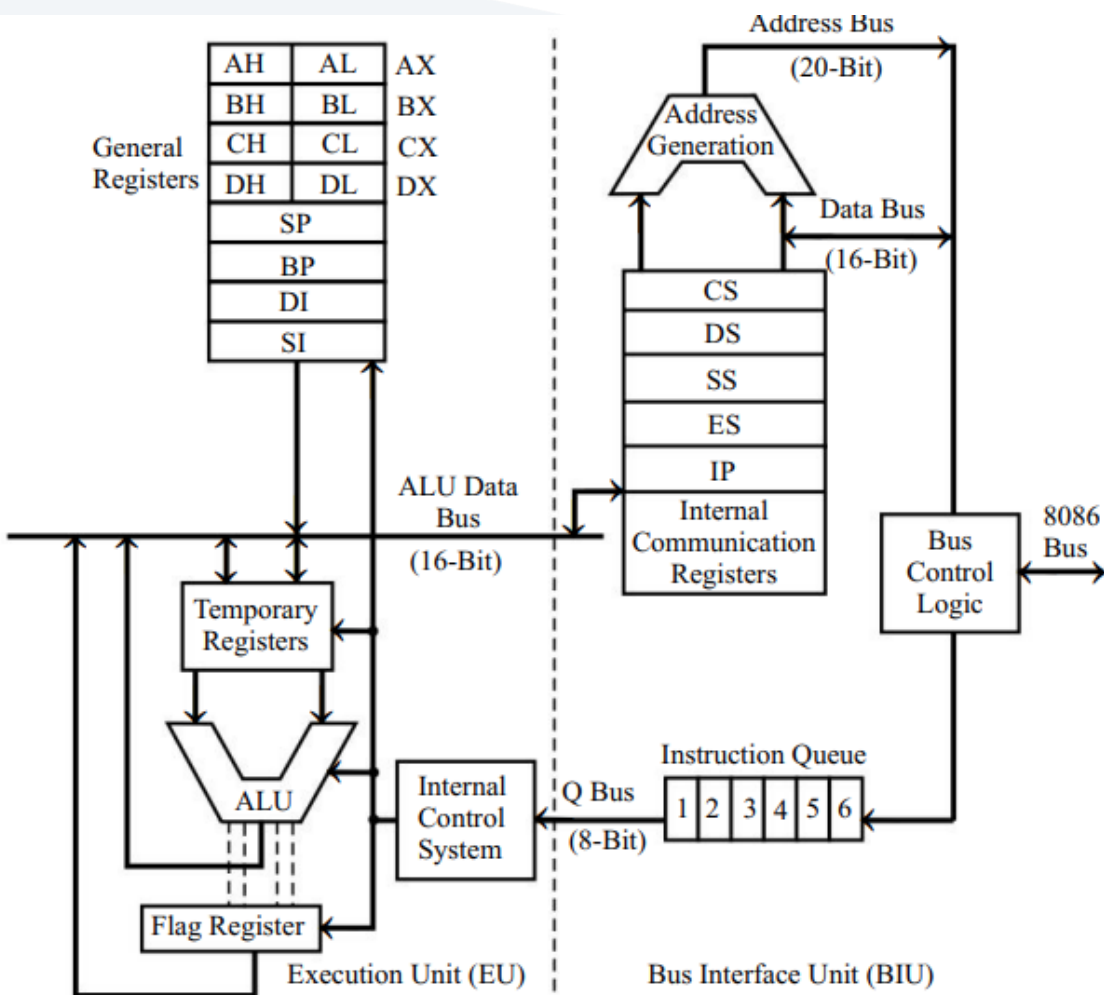
■ بعد ذلك، تبدأ وحدة ملاءمة الممر BIU في جلب البائتين التاليين من كود البرنامج كما ذكرنا سابقاً.

■ تستمر وحدة ملاءمة الممر BIU في جلب أكواد البرنامج، كلمة بكلمة من مواقع الذاكرة المتتالية عندما يكون موقعان في قائمة الانتظار فارغين. عند مصادفة تعليمات التفرع (تعليمات القفز)، يتم إفراغ محتوى قائمة الانتظار ثم ملئها بأكواد البرنامج من العنوان الجديد الذي تم تحميله في CS و IP من قبل تعليمات التفرع.



جامعة
المنارة
MANARA UNIVERSITY

التعليمات وتدفق البيانات في المعالج 8086



تقوم وحدة التنفيذ بقراءة تعليمات البرنامج من قائمة الانتظار، وتقوم بفك تشفيرها وتنفيذها واحدة تلو الأخرى.

إذا كان تنفيذ التعليمات يتطلب بيانات من الذاكرة (أو تخزين البيانات في الذاكرة)، فإن وحدة BIU تتم مقاطعتها لقراءة (أو كتابة) البيانات في الذاكرة.

عندما تتم مقاطعة BIU، فإنها تكمل إحضار كلمة التعليمات الحالية ثم تبدأ في قراءة/كتابة البيانات عن طريق توليد عنوان ذاكرة بيانات مؤلف من 20 بت.

يتم الحصول على عنوان ذاكرة البيانات ذو 20 بت بضرب محتوى سجل قاعدة المقطع المحدد بواسطة التعليمات بالعدد العشري 16 وإضافته إلى عنوان إزاحة محدد بواسطة التعليمات.

- تسمى العمليات الأساسية التي يقوم بها ناقل وحدة المعالجة المركزية أدوار الناقل (bus cycles).
- اعتمادًا على أنشطة المعالج 8086، يمكن تصنيف أدوار الناقل على النحو التالي:
 1. دور قراءة الذاكرة (أربع حالات T)
 2. دور كتابة الذاكرة (أربع حالات T)
 3. دور قراءة IO (أربع حالات T)
 4. دور كتابة IO (أربع حالات T)
 5. دور تأكيد المقاطعة (ثمانية حالات T)

- يستغرق المعالج زمنًا محددًا لإجراء دورة ناقل.
- يتم تحديد الزمن المستغرق لأداء دورة ناقل بدلالة (T states).
- في المعالج 8086، تكون المدة الزمنية لحالة T واحدة مساوية لدور واحد للساعة الداخلية للمعالج.
- تبدأ الحالة T في منتصف الحافة المتساقطة لإشارة الساعة كما هو موضح في الشكل.

