جامعة المنارة الخاصة

كلية الهندسة

هندسة الميكاترونيكس – السنة الثالثة

دارات الكترونية /١/

ترانزستورات تأثير الحقل - Field-Effect Transistors

مدرس المقرر

د. السموءل صالح

الفصل الدراسي الثاني

المحاضرة الثانية

Course Contents

مفردات المقرر

+ Field Effect Transistor (FET)

++ Junction FET (JFET).

- JFET Construction.
- JFET Operation Principle:
- Drain characteristic.
- Transfer characteristic.

++ Metal-Oxide-Semiconductor FET (MOSFET).

- MOSFET Construction.
- MOSFET Operation Principle (Types).
- Drain characteristic.
- Transfer characteristic.

++ DC & AC Analysis (Parametres).

++ Biased circuits.

+ FeedBack and Amplifiers.

++ Feedback Concepts.

++ Feedback Connection Types.

الترانزستورات الحقلية ذات البوابة المعزولة IG-FET

MOSFETs = Metal Oxide Semiconductor FETs

لهذه الترانزستورات خصائص مشابه للترانزستورات ذات الأثر الحقلي JFETs ولها خصائص إضافية تجعلها مستخدمة بشكل واسع وتقسم كما رأينا إلى قسمين:

١- الترانزستور الإفقاري مبدأ النزوح MOSFET- Depletion-Type

٢- الترانزستور الإغنائي MOSFET- Enhancement-Type

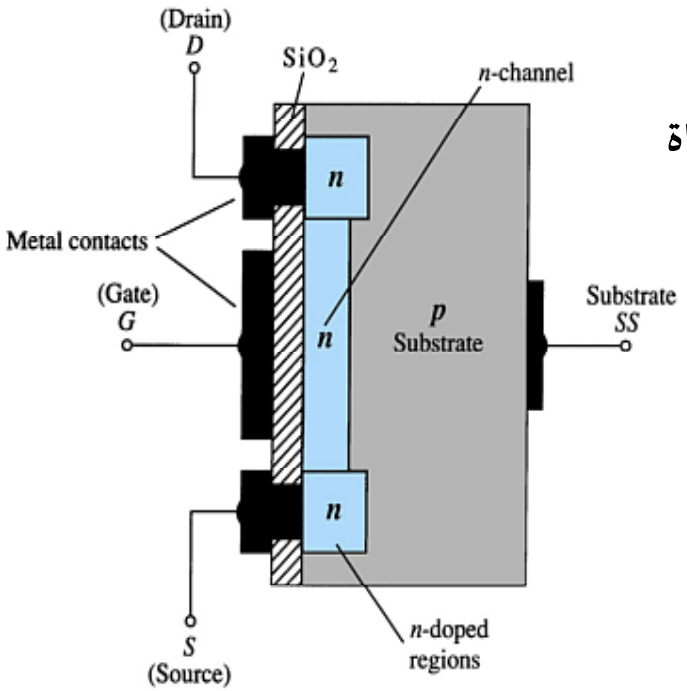
Depletion-Type MOSFET Construction

بنية الترانزستور MOSFET-D

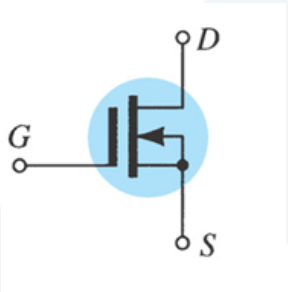
-- الترانزستور الحقلي ذو القناة المدفونة (مسبقة الصنع) نوع n يتألف من مصرف وبوابة ومنبع حيث أن المنبع S والمصرف D يتصلان بمنطقتين إشابتهما من نوع n وكلا المنطقتين موصولتان بقناة نوع n تحدد سماكتها طبقة الأساس ذات النوع p كما في الشكل التالي.

-- نلاحظ أن مسرى البوابة معزول عن القناة المسبقة الصنع بواسطة طبقة رقيقة من ثاني أكسيد السيلكون، من هنا أتت التسمية للترانزستوروهذا يؤمن مقاومة دخل عالية تقارن مع مقاومة دخل الـ JFET.

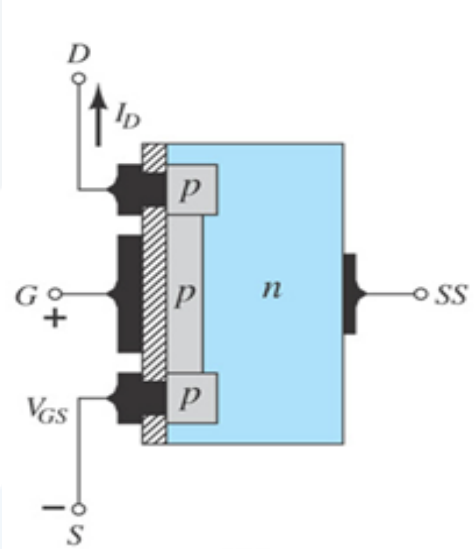
-- كل المناطق المشابة نوع n أومتوضعة فوق طبقة أساس نوع p مما يضيف نهاية جديدة أو طرف جديد يسمى SS.



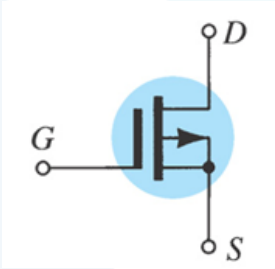
رمز الترانزستور ذو القناة مسبقة الصنع نوع n



-- الترانزستور الحقلي ذو لقناة نوع p مبين بالشكل التالي حيث نجد أن المواد نصف الناقلة المشابه عكست توضعها



رمز الترانزستور ذو القناة مسبقة الصنع نوع p



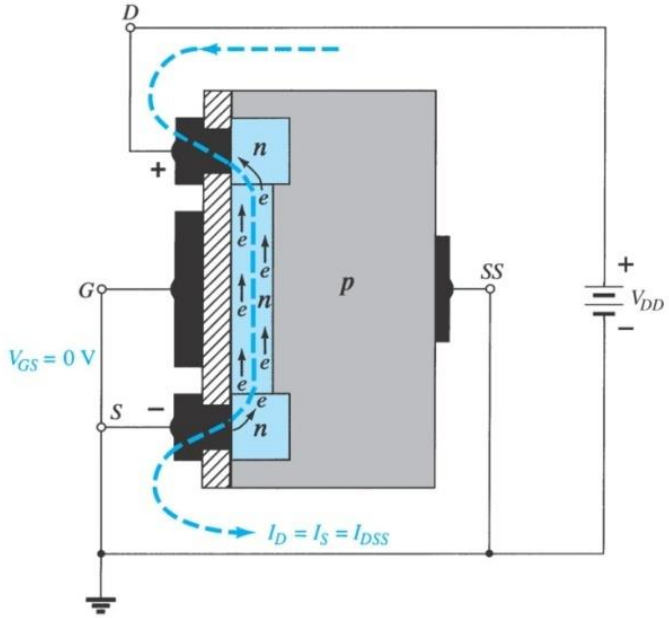
Depletion-Type MOSFET Operation and Characteristic

مبدأ عمل و خصائص الترانزستور MOSFET-D

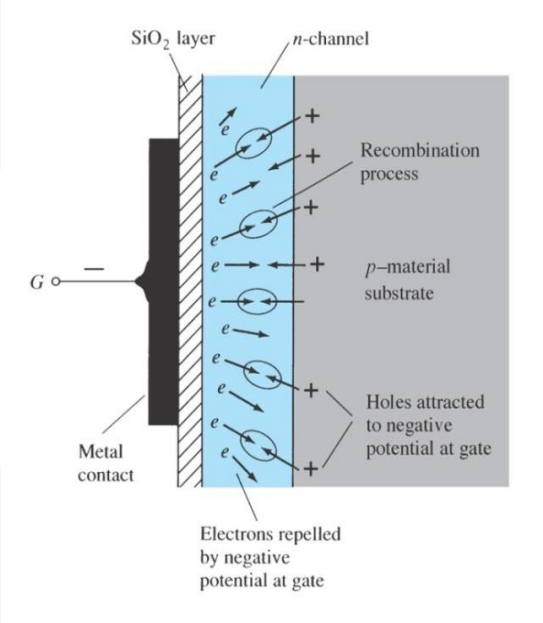
١- عندما $V_{GS}=0$ & $V_{DD}>0$ ويطبق الجهد بين المصرف والمنبع V_{DD} بحيث يكون المصرف ايجابيا والمنبع سلبيا، يؤدي ذلك لتحريك الالكترونات الحرة (الحوامل الأكثرية) بين المنبع والمصرف عبر القناة المدفونة (مسبقة الصنع) نوع n.

٢- بزيادة إيجابية V_{DS} مع بقاء جهد البوابة معدوم، قصر، يستمر التيار بالزيادة حتى يصل إلى الإشباع I_{DSS}.

٣- عندما $V_{GS} < 0$، يقوم بدفع الالكترونات من القناة n الى طبقة الأساس p و بنفس الوقت يجذب الثقوب من p إلى القناة n و بالتالي تضيق القناة نتيجة و جود المنطقة المجردة نتيجة اتحاد الثقوب مع الالكترونات



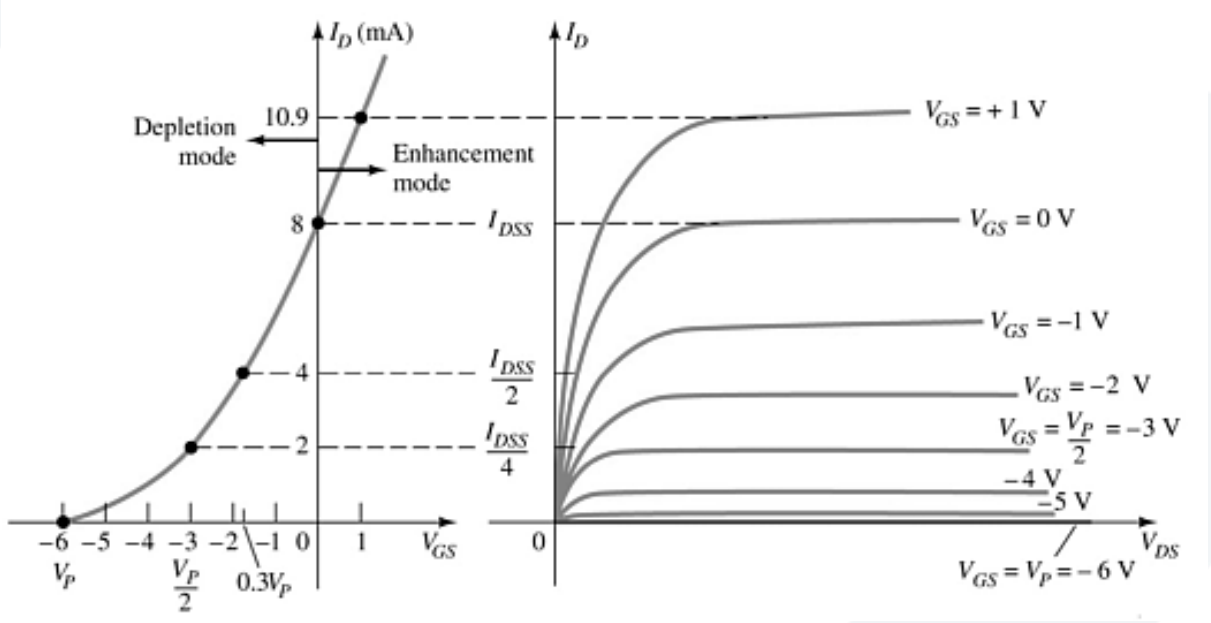
n-Channel depletion-type MOSFET with $V_{GS} = 0$ V and applied voltage V_{DD}.



Reduction in free carriers in a channel due to a negative potential at the gate terminal.

Depletion-Type MOSFET Operation and Characteristic

مبدأ عمل و خصائص الترانزستور MOSFET-D



مميزة الخرج و المميزة التحويلية للترانزستور MOSFET-D نوع القناة n :

-- تختلف المميزة التحويلية عن الـ FET وذلك بأخذ قيم موجبة و سالبة، السالبة عندما يعمل بالنمط لإفقاري و الموجبة بالنمط الإغنائي.

-- كذلك مميزة الخرج تتغير عند القيم الموجبة لـ V_{GS}

-- إذا النوع MOSFET-D يمكن أن يعمل بأحد النمطين التاليين:

١- نمط النزوح أو النمط الإفقاري Depletion mode
ويشبه بذلك النوع FET ، عندما:

- When $V_{GS} = 0V$, $I_D = I_{DSS}$
- When $V_{GS} < 0V$, $I_D < I_{DSS}$
- The formula used to plot the transfer curve still applies:

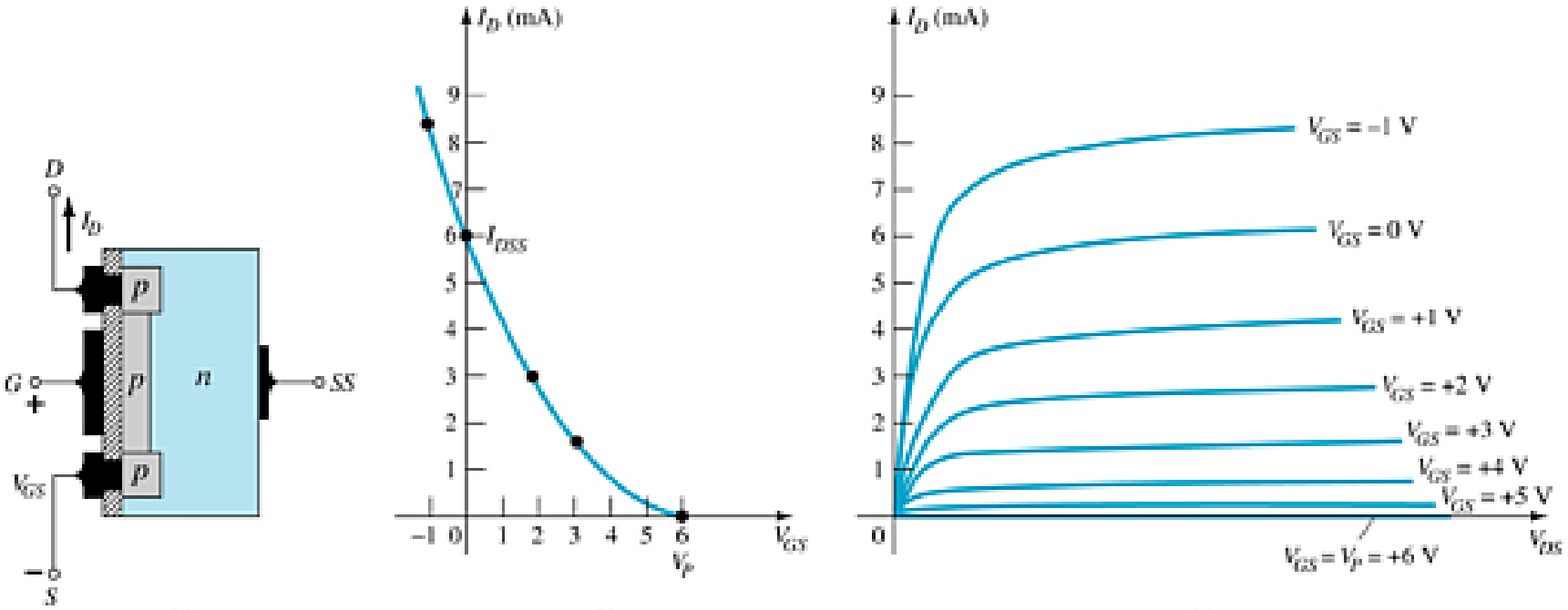
$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

٢- نمط الزيادة أو الإغنائي Enhancement mode و ذلك عندما

- $V_{GS} > 0V$ is now a positive polarity
- I_D increases above I_{DSS}
- The formula used to plot the transfer curve still applies:

$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

مميزة الخرج و المميزة التحويلية للترانزستور MOSFET-D نوع القناة p :



يمكن إجراء مناقشة مماثلة، ولكن بعد تبديل قطبية المنابع

Specification Sheet

Electrical Characteristics

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Drain Source Breakdown Voltage (V_{GS} = −7.0 V, I_D = 5.0 μA) 2N3797	$V_{(BR)DSX}$	20	25	–	Vdc
Gate Reverse Current (1) (V_{GS} = −10 V, V_{DS} = 0)	I_{GSS}	–	–	1.0	pAdc
(V_{GS} = −10 V, V_{DS} = 0, T_A = 150°C)		–	–	200	
Gate Source Cutoff Voltage (I_D = 2.0 μA, V_{DS} = 10 V) 2N3797	$V_{GS(off)}$	–	−5.0	−7.0	Vdc
Drain-Gate Reverse Current (1) (V_{DG} = 10 V, I_S = 0)	I_{DGO}	–	–	1.0	pAdc
ON CHARACTERISTICS					
Zero-Gate-Voltage Drain Current (V_{DS} = 10 V, V_{GS} = 0) 2N3797	I_{DSS}	2.0	2.9	6.0	mAdc
On-State Drain Current (V_{DS} = 10 V, V_{GS} = +3.5 V) 2N3797	$I_{D(on)}$	9.0	14	18	mAdc
SMALL-SIGNAL CHARACTERISTICS					
Forward Transfer Admittance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz) 2N3797	$\|y_{fs}\|$	1500	2300	3000	μmhos
(V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz) 2N3797		1500	–	–	
Output Admittance (I_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz) 2N3797	$\|y_{os}\|$	–	27	60	μmhos
Input Capacitance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz) 2N3797	C_{iss}	–	6.0	8.0	pF
Reverse Transfer Capacitance (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 MHz)	C_{rss}	–	0.5	0.8	pF
FUNCTIONAL CHARACTERISTICS					
Noise Figure (V_{DS} = 10 V, V_{GS} = 0, f = 1.0 kHz, R_S = 3 megohms)	NF	–	3.8	–	dB

(1) This value of current includes both the FET leakage current as well as the leakage current associated with the test socket and fixture when measured under best attainable conditions.

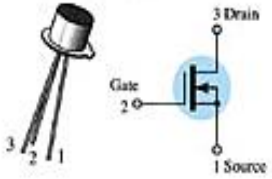
Maximum Ratings

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain–Source Voltage 2N3797	V_{DS}	20	Vdc
Gate–Source Voltage	V_{GS}	±10	Vdc
Drain Current	I_D	20	mAdc
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	200 1.14	mW mW/°C
Junction Temperature Range	T_J	+175	°C
Storage Channel Temperature Range	T_{stg}	−65 to +200	°C

2N3797

CASE 22-03, STYLE 2
TO-18 (TO-206AA)



MOSFETs
LOW POWER AUDIO

N-CHANNEL – DEPLETION

أكثر

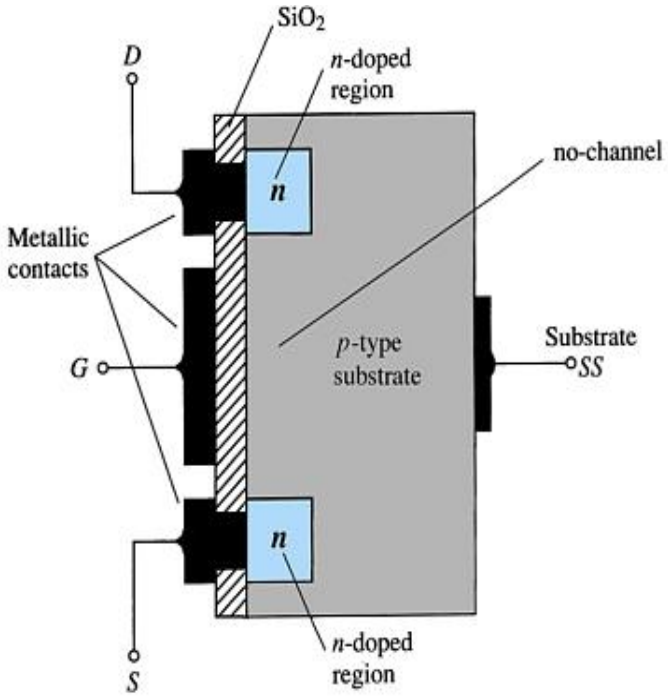
Enhancement-Type MOSFET Construction

بنية الترانزستور MOSFET-E

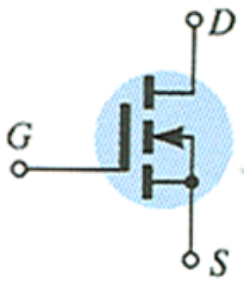
-- الترانزستور الحقلي ذو القناة المحرضة (الإغنائي) نوع n يتألف من مصرف و بوابة و منبع حيث أن المنبع S و المصرف D يتصلان بمنطقتين إشابتهما من نوع n و كلا المنطقتين مفصولتان بطبقة الأساس نوع p ، تحدد القناة المحرضة بين كل من S &D نتيجة تطبيق الجهود المناسبة كما في الشكل التالي.

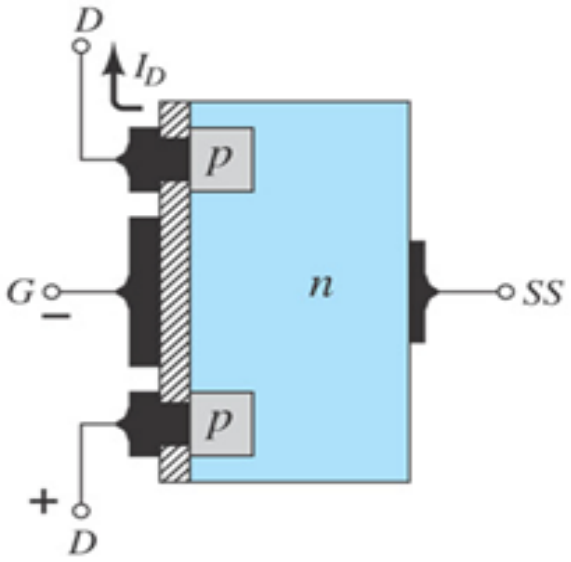
-- نلاحظ أن مسرى البوابة معزول عن عن طبقة الأساس بواسطة طبقة رقيقة من ثاني أكسيد السيلكون، هذا يؤمن مقاومة دخل عالية تقارن مع مقاومة دخل الـ JFET. -- إذا في البداية لا توجد هناك قناة بين S &D.

-- بالنسبة للنوع ذو القناة المحرضة نوع p له نفس البنية ولكن يختلف التقطيب و اتجاهات التيارات

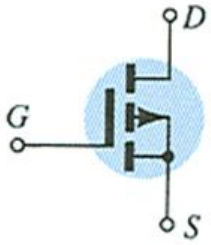


رمز الترانزستور ذو القناة المحرضة نوع n





رمز الترانزستور ذو القناة المحرضة نوع p



Enhancement-Type MOSFET Operation and Characteristic

مبدأ عمل و خصائص الترانزستور MOSFET-E

١- عندما $V_{GS}=0$ & $V_{DS}>0$ ، بحيث يكون المصرف ايجابيا والمنبع سلبيا، المتصلين عند المصرف والمنبع منحازة عكسيا ولا يمر اي تيار في الدارة $I_D=0$ ، لوجود المنطقة المجردة ولعدم وجود أي قناة بين D & S .

٢- بزيادة إيجابية V_{DS} مع بقاء جهد البوابة معدوم، قصر، لا يمر التيار.

٣- عندما $V_{GS}>0$ ، يقوم هذا الجهد عبر العازل Sio_2 بدفع الثقوب عند سطح التلامس (الموجود بين كل من D &S إلى عمق طبقة الأساس p) ويجذب بعض الالكترونات إلى هذه المنطقة، هذه العملية تؤدي في النهاية إلى تكون قناة من النوع n بين المنبع والمصرف أي ينعكس نوع المادة النصف ناقلة و بالتالي يمر التيار، يزداد هذا التيار بزيادة جهد البوابة.

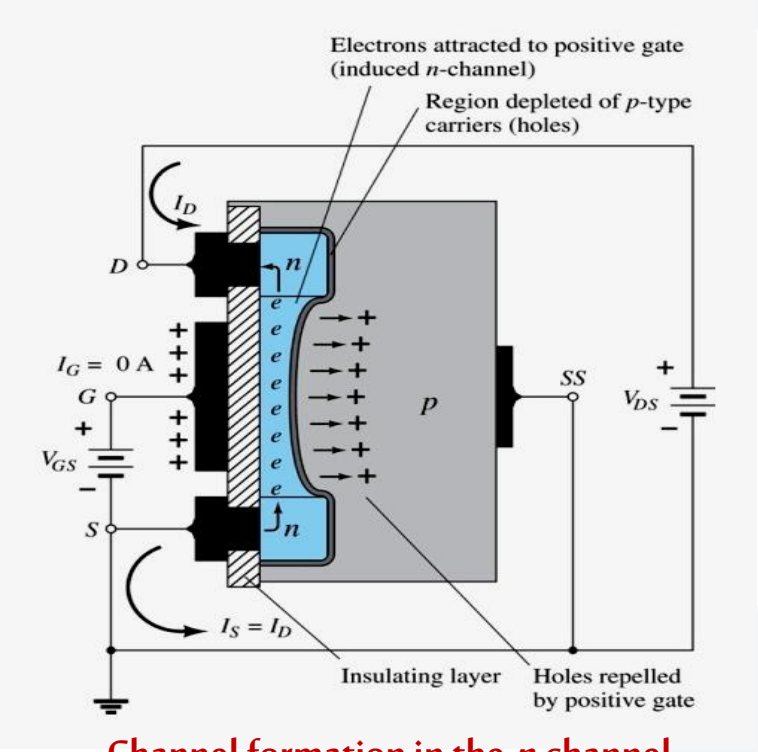
٤- عند قيمة ثابتة لجهد البوابة V_{GS} الذي يبدأ عنده الترانزستور بالتمرير (لحظة الانعكاس) يسمى بجهد العتبة V_T ويبدأ الترانزستور بالعمل وفق مبدأ الإغناء.

٥- في الترانزستور الحقلي ذو القناة المحرضة نوع p يعكس ترتيب المواد نصف الناقلة كذلك التقطيب وجهة التيارات المارة.

٦- هذا النوع لا يعمل إلا في النظام الإغنائي أي عندما تكون الجهود معطاة بـ

$$V_{GS}>0,\ V_T>0,\ V_{DS}>0$$

$$V_{GS}\uparrow \Rightarrow I_D\uparrow$$



Channel formation in the *n*-channel enhancement-type MOSFET.

Enhancement-Type MOSFET Equations and Characteristic

معادلة وخصائص الترانزستور MOSFET-E

يمثل المميزة التبادلية مستنتجة من مميزة الخرج.

مميزة الخرج و المميزة التحويلية للترانزستور MOSFET-E نوع القناة n:

-- لتحديد قيمة التيار I_D من اجل V_{GS} معطى نطبق العلاقة التالية والتي تحدد المميزة التحويلية:

$$I_D = k(V_{GS} - V_T)^2$$

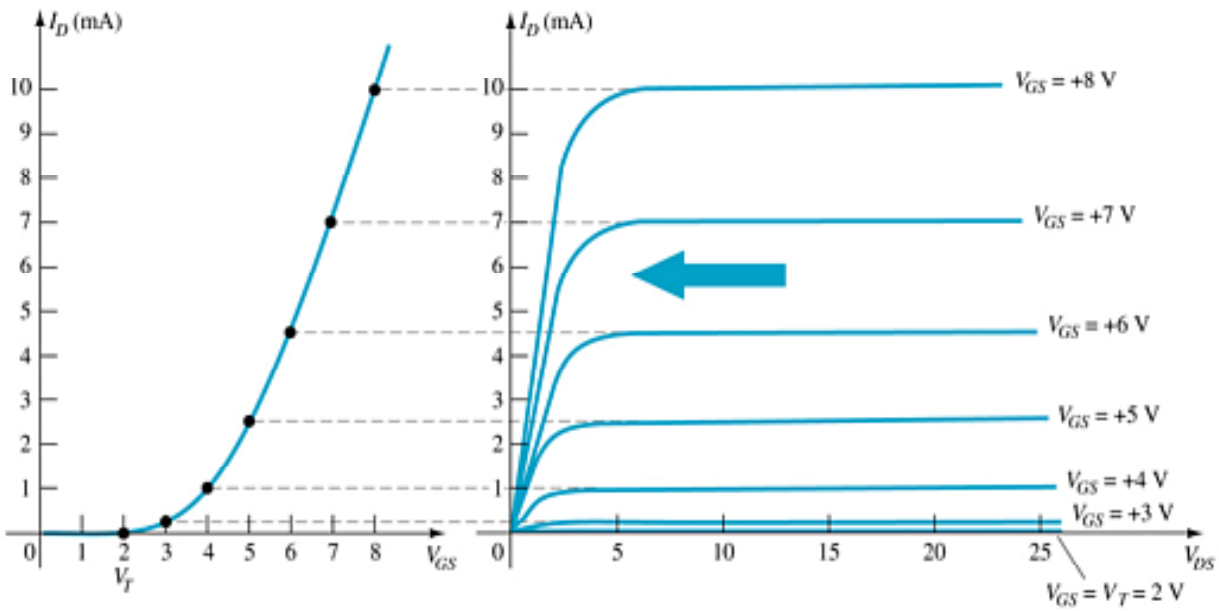
Where:

V_T = threshold voltage or voltage at which the MOSFET turns on

k = constant found in the specification sheet

يمكن حساب قيمة باستخدام معادلة الترانزستورعند قيمة محددة وفق:

$$k = \frac{I_{D(ON)}}{(V_{GS(ON)} - V_T)^2}$$



بزيادة الجهد V_{DS} مع ثبات جهد البوابة يزداد التيار I_D حتى يصل لتيارالإشباع I_{DSS} ويمكن حساب قيمة جهد الإشباع V_{DSsat} عن طريق العلاقة التالية:

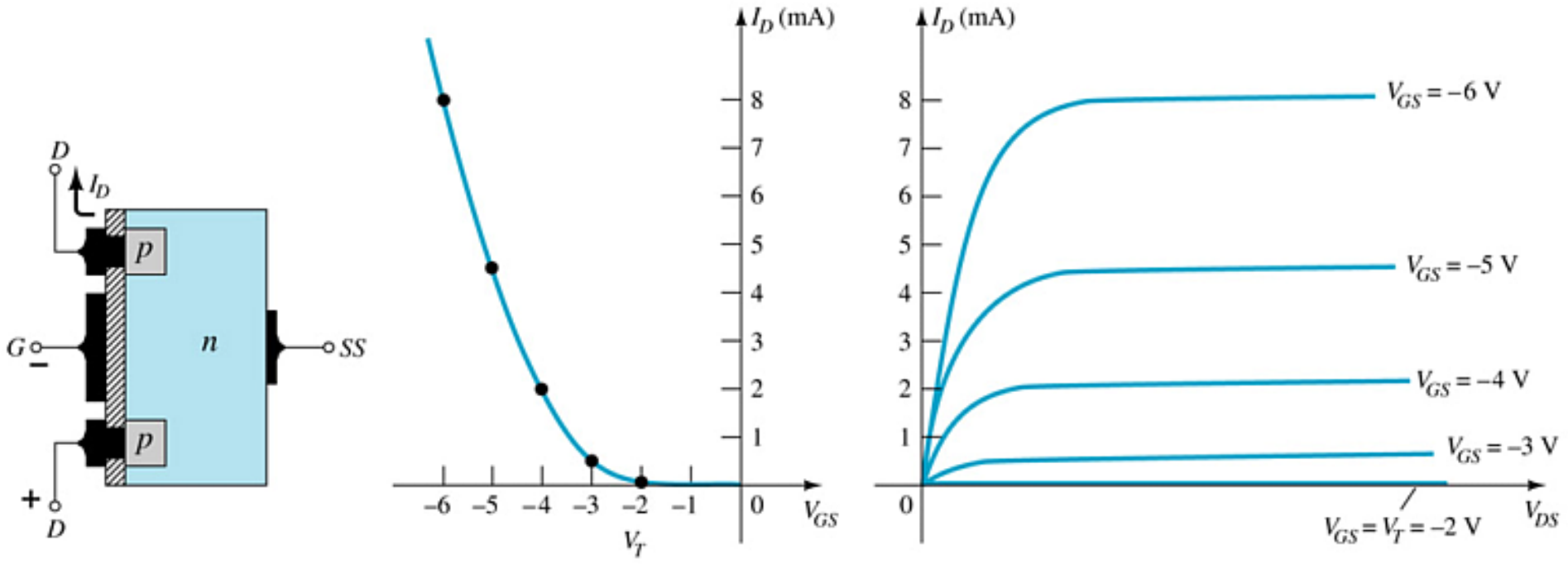
$$V_{Dsat} = V_{GS} - V_T$$

Enhancement-Type MOSFET Equations and Characteristic

معادلة وخصائص الترانزستور MOSFET-E

مميزة الخرج و المميزة التحويلية للترانزستور MOSFET-E نوع القناة P:

يمثل المميزة التبادلية مستنتجة من مميزة الخرج.



The *p*-channel enhancement-type MOSFET is similar to the *n*-channel, except that the voltage polarities and current directions are reversed.

Specification Sheet

Electrical Characteristics

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Drain-Source Breakdown Voltage (I_D = 10 μA, V_{GS} = 0)	$V_{(BR)DSX}$	25	–	Vdc
Zero-Gate-Voltage Drain Current (V_{DS} = 10 V, V_{GS} = 0) T_A = 25°C T_A = 150°C	I_{DSS}	– –	10 10	nAdc μAdc
Gate Reverse Current (V_{GS} = ± 15 Vdc, V_{DS} = 0)	I_{GSS}	–	± 10	pAdc
ON CHARACTERISTICS				
Gate Threshold Voltage (V_{DS} = 10 V, I_D = 10μA)	$V_{GS(Th)}$	1.0	5	Vdc
Drain-Source On-Voltage (I_D = 2.0 mA, V_{GS} = 10V)	$V_{DS(on)}$	–	1.0	V
On-State Drain Current (V_{GS} = 10 V, V_{DS} = 10 V)	$I_{D(on)}$	3.0	–	mAdc
SMALL-SIGNAL CHARACTERISTICS				
Forward Transfer Admittance (V_{DS} = 10 V, I_D = 2.0 mA, f = 1.0 kHz)	$\|y_{fs}\|$	1000	–	μmho
Input Capacitance (V_{DS} = 10 V, V_{GS} = 0, f = 140 kHz)	C_{iss}	–	5.0	pF
Reverse Transfer Capacitance (V_{DS} = 0, V_{GS} = 0, f = 140 kHz)	C_{rss}	–	1.3	pF
Drain-Substrate Capacitance ($V_{D(SUB)}$ = 10 V, f = 140 kHz)	$C_{d(sub)}$	–	5.0	pF
Drain-Source Resistance (V_{GS} = 10 V, I_D = 0, f = 1.0 kHz)	$r_{ds(on)}$	–	300	ohms
SWITCHING CHARACTERISTICS				
Turn-On Delay (Fig. 5) — I_D = 2.0 mAdc, V_{DS} = 10 Vdc, (V_{GS} = 10 Vdc) (See Figure 9; Times Circuit Determined)	t_{d1}	–	45	ns
Rise Time (Fig. 6)	t_r	–	65	ns
Turn-Off Delay (Fig. 7)	t_{d2}	–	60	ns
Fall Time (Fig. 8)	t_f	–	100	ns

Maximum Ratings

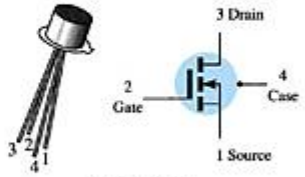
MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain–Source Voltage	V_{DS}	25	Vdc
Drain–Gate Voltage	V_{DG}	30	Vdc
Gate–Source Voltage*	V_{GS}	30	Vdc
Drain Current	I_D	30	mAdc
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	300 1.7	mW mW/°C
Junction Temperature Range	T_J	175	°C
Storage Temperature Range	T_{stg}	–65 to +175	°C

* Transient potentials of ± 75 Volt will not cause gate-oxide failure.

2N4351

CASE 20-03, STYLE 2
TO-72 (TO-206AF)



MOSFET SWITCHING
N-CHANNEL – ENHANCEMENT

more...

تحييز الترانزستور MOSFET-E

عن طريق تغذية عكسية للبوابة

Feedback Biasing Arrangement

$I_G = 0A, V_{RG} = 0V$

So $V_{DS} = V_{GS}$

And $V_{GS} = V_{DD} - I_D R_D$

Step 1: Plot the line using

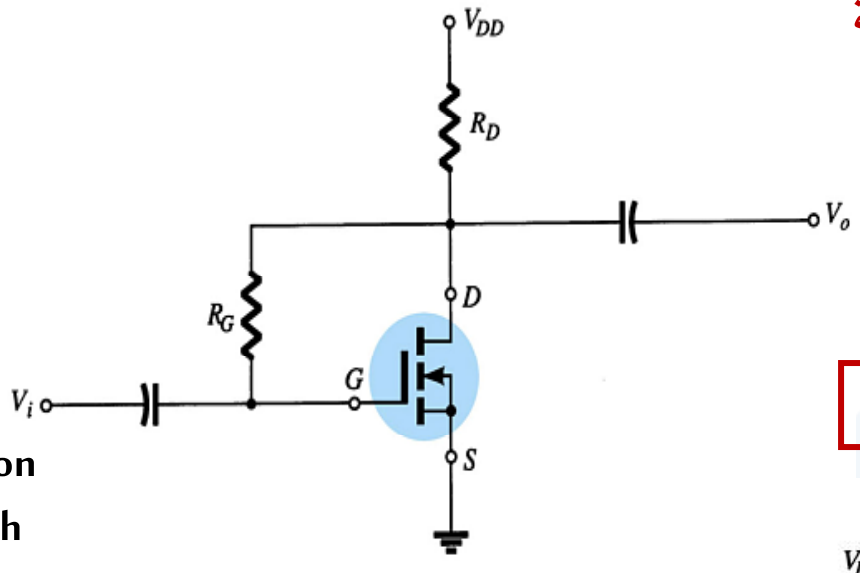
- $V_{GS} = V_{DD}, I_D = 0$
- $I_D = V_{DD} / R_D, V_{GS} = 0$

Step 2: Using values from the specification sheet, plot the transfer curve with

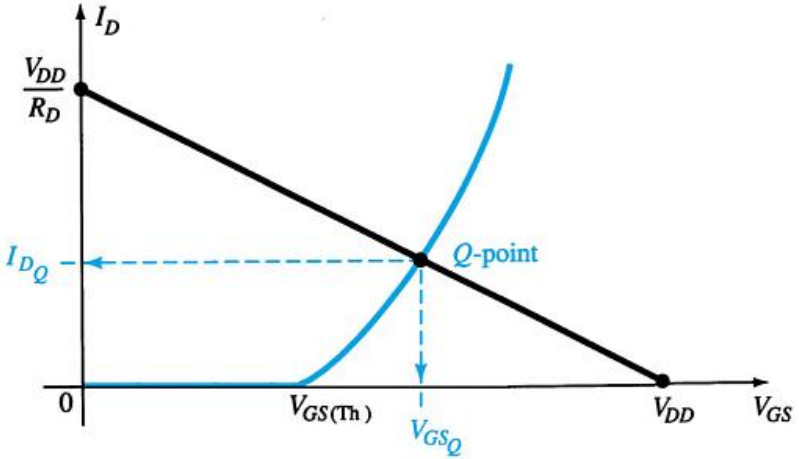
- $V_{GSTh}, I_D = 0$
- $V_{GS(on)}, I_{D(on)}$

Step 3: The Q-point is located where the line and the transfer curve intersect

Step 4: Using the value of I_D at the Q-point, solve for the other variables in the bias circuit



Feedback Bias Q-Point



عن طريق مقسم الجهد ثفنين

Plot the line and the transfer curve to find the Q-point. Use these equations:

Voltage-Divider Q-Point

$$V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

$$V_{GS} = V_G - I_D R_S$$

$$V_{DS} = V_{DD} - I_D (R_S + R_D)$$

Step 1: **Plot the line using**

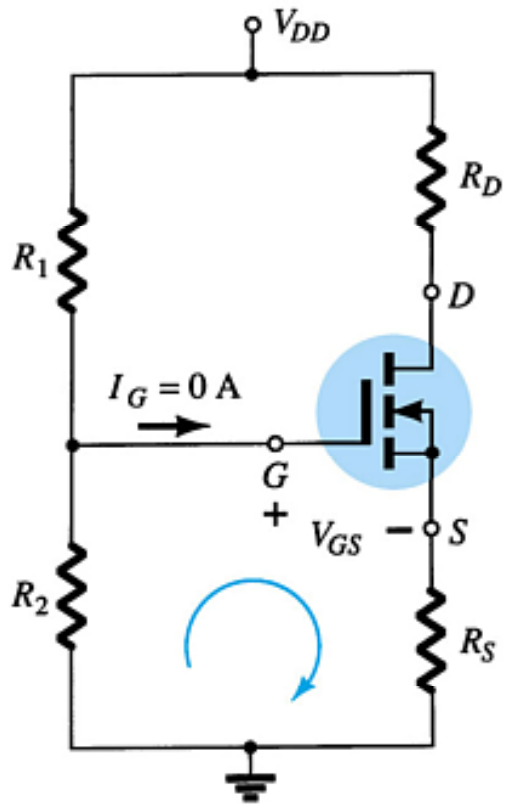
- $V_{GS} = V_G = (R_2 V_{DD}) / (R_1 + R_2)$, $I_D = 0$
- $I_D = V_G / R_S$, $V_{GS} = 0$

Step 2: **Using values from the specification sheet, plot the transfer curve with**

- V_{GSTh}, $I_D = 0$
- $V_{GS(on)}$, $I_{D(on)}$

Step 3: **Where the line and the transfer curve intersect is the Q-point.**

Step 4: **Using the value of I_D at the Q-point, solve for the other variables in the bias circuit.**



تحييز الترانزستور MOSFET-D

-- بشكل عام له نفس دارات تحييز الترانزستور JFET وتحل بنفس الطريقة ولكن في هذا النوع هناك اختلاف وحيد وذلك لان الترانزستور MOSFET-D يمكن أن يعمل على جهود موجبة لـ V_{GS} لنأخذ كمثال التحييز بتقسيم الجهد ثفنين.

Voltage-Divider Bias

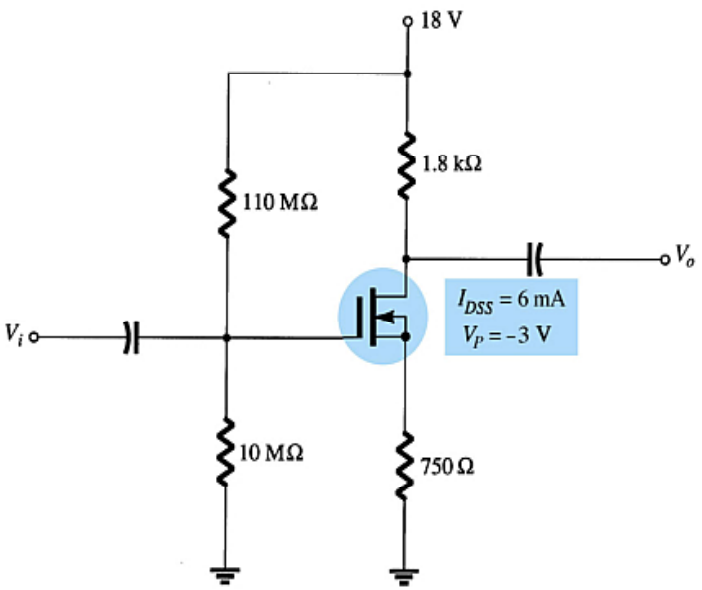
آلية حساب نقطة العمل تلخص بالمراحل التالية:

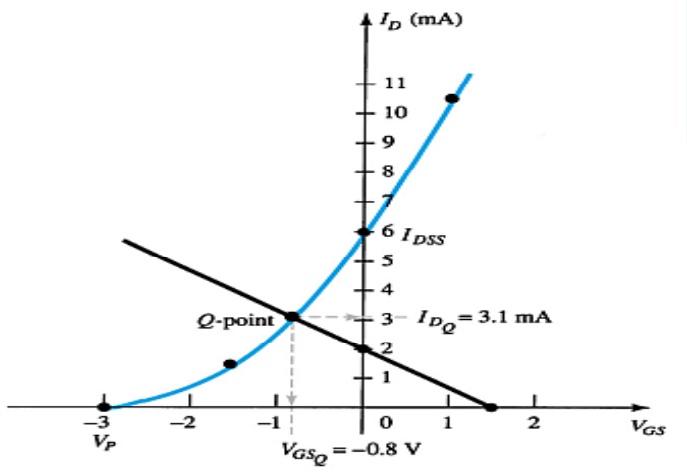
Step 1: Plot the line for

- $V_{GS} = V_G$, $I_D = 0$
- $I_D = V_G/R_S$, $V_{GS} = 0$

Step 2: Plot the transfer curve by plotting I_{DSS}, V_P and calculated values of I_D.

Step 3: The Q-point is located where the line intersects the transfer curve is. Use the I_D at the Q-point to solve for the other variables in the voltage-divider bias circuit.





These are the same calculations as used for JFET circuits.

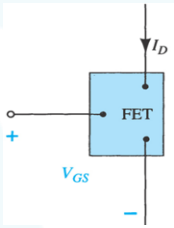
بنية و خصائص الترانزستور ذو الأثر الحقلي FET
(Field-Effect Transistors)

الترانزستور الحقلي *FET* يشبه إلى حد ما الترانزستور ثنائي القطبية *BJT* ولكن هناك بعض الاختلاف

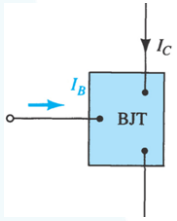
أوجه التشابه: - يعمل كمضخم.

- يعمل كمفتاح الكتروني.
- دارة ملائمة ممانعة.

أوجه الاختلاف: - الترانزستور الحقلي عبارة عن عنصر يتم التحكم بالتيار المار به عن طريق تطبيق جهد ما بينما في الترانزستور ثنائي القطبية يتم التحكم بالتيار عن طريق تيار الدخل.



- يعتمد الترانزستور الحقلي في عمله على تدفق الحوامل الأكثرية ولذلك يسمى ترانزستور وحيد القطبية بينما الترانزستور ثنائي القطبية يعتمد كل من الحوامل الأكثرية والأقلية.
- الترانزستور الحقلي ذو ممانعة دخل أعلى (ثنائي الدخل ذو انحياز عكسي) بالتالي منيع ضد الضجيج، الترانزستور ثنائي القطبية يملك ربح أعلى.
- الترانزستور الحقلي ذو حساسية أقل تجاه تغيرات درجة الحرارة.



- كنتيجة لبنيته وبنائه، الترانزستور الحقلي أسهل استخداما في الدارات المتكاملة.
- الترانزستور الحقلي بشكل عام ذو حساسية ستاتيكية أكبر من ثنائي القطبية.

JFE Transistor Modeling

تحليل عمل الترانزستور بالنسبة للإشارة المتناوبة
نمذجة الترانزستور ذو الأثر الحقلي

مقدمة: وجدنا أن أهم خصائص الترانزستور الحقلي

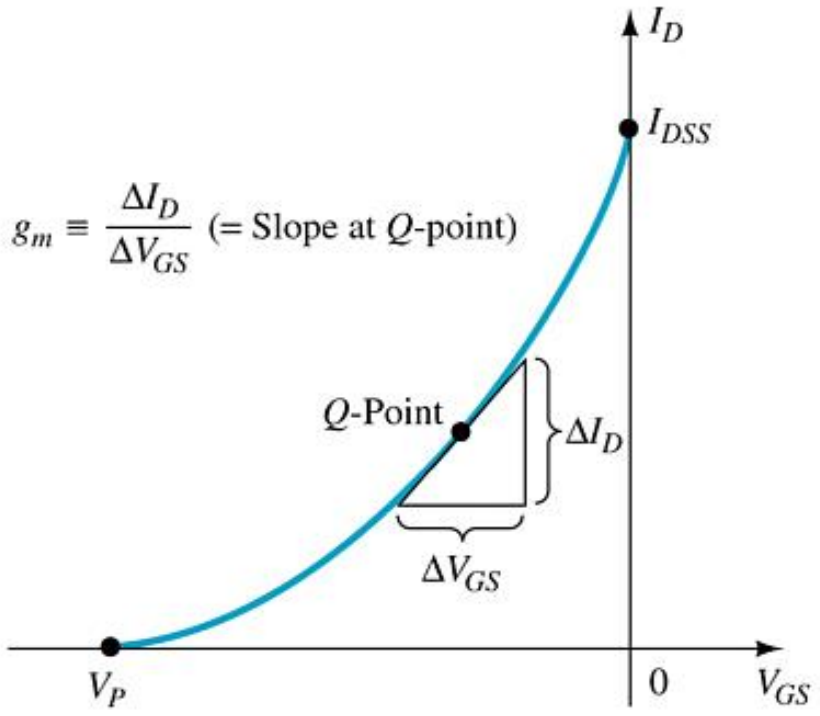
١- ربح ممتاز للجهد. ٢- ممانعة دخل عالية جدا.

٣- استهلاك منخفض للطاقة. ٤- يمكن استخدامه لمجال واسع من الترددات.

بالنتيجة يستخدم في المجالات التالية: التضخيم، الملائمة، الاتصالات نتيجة الضجيج المنخفض الدارات المنطقية، يعمل مفتاح سريع

الناقلية التحويلية g_m : العلاقة بين $I_{D(output)}$ & $V_{GS(input)}$ وتعطى بـ:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \qquad g_m = g_{m0}\left(1 - \frac{V_{GS}}{V_P}\right)$$



Graphical Determination of g_m

تحليل عمل الترانزستور بالنسبة للإشارة المتناوبة
الدارة المكافئة المتناوبة

JFET AC Equivalent Circuit

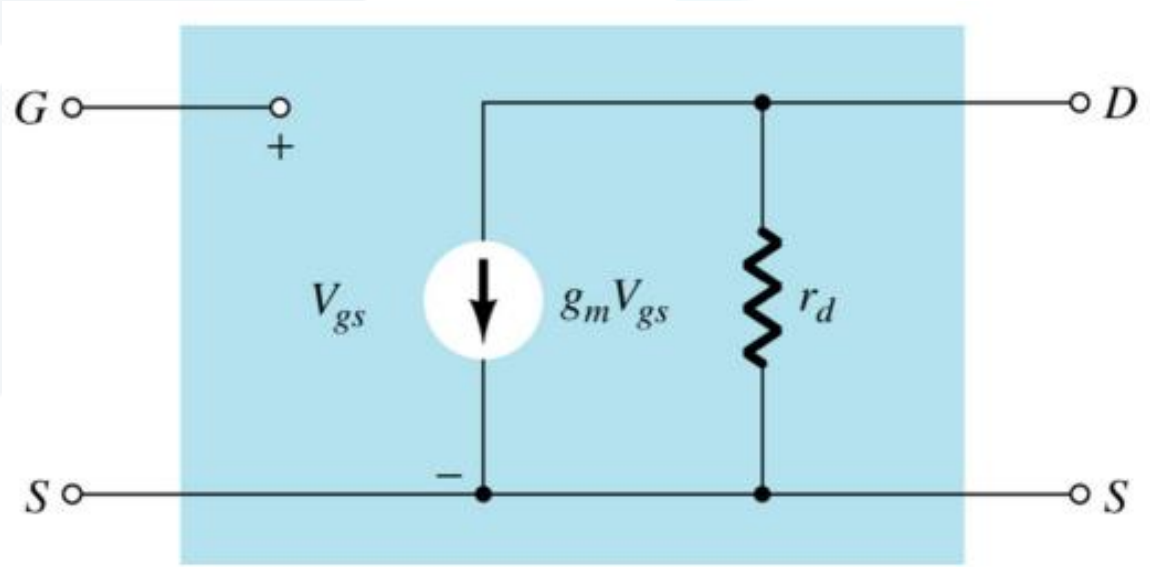
ممانعة الدخل: $Z_i = \infty\,\Omega$

ممانعة الخرج: $Z_o = r_d = \dfrac{1}{y_{os}}$

حيث:

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D}\bigg|_{V_{GS}=constant}$$

FET AC Equivalent Circuit



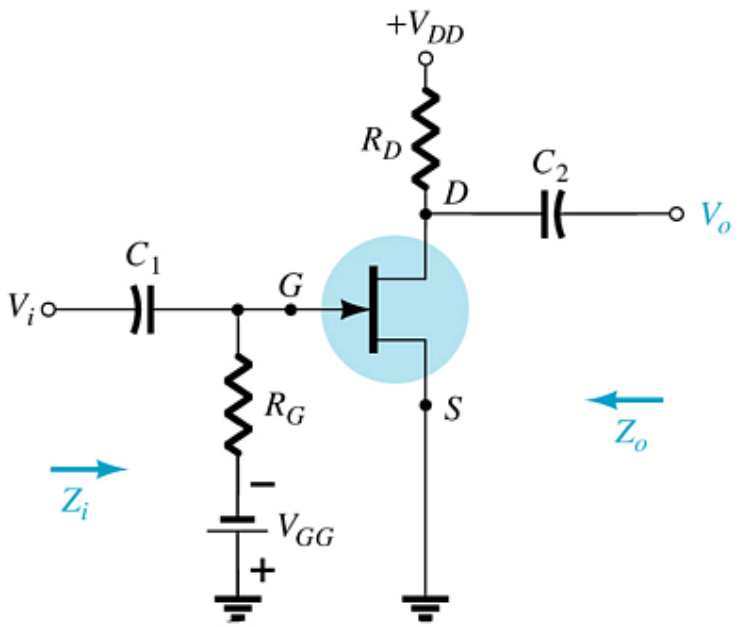
y_{os}= Admittance equivalent circuit parameter listed on FET specification sheets.

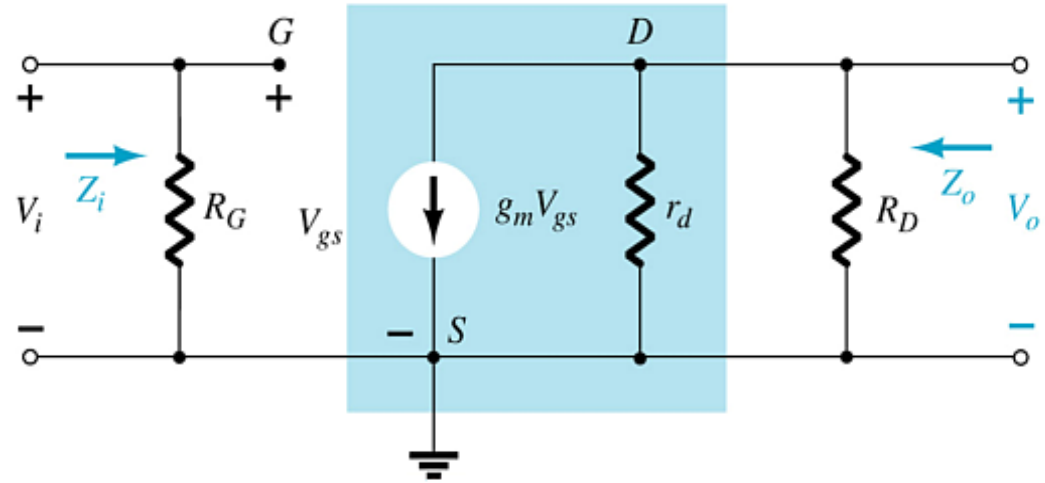
JFET CS , Equivalent circuit

الدارة المكافئة لوصلة المنبع المشترك

الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات

The input is on the gate and the output is on the drain





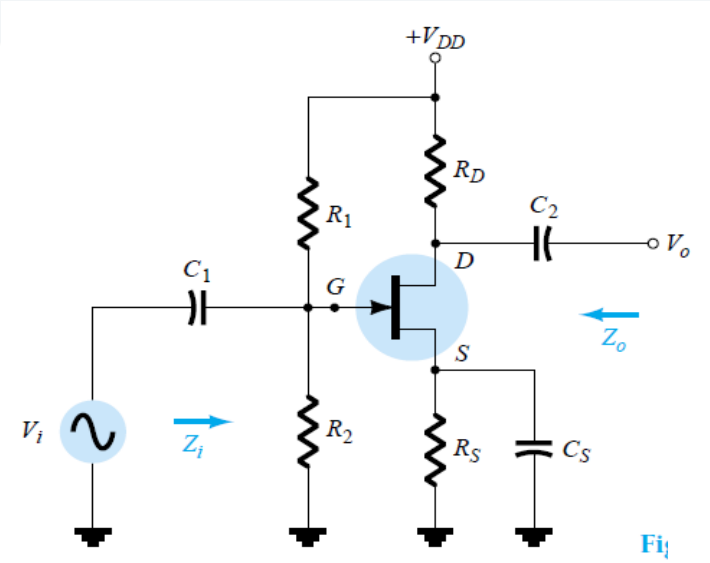
Input impedance: $Z_i = R_G$

Output impedance: $Z_o = R_D \,||\, r_d \;,\; Z_o \cong R_D \Big|_{r_d \geq 10R_D}$

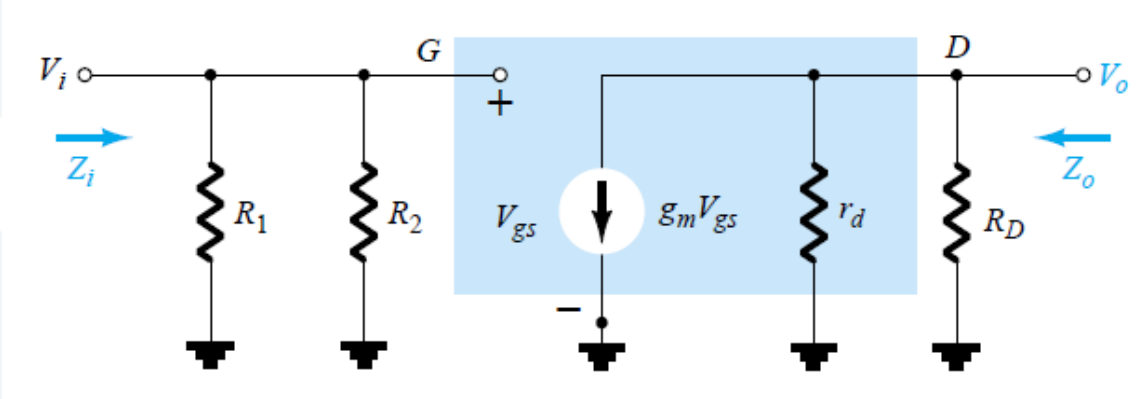
Voltage gain: $A_v = \dfrac{V_o}{V_i} = -g_m (r_d \,||\, R_D)$ $\qquad A_v = \dfrac{V_o}{V_i} = -g_m R_D \Big|_{r_d \geq 10R_D}$

JFET CS , Voltage – Divider Configuration

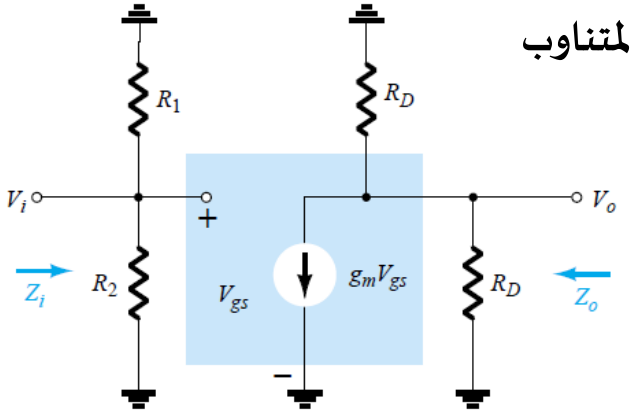
الدارة المكافئة لوصلة المنبع المشترك لدارة مقسم الجهد



الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات



الدارة المكافئة للتيار المتناوب



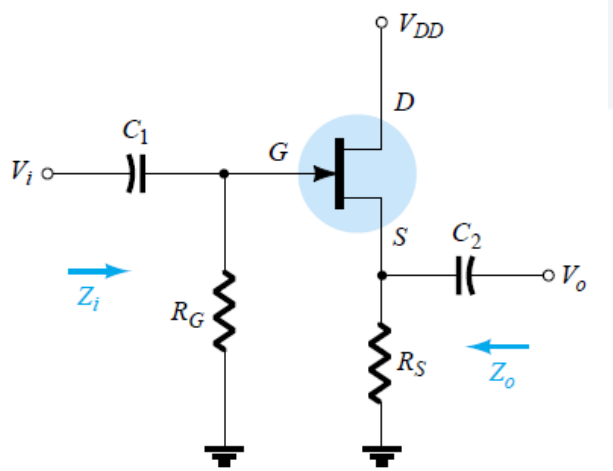
Input impedance: $Z_i = R_1 // R_2$

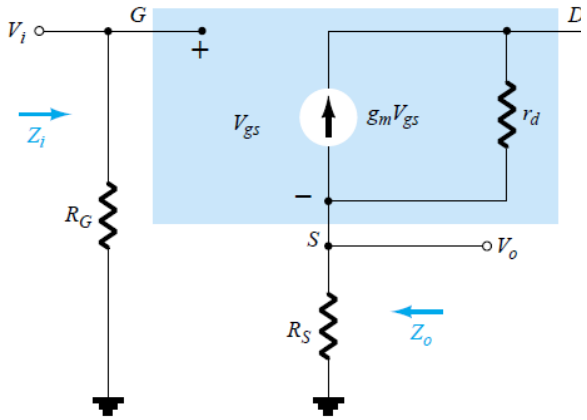
Output impedance: $Z_o = R_D \,||\, r_d \;,\; Z_o \cong R_D \Big|_{r_d \geq 10R_D}$

Voltage gain: $A_v = \dfrac{V_o}{V_i} = -g_m(r_d \,||\, R_D) \;\; A_v = \dfrac{V_o}{V_i} = -g_m R_D \Big|_{r_d \geq 10R_D}$

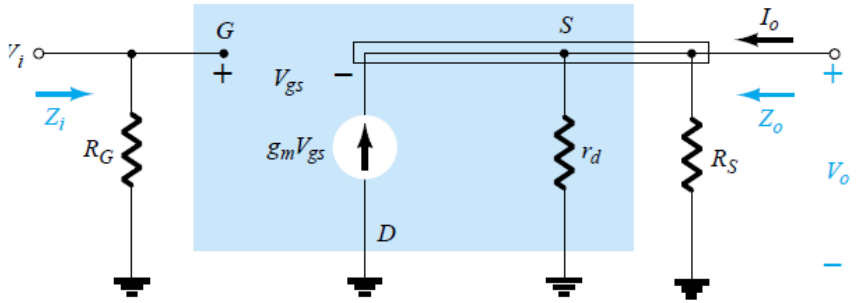
JFET CD , AC Configuration (Source Follower)

الدارة المكافئة لوصلة المصرف المشترك





الدارة المكافئة للتيار المتناوب



الدارة المكافئة لوصلة المصرف المشترك

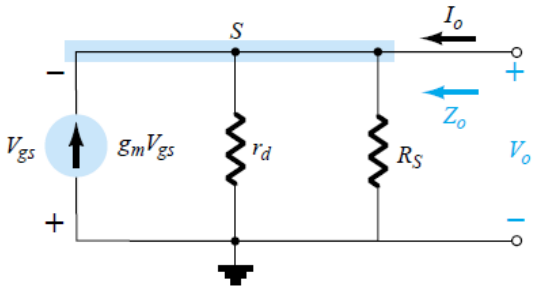
الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات

- لحساب ممانعة الدخل

Input impedance: $Z_i = R_G$

- لحساب ممانعة الخرج نلجأ الى دارة الخرج مع العلم أن الجهد V_{GS} على التوازي مع جهد الخرج V_O ($V_O=-V_{GS}$)

فتصبح دارة الخرج:



بتطبيق كيرشوف على عقدة الخرج:

$$I_O + g_m V_{GS} = I_{rd} + I_{Rs} = \frac{V_o}{r_d} + \frac{V_o}{R_S}$$

$$I_O = V_O\left[\frac{1}{r_d} + \frac{1}{R_S}\right] - g_m V_O = V_O\left[\frac{1}{r_d} + \frac{1}{R_S} - g_m\right]$$

$$Z_O = \frac{V_o}{I_O} = r_d \,//\, R_S \,//\, \frac{1}{g_m} \cong R_S \,//\, \frac{1}{g_m}\Big|_{r_d \geq 10R_S}$$

- لحساب التضخيم

$$V_i = V_{gs} + V_o$$

$$V_{gs} = V_i - V_o$$

$$V_o = g_m(V_i - V_o)(r_d \| R_S)$$

$$V_o = g_m V_i(r_d \| R_S) - g_m V_o(r_d \| R_S)$$

$$V_o[1 + g_m(r_d \| R_S)] = g_m V_i(r_d \| R_S)$$

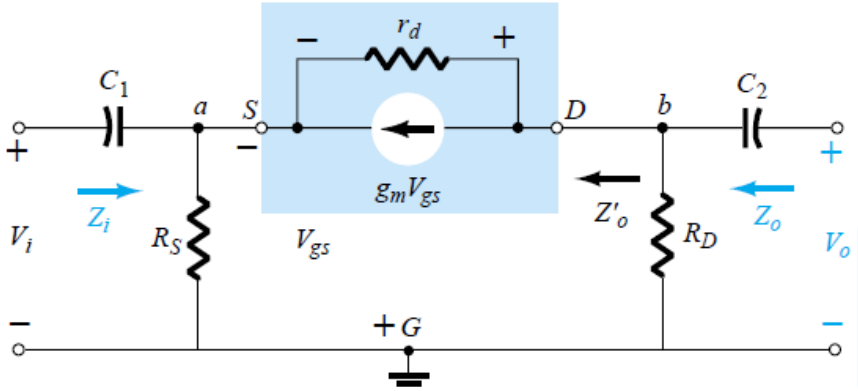
$$A_v = \frac{V_o}{V_i} = \frac{g_m(r_d \| R_S)}{1 + g_m(r_d \| R_S)}$$

$$A_v = \frac{V_o}{V_i} \cong \frac{g_m R_S}{1 + g_m R_S}$$

$r_d \geq 10R_S$

الدارة المكافئة لوصلة البوابة المشتركة

الدارة المكافئة الناتجة بعد قصر منابع الجهد المستمر كذلك السعات



- لحساب ممانعة الدخل

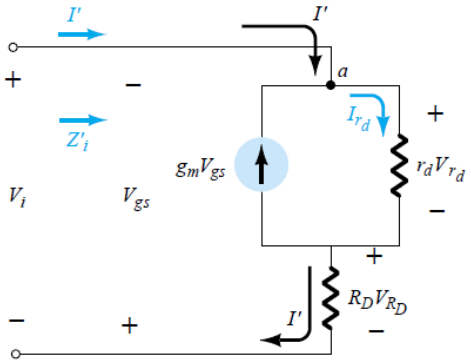
$$I' + g_m V_{gs} = I_{r_d}$$

$$Z'_i = \frac{V'}{I'} = \frac{r_d + R_D}{1 + g_m r_d}$$

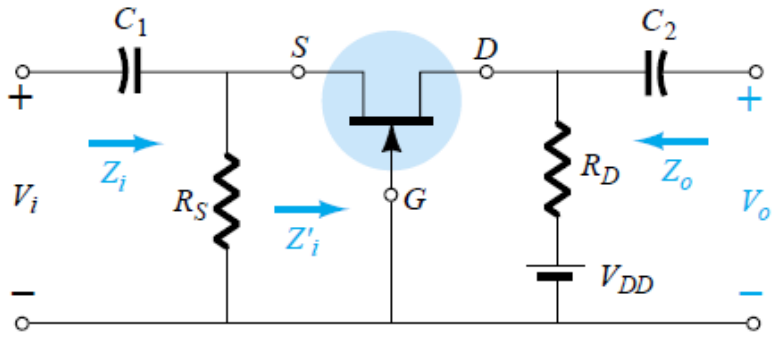
$$Z_i = R_S \| Z'_i$$

$$Z_i = R_S \left\| \left[\frac{r_d + R_D}{1 + g_m r_d} \right] \right.$$

$$Z_i \cong R_S \| 1/g_m \qquad r_d \geq 10R_D$$



JFET CG , Equivalent circuit



- لحساب ممانعة الخرج

$$Z_o = R_D \| r_d \qquad Z_o \cong R_D \qquad r_d \geq 10R_D$$

- لحساب الربح:

$$A_v = \frac{V_o}{V_i} = \frac{\left[g_m R_D + \frac{R_D}{r_d} \right]}{\left[1 + \frac{R_D}{r_d} \right]}$$

$$A_v = g_m R_D \qquad r_d \geq 10R_D$$

الترانزستورثنائي القطبية معزول البوابة

Isolate Gate bipolar Transistor (IGBT)

الترانزستور IGBT: هو ترانزستوريجمع بين مزايا الترانزستور ثنائي القطبية BJT وترانزستور تأثير المجال FET ويستخدم للاستعمالات الخاصة.

-- له ثلاث أطراف وهي Emitter و Collector مثل الترانزستور BJT و Gate مثل الترانزستورFET.

-- تياراته: $I_E = I_C$ Then $I_G = 0\,A$ *(مقاومة دخل عالية جدا)*

-- يتميز الترانزستورIGBT:

١- مقاومة دخل عالية مثل MOSFET وبذلك تيار البوابة معدوم.

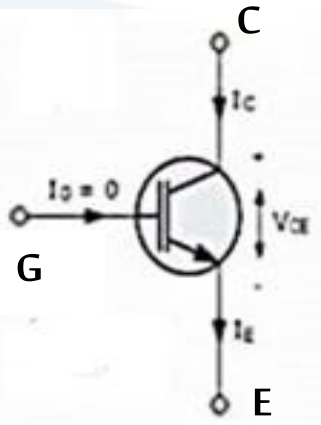
٢- يعتبر عنصر يتم التحكم بتياره عن طريق الجهد،

٣- يتميز بقدرة عالية على تحمل التيار مثل الترانزستور BJT وقدرة تكبير ممتازة دون حدوث تشوهات.

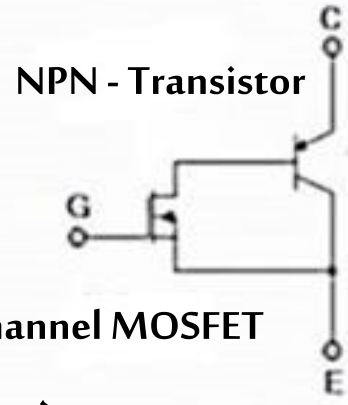
٤- يعمل في عند الترددات العالية.

٥- يتحمل الترانزستور IGBT جهودا عالية جدا، ومقاومته أثناء الحالة ON صغيرة جدا.

Symbol الرمز



Equivalent Circuit الدارة المكافئة



تطبيقات ترانزستور IGBT

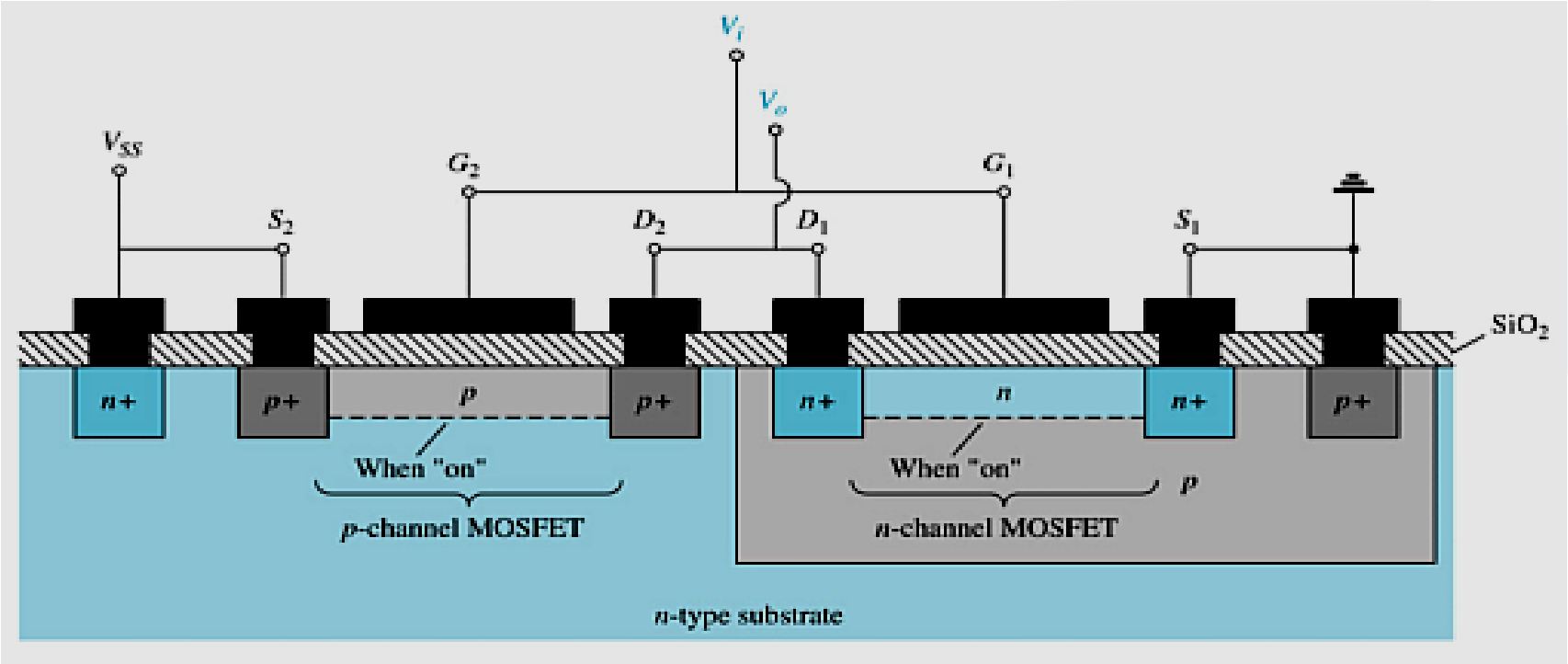
تطبيقاته كثيرة وخاصة في مجال الكترونيات الطاقة: Power Electronics, E.g, Power supply Inverters, USP.

التحكم في المحركات single phase ,3-phase

ملاحظة: يتم التحكم في الترانزستور IGBT بسهولة أكثر من الترانزستور BJT بحيث أنه يتحول إلى الحالة ON في حالة تطبيق جهد على البوابة ويتحول إلى الحالة OFF عند غياب الجهد عن البوابة أو يكون مساويا للصفر، .

CMOS Devices

CMOS (complementary MOSFET) uses a *p*-channel and *n*-channel MOSFET on the same substrate.

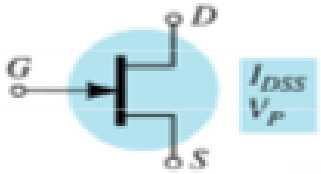


Advantages

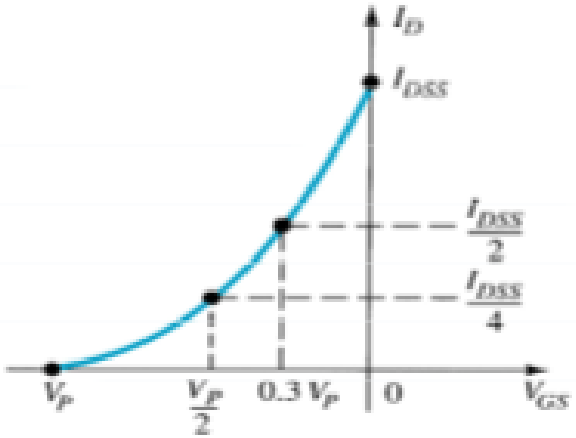
- Useful in logic circuit designs
- Higher input impedance
- Faster switching speeds
- Lower operating power levels

Summary Table

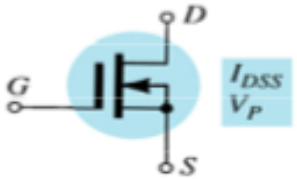
$I_G = 0\ A,\ I_D = I_S$



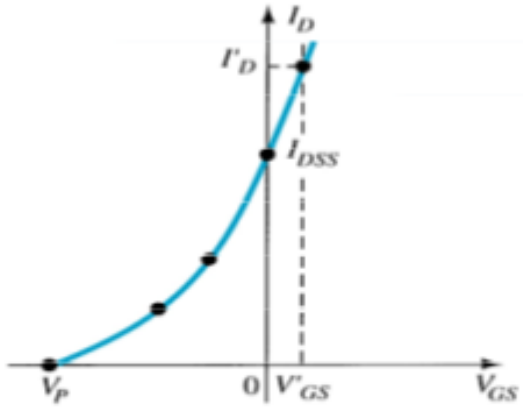
$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$



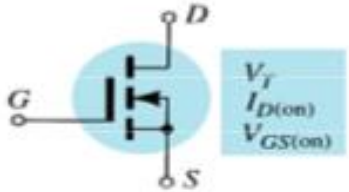
$I_G = 0\ A,\ I_D = I_S$



$$I_D = I_{DSS}\left(1 - \frac{V_{GS}}{V_P}\right)^2$$

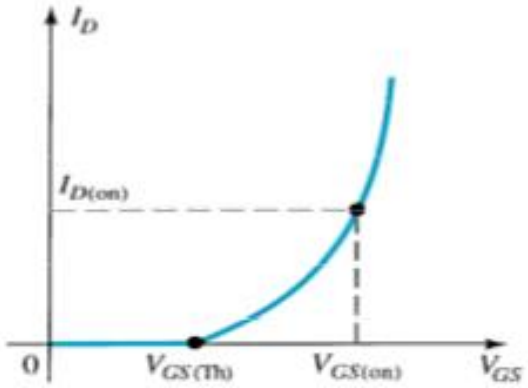


$I_G = 0\ A,\ I_D = I_S$



$$I_D = k\,(\ _{GS} - V_{GS(Th)})^2$$

$$k = \frac{I_{D(on)}}{(V_{GS(on)} - V_{GS(Th)})^2}$$



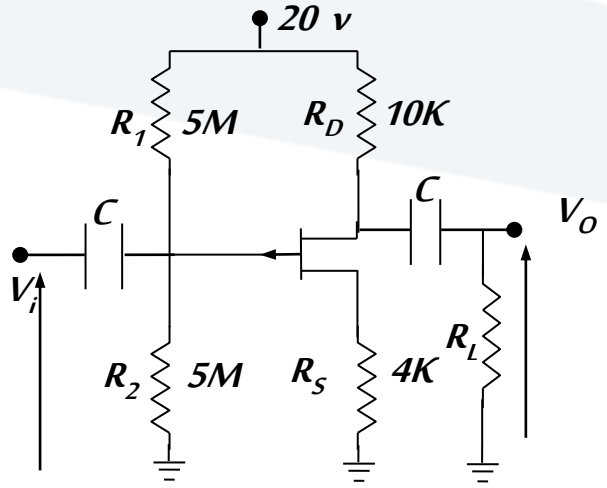
مسألة ١ :

في الدارة المبينة جانبا، معاملات الترانزستور هي: $I_{DSS}=6\ mA,\ V_{GS}=2v$

١ . حدد نوع الترانزستور ونوع الوصلة.

٢- ارسم الدارة المكافئة المستمرة واحسب كل من I_G و I_D و I_S و V_{DS} و قيمة V_P حتى يعمل الترانزستور في المنطقة الفعالة.

٣. ارسم الدارة المكافئة المتناوبة بعد وصل مكثف على التفرع مع المقاومة R_S وحدد كلا من Z_O و Z_i.

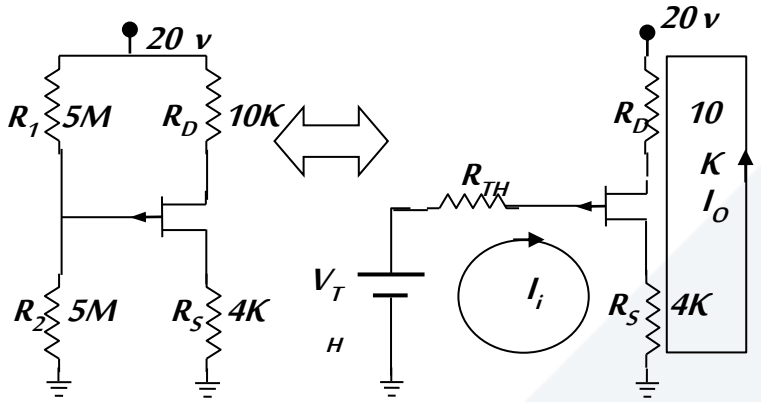


حل مسألة الترانزستور الحقلي:

١- ترانزستور تأثير الحقل ذو القناة p المحرضة بوصلة منبع مشترك JFET, p-channel .

٢- الدارة المكافئة المستمرة، وجود مقسم كمون بالنتيجة نرسم ونحسب مكافئ ثفنين

$$R_{TH} = \frac{R_1 R_2}{R_1+R_2} = \frac{1}{2}R_1 = 25\ M\Omega \qquad V_{TH} = \frac{V_{DD}\ R_2}{R_1+R_2} = \frac{1}{2}20 = 10\ v$$



من حلقة الدخل ومع ملاحظة أن $I_G=0$ و أن $I_D=I_S$ نجد:

$$V_{th} - V_{GS} - I_G R_{th} - I_S R_S = 0 \Rightarrow V_{th} - V_{GS} = I_S R_S = I_D R_S = V_S$$

$$\Rightarrow I_D = \frac{V_{th} - V_{GS}}{R_S} = \frac{10-2}{4\times 10^3} = 2m$$

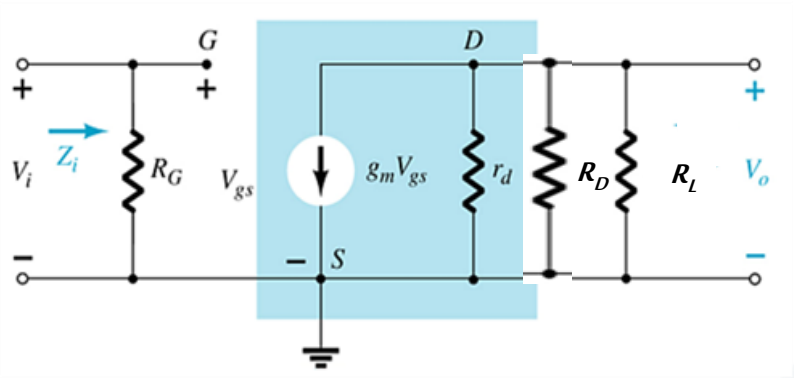
إذا: $V_S = I_D R_S = 2*4 = 8v$

تابع حل المسألة:

لحساب V_P نكتب معادلة التيار المار في الترانزستور ونوجد علاقة جهد الاختناق ثم نحسبه:

$$I_D = I_{DSS}(1-\frac{V_{GS}}{V_P})^2 => \frac{I_D}{I_{DSS}} = (1-\frac{2}{V_P})^2 = \frac{1}{3} => \frac{2}{V_P} = 1 \pm \sqrt{\frac{1}{3}}$$

$$=> V_P = \frac{2}{1\pm\sqrt{\frac{1}{3}}} => V_{P1} \cong 1.27\ v\ or\ V_{P2} = 4.73\ v$$

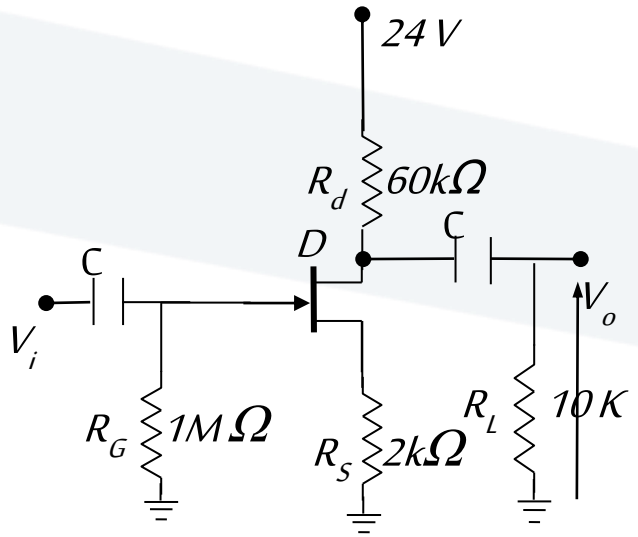


قيمة جهد الاختناق التي تجعل من الترانزستور يعمل في المنطقة الفعالة هي $V_{P2}=4,7v$ لأن شرط التواجد في المنطقة الفعالة $V_P > V_{GS} > 0$ محقق. لحساب الجهد V_{DS} من حلقة الخرج نكتب

$$-V_{DS} = I_D(R_D+R_S) => V_{DS} = V_{DD} - I_D(R_D+R_S) = 20 - 2(10+4) = -8\ v$$

٥- تصبح الدارة المكافئة المختصرة بالشكل التالي:

بالنتيجة من الدارة: $Z_O=R_D//r_d$ و قيمة ممانعة الدخل $Z_i=R_{th}=R_1//R_2$

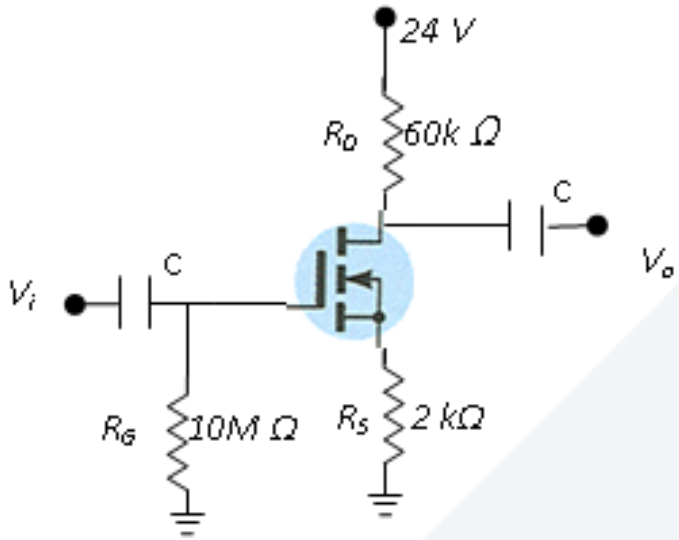


مسأله: في الدارة المبينة لدينا:الديود مثالي $V_D=9\,v$ $I_{DSS}=1mA, \mu=30$

١ .حدد نوع الترانزستوروارسم الدارة المكافئة المستمرة.

٢.احسب التيار I_GوI_D و I_S و V_{GS} وV_{DS} واحسب V_p ثم حدد منطقة العمل، وارسم خط الحمولة الساكن ثم احسب قيم كلّ من r_d و $g_{,m}$.

٤. ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع مع مقاومة المنبع ثم اكتب علاقة كل من Z_i & Z_O.



مسأله: في الدارة المبينة لدينا : $\mu=30$, $V_D=9\,v$ $K=0.3A/v^2$,

أ. حدد نوع الترانزستور وارسم الدارة المكافئة المستمرة.

ب. احسب التيار I_GوI_D و V_S و V_{GS} و V_{DS} واحسب V_T ثم حدد منطقة العمل ثم حدد معادلة خط الحمولة الساكن.

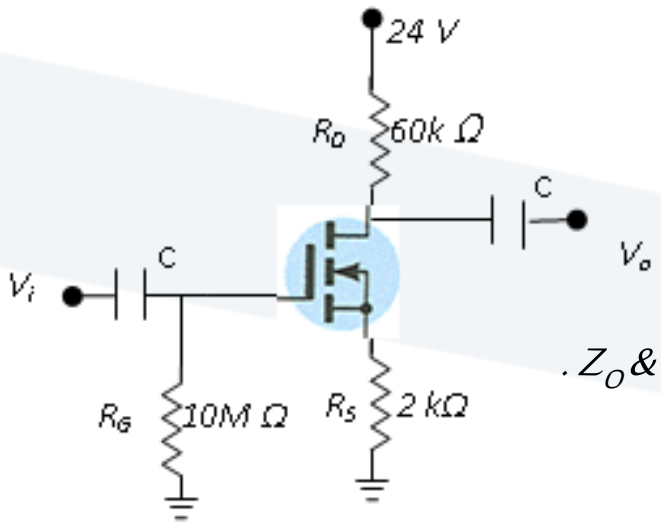
ج. ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع مع مقاومة المنبع ثم حدد كل من A_V & Z_i & Z_O .

مسأله: في الدارة المبينة لدينا : $\mu=30$, $V_D=9\,v$ $K=0.3A/v^2$,

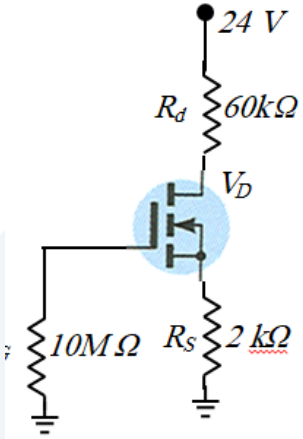
أ. حدد نوع الترانزستور وارسم الدارة المكافئة المستمرة.

ب. احسب التيار I_G وI_D و V_S و V_{GS} و V_{DS} واحسب V_T ثم حدد منطقة العمل ثم حدد معادلة خط الحمولة الساكن.

ج. ارسم الدارة المكافئة المتناوبة للإشارات الصغيرة بعد وصل مكثف على التفرع مع مقاومة المنبع ثم حدد كل من A_V & Z_i & Z_O .



2 – ترانزستور تأثير الحقل الإغنائي ذو القناة n المحرضة E-Mosfet, n channel تصبح الدارة المكافئة المستمرة بالشكل المبين جانباً.



2– من حلقة الدخل نجد أن $I_G=0$ ➔ $V_G= I_G R_G=0$

لحساب تيار المصرف عن طريق العلاقة:

$V_{DD} - V_D = I_D R_d \Rightarrow I_D = (V_{DD} - V_D)/R_d = (24 - 9)/60 = 0.25$ mA

لحساب جهود كل من المصرف والمنبع ومع ملاحظة أن $I_D=I_S$ عن طريق:

- $V_S = I_S R_S \Rightarrow V_S = 0.25\ 10^{-3} * 2\ 10^3 = 0.5$ v
- $V_{GS} = V_G - V_S = 0 - 0.5 = -0.5$ v
- $V_{DS} = V_D - V_S = 9 - 0.5 = 8.5$ v

لحساب V_T من المعادلة العامة للترانزستور وفق

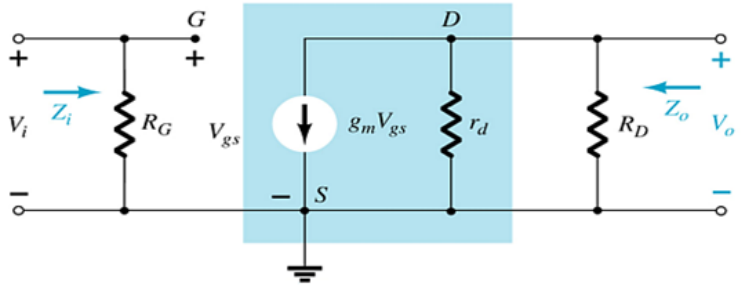
$$I_D = K(V_{GS} - V_T)^2 \Rightarrow 0.25 = 0.3(0,5 - V_T)^2$$
$$\Rightarrow \pm 0.913 = 0,5 - V_T$$
$$\Rightarrow V_T = 0.5 - 0,913 = |-0,413\ v| < |V_{GS}|$$
$$\Rightarrow V_T = 0.5 + 0,913 = |1,413\ v| > |V_{GS}|$$

الحل المقبول هو الاول والترانزستور يعمل في المنطقة الفعالة لأن $V_{GS}>V_T>0$.

ولتحديد معادلة خط الحمولة نأخذ حلقة الخرج الحاوية على المنبع والمصرف وجهد التغذية وفق المعادلة:

$$V_{DD} - V_{DS} = I_D(R_D + R_S) \Rightarrow V_{DS} = V_{DD} - I_D(R_D + R_S)$$
$$V_{DS} = 24 - I_D \times 62$$

4- رسم الدارة المكافئة المتناوبة للإشارات الصغيرة



$$Z_i = R_G$$

$$Z_o = R_D || r_d \,,\ Z_o \cong R_D \Big|_{r_d \geq 10 R_D}$$

ثم احسب تضخيم الجهد