جامعة المنارة
كلية الهندسة
هندسة معلوماتية

الدارات الرقمية

Digital Circuits CECC323

مدرسة المقرر

د. بشرى علي معلا

CHAPTER 6

الدارات المنطقية الترابطية (يتبع)
(Combinational Logic Circuits)

✓الغاية من المحاضرة السادسة :

✓التعرف على الدارات المنطقية الترابطية:

- دارة المقارن (Comparator)
- دارة فاك الترميز (decoder)

دارة المقارن Digital Comparator (1/2)

- هي دارة تقوم بالمقارنة بين عددين ثنائيين من حيث حالة : أكبر أو أصغر أو تساوي

- الرمز المنطقي :

- جدول الحقيقة:

A	B	X(A=B)	Y(A<B)	Z(A>B)
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

دارة المقارن Digital Comparator (2/2)

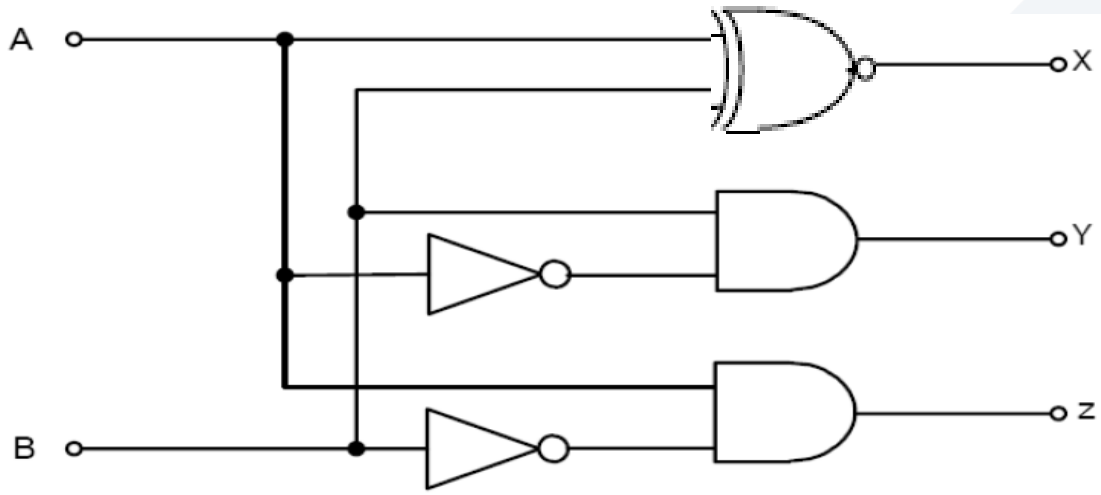
- المعادلات:

$$X = \overline{A}\,\overline{B} + AB = \overline{A \oplus B}$$

$$Y = \overline{A}B$$

$$Z = A\overline{B}$$

- الدارة المنطقية:



فاك الترميز(Decoder)(1/2)

- هو دارة منطقية لها عدة أطراف خرج (output lines)
- يكون **واحد فقط** من أطراف الخرج **فعالاً (active)** أي تظهر عليه قيمة 1 بينما بقية الأطراف تكون غير فعالة أي تظهر عليها قيمة 0 .
- اختيار طرف الخرج الفعال يحدد بواسطة أطراف الدخل والتي تسمى أطراف العنوان (Address Lines)
- لكل طرف من أطراف الخرج عنوان فريد يميزه (address)
- العنوان هو : سلسلة معينة من الأصفار و الواحدات عندما توضع على أطراف العنوان ينشط الخرج المقابل لذلك العنوان

فاك الترميز(Decoder)(2/2)

- تستخدم دارات فاك الترميز بشكل أساسي في دارات الذاكرة بمختلف أنواعها:

✓ **للوصول إلى موقع معين من مو اقع الذاكرة** حسب عنوانه حيث:

لكل موقع من مواقع الذاكرة عنوان خاص به و للوصول إلى ذلك الموقع يوضع عنوانه على أطراف فاك الترميز و ينشط طرف الخرج المقابل لهذا الموقع و يقوم بفتح عمليات القراءة و الكتابة في الذاكرة.

أي مهمة فاك الترميز الربط بين مواقع الذاكرة و عناوينها.

المخطط العام لفاك الترميز

$$m = 2^n$$

فقط أحد المخارج عال (فعال=1)من أجل كل دخل

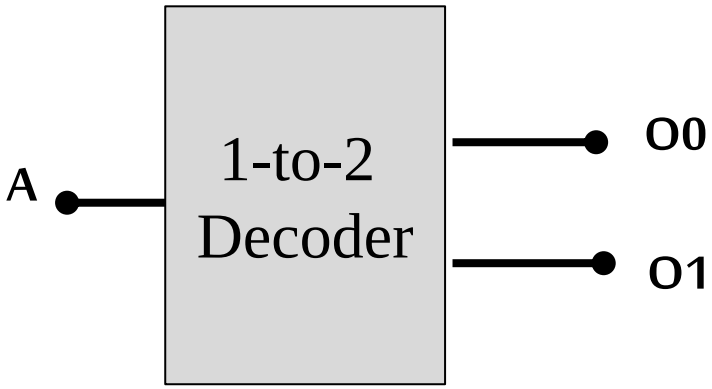
أنواع فاك الترميز(Decoder)

- **فاك الترميز (Active-Low output) :**
  - ✓أحد المخارج سيكون low و البقية ستكون high
  - ✓ينفذ فاك الترميز بالكامل باستخدام بوابات NANDو عواكس
  - ✓مثال: Decoder 74138
- **فاك الترميز (Active-High output) :**
  - ✓أحد المخارج سيكون high و البقية ستكون low
  - ✓ينفذ فاك الترميز بالكامل باستخدام بوابات ANDو عواكس
  - ✓مثال: Decoder 74139

فاك الترميز من n إلى m خط (1/3)
(n-to-m Lines Decoder)

➢ مثال (1) :

➢ من أجل n=1 و m=2 يكون لدينا فاك ترميز 1-to-2 Decoder



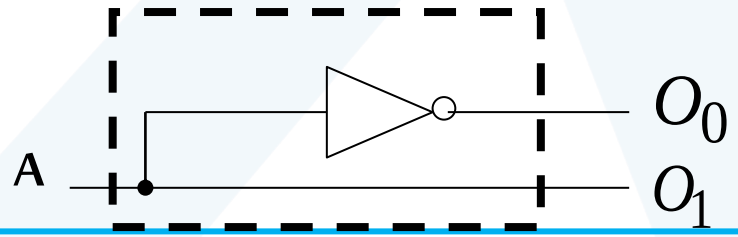
➢ جدول الحقيقة:

A	O1	O0
0	0	1
1	1	0

➢ التعابير المنطقية:

$$O_1 = A \qquad O_0 = \overline{A}$$

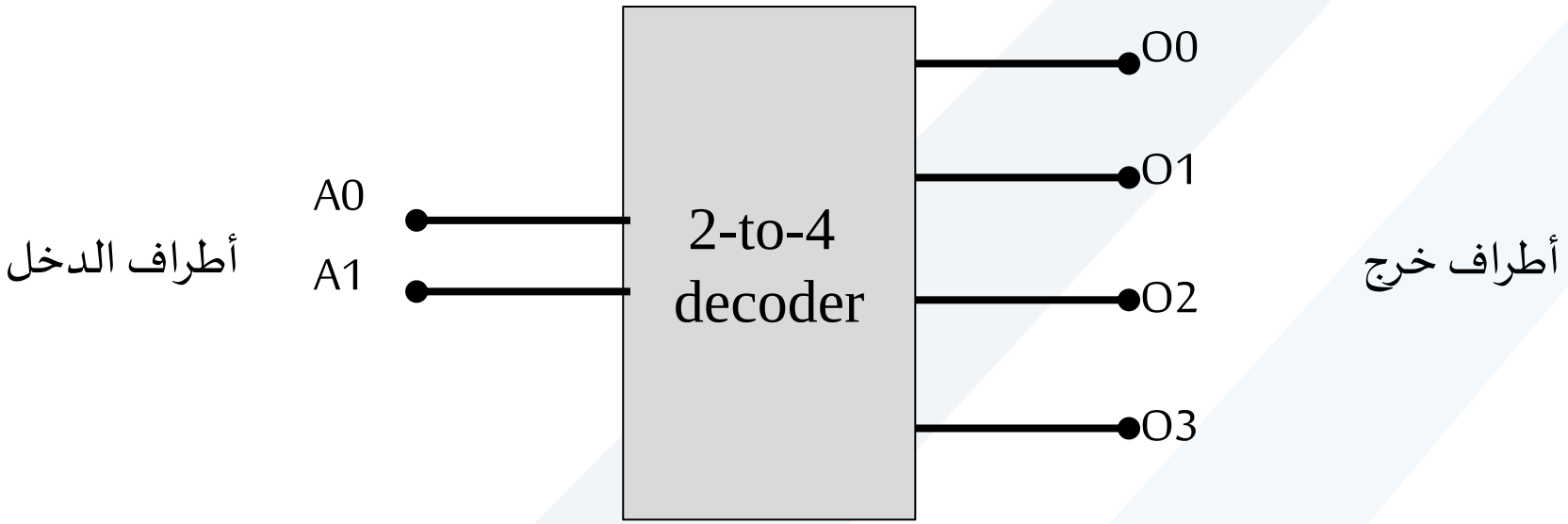
➢ الدارة المنطقية:



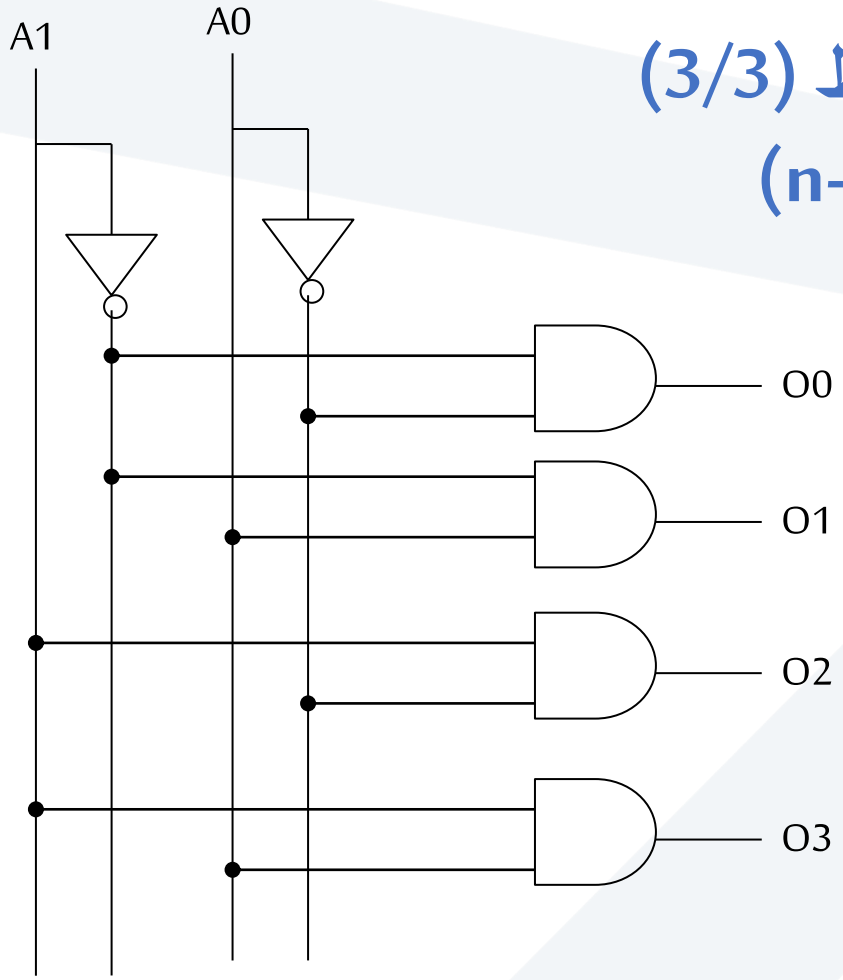
فاك الترميز من n إلى m خط (2/3)
(n-to-m lines decoder)

➢ مثال (2) :

من أجل n=2 و m=4 يكون لدينا فاك ترميز 2-to-4 decoder



فاك الترميز من n إلى m خط (3/3)
(n-to-m lines decoder)



الدارة المنطقية لفاك الترميز 2-to-4 Decoder

جدول الحقيقة:

A1	A0	O3	O2	O1	O0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

باستخدام مجموع الحدود الصغرى:

$$O_0 = \overline{A_1}\,\overline{A_0} \qquad O_1 = \overline{A_1}A_0$$

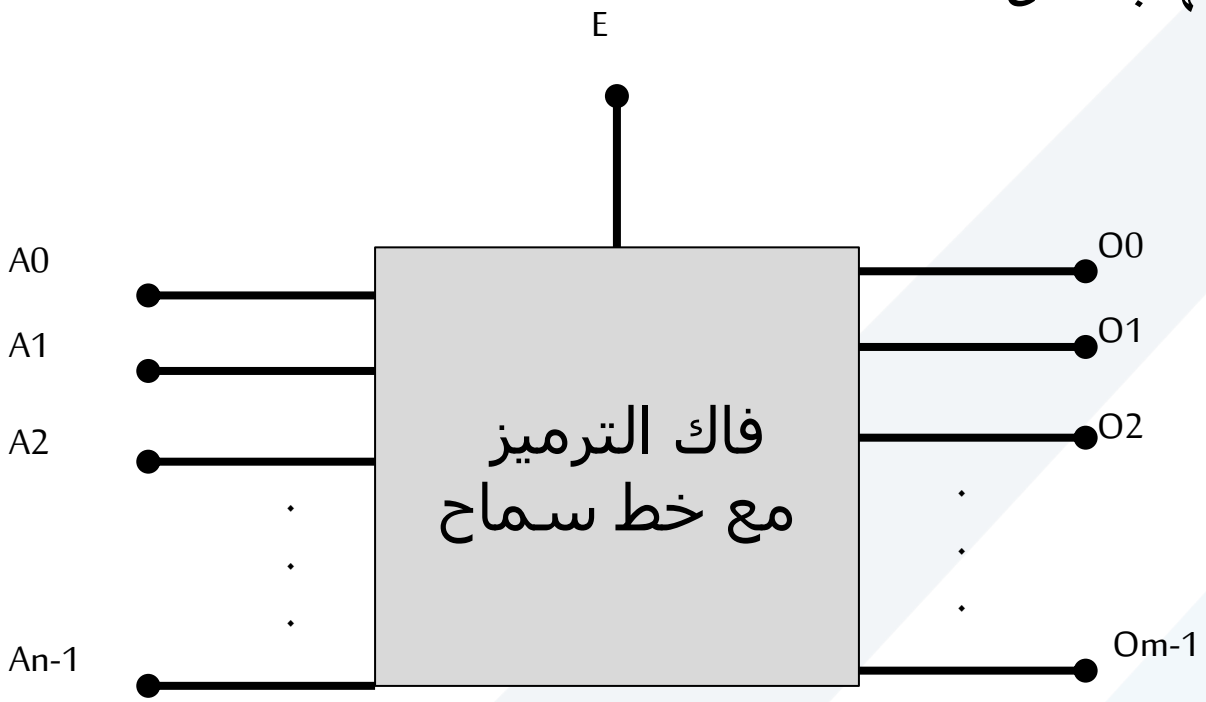
$$O_2 = A_1\overline{A_0} \qquad O_3 = A_1A_0$$

فاك الترميز(decoder) مع خط السماح (1/5)

➢ **خط السماح (Enable):**

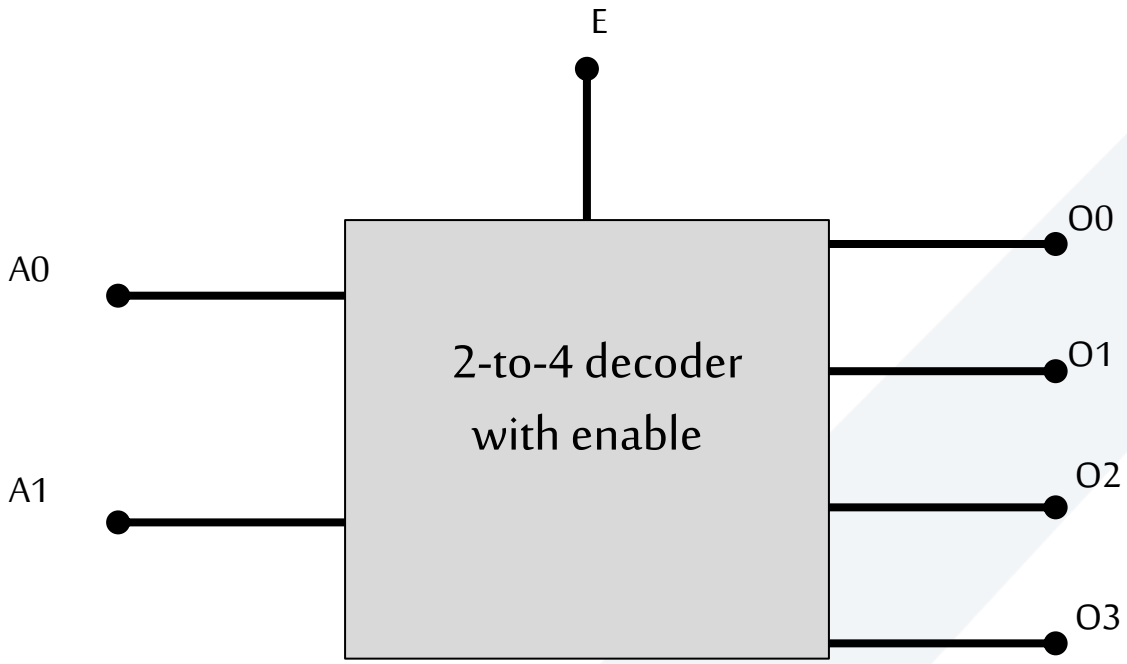
هو خط تحكم يمكن بواسطته إبطال عمل الدارة أو السماح لها بالعمل كالمعتاد.

➢ **المخطط العام لفاك الترميز مع خط السماح (Enable):**



فاك الترميز(decoder) مع خط السماح (2/5)

➢ مثال (1): لدينا فاك ترميز مع خط السماح 2-to-4 decoder with enable



➢ E=0 الدارة لا تعمل=> جميع أطراف الخرج غير نشطة

➢ E=1 الدارة تعمل كالمعتاد

فاك الترميز(decoder) مع خط السماح (3/5)

➢ **مثال (1):** لدينا فاك ترميز مع خط السماح 2-to-4 decoder with enable

➢ جدول الحقيقة:

E	A1	A0	O3	O2	O1	O0
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	0	0	0
0	1	1	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

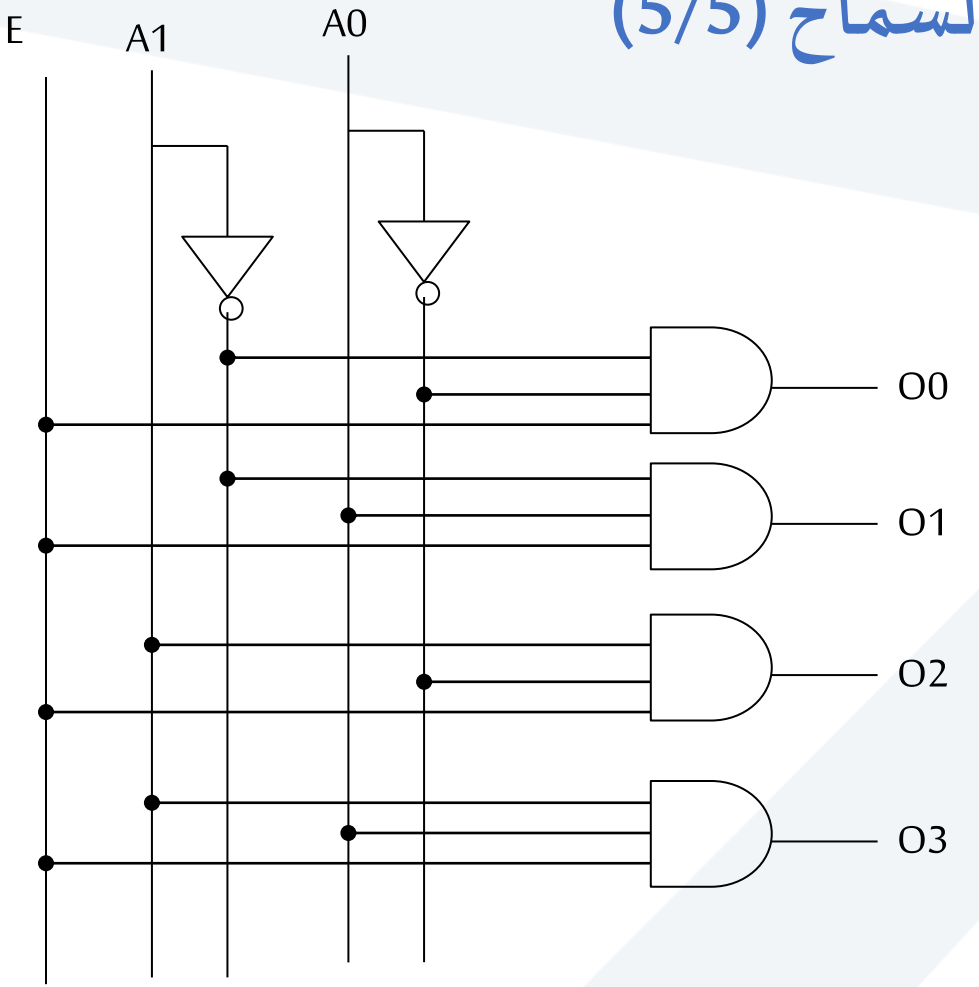
فاك الترميز(decoder) مع خط السماح (4/5)

➢ **مثال (1):** لدينا فاك ترميز مع خط السماح 2-to-4 decoder with enable

➢ بملاحظة جدول الحقيقة يمكن كتابته كما يلي:

E	A1	A0	O3	O2	O1	O0
0	X	X	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

فاك الترميز(decoder) مع خط السماح (5/5)



➢ **مثال (1):** لدينا فاك ترميز مع خط السماح 2-to-4 decoder with enable

➢ باستخدام مجموع الحدود الصغرى نكتب التعابير المنطقية:

$$O_0 = E\overline{A_1}\,\overline{A_0}$$

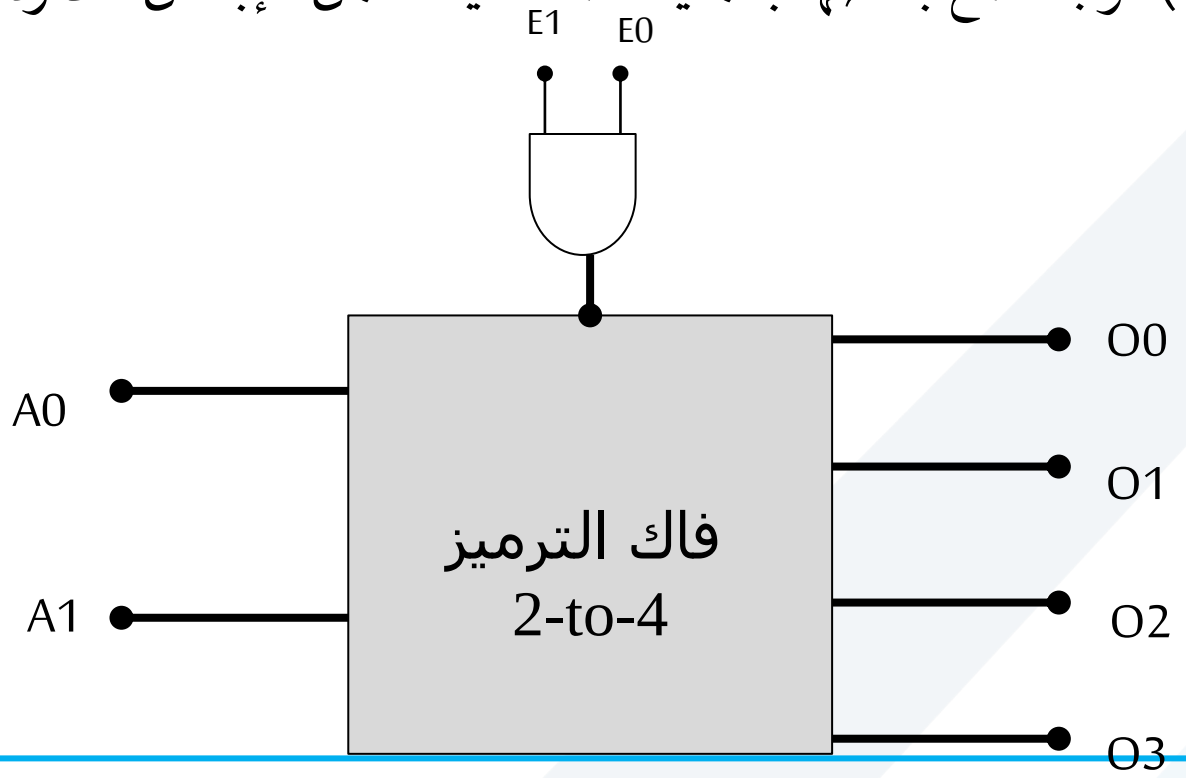
$$O_1 = E\overline{A_1}A_0$$

$$O_2 = EA_1\overline{A_0}$$

$$O_3 = EA_1A_0$$

فاك الترميز(decoder) مع خطوط سماح متعددة

- يمكن أن يكون في الدارة أكثر من خط سماح (Multiple Enable) ترتبط مع بعضها بعمليات منطقية تعمل لإبطال الدارة أو السماح لها بالعمل.



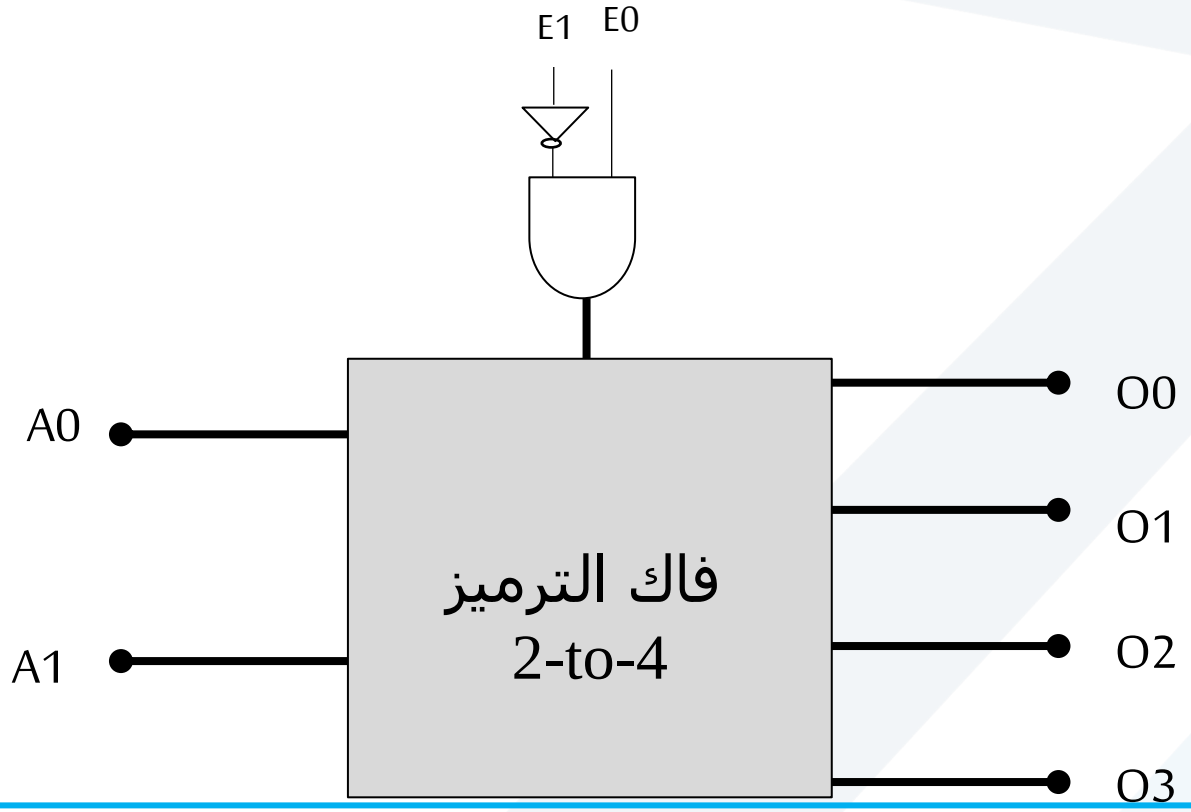
- مثلاً: نلاحظ أن خطي السماح مرتبطين ببوابة AND فشرط عمل الدارة هو:

$$\overline{E_1}E_0 = 1$$

- أي: $E_0 = 1, E_1 = 0$

فاك الترميز(decoder) مع خطوط سماح متعددة

➢ **مثال :** ارسم المخطط المنطقي و اكتب جدول الحقيقة و من ثم ارسم الدارة المنطقية لفاك ترميز 2 إلى 4 مع خطي سماح (2-to-4 decoder with two Enables)



فاك الترميز(decoder) مع خطوط سماح متعددة

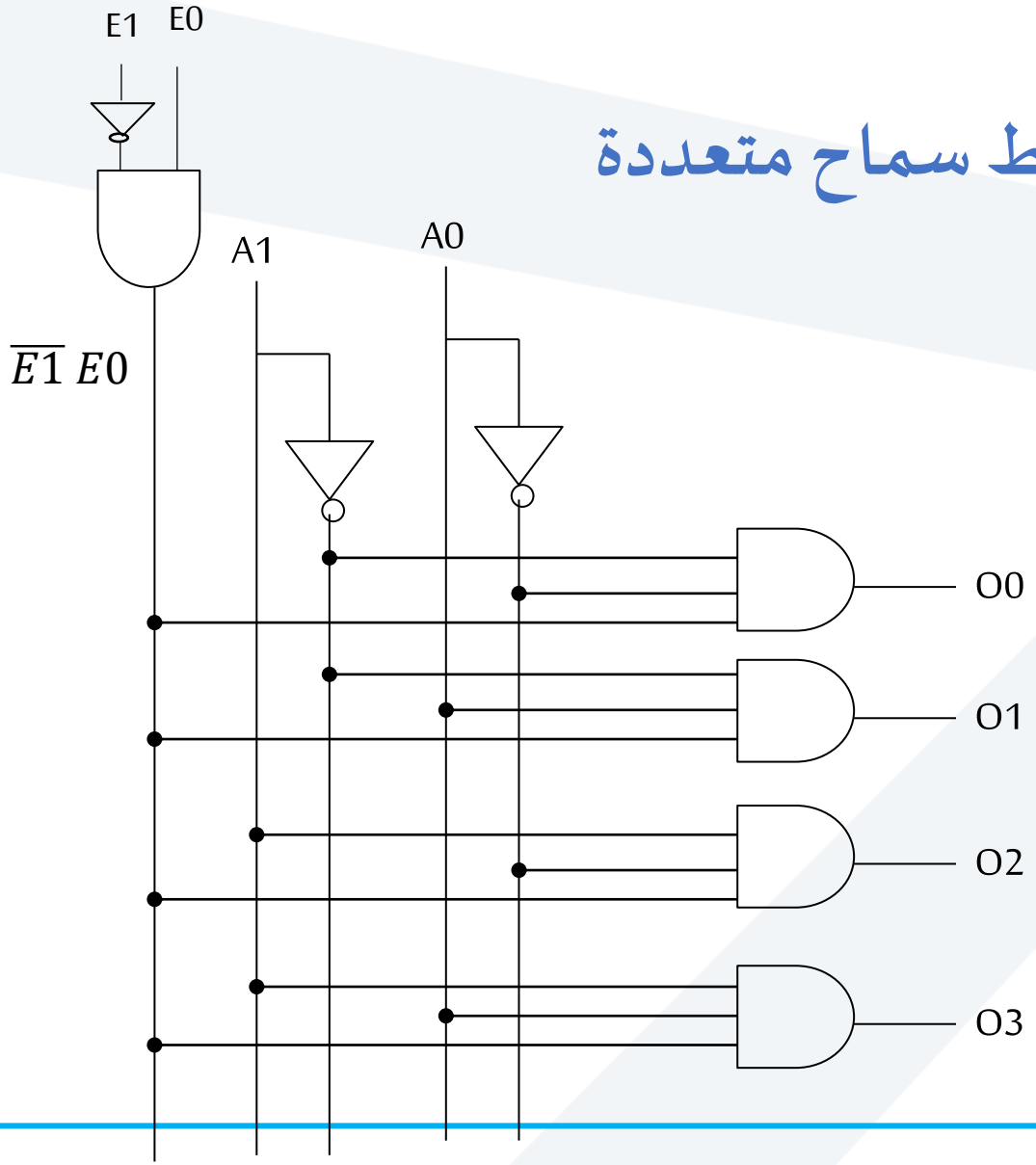
➢ جدول الحقيقة:

E1	E0	A1	A0	O3	O2	O1	O0
0	0	X	X	0	0	0	0
0	1	0	0	0	0	0	1
0	1	0	1	0	0	1	0
0	1	1	0	0	1	0	0
0	1	1	1	1	0	0	0
1	0	X	X	0	0	0	0
1	1	X	X	0	0	0	0

➢ باستخدام مجموع الحدود الصغرى نكتب التعابير المنطقية:

$$O0 = \overline{E1}\ E0\ \overline{A1}\ \overline{A0} \qquad O1 = \overline{E1}\ E0\ \overline{A1}\ A0 \qquad O2 = \overline{E1}\ E0\ A1\overline{A0} \qquad O3 = \overline{E1}\ E0\ A1A0$$

فاك الترميز(decoder) مع خطوط سماح متعددة



فاك الترميزمع خطوط سماح متعددة وجهد فعال منخفض

مثال : 74138 (3to 8 decoder with 3 Enables and active Low outputs)

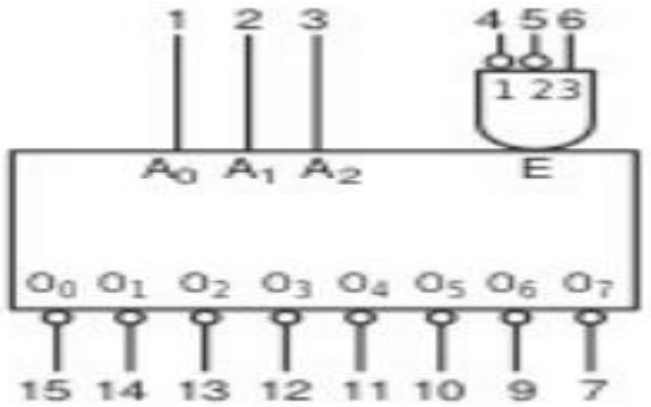
PIN NAMES

$A_0 - A_2$	Address Inputs
$\overline{E}_1, \overline{E}_2$	Enable (Active LOW) Inputs
E_3	Enable (Active HIGH) Input
$\overline{O}_0 - \overline{O}_7$	Active LOW Outputs

LOADING (Note a)

HIGH	LOW
0.5 U.L.	0.25 U.L.
0.5 U.L.	0.25 U.L.
0.5 U.L.	0.25 U.L.
10 U.L.	5 U.L.

LOGIC SYMBOL



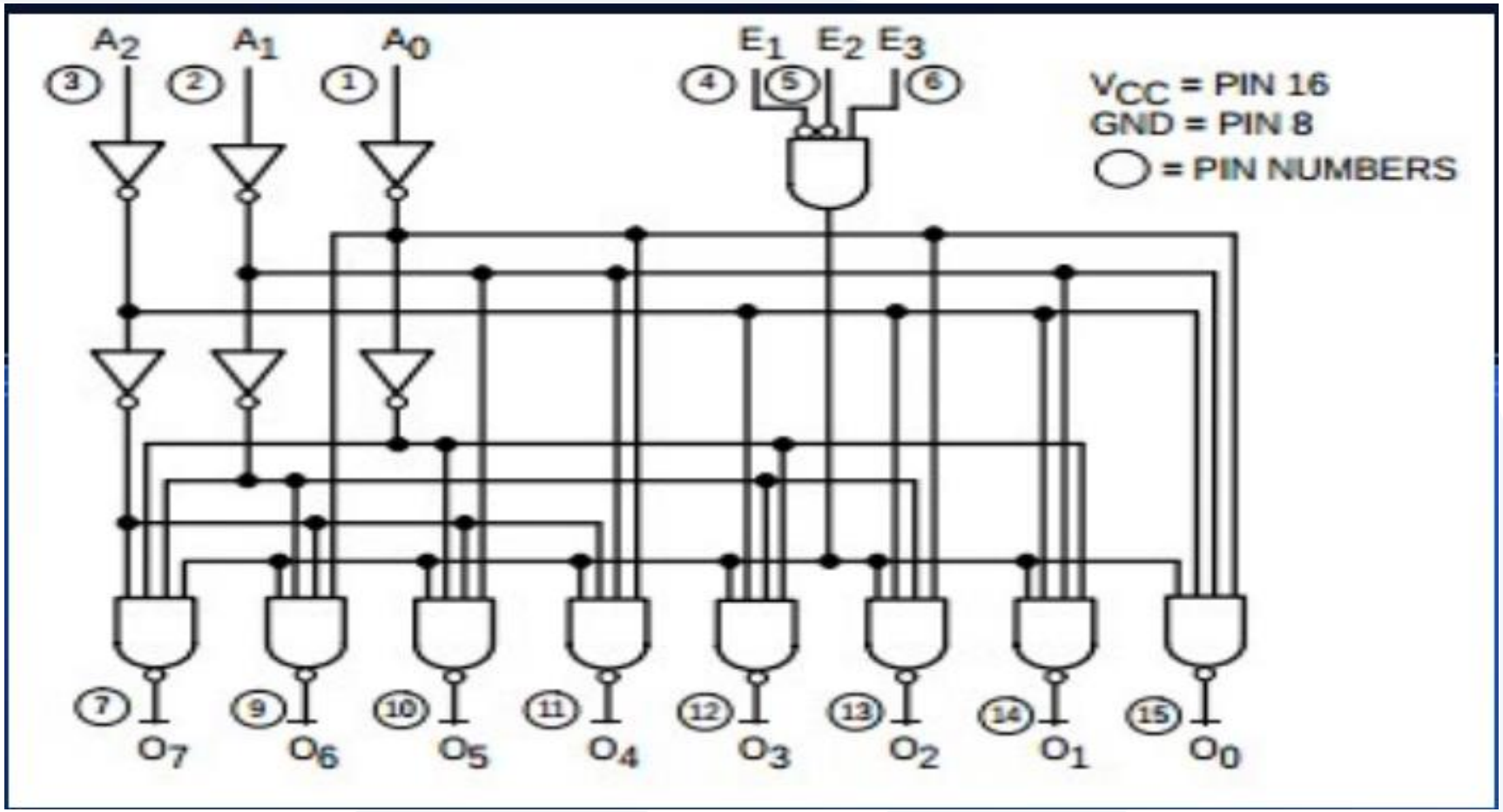
V_{CC} = PIN 16
GND = PIN 8

جدول الحقيقة لـ 74138

E3	E2	E1	A2	A1	A0	O7	O6	O5	O4	O3	O2	O1	O0
X	X	1	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1	**0**
1	0	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	0	0	1	1	1	0	1	1	1	1
1	0	0	1	0	1	1	1	0	1	1	1	1	1
1	0	0	1	1	0	1	0	1	1	1	1	1	1
1	0	0	1	1	1	0	1	1	1	1	1	1	1

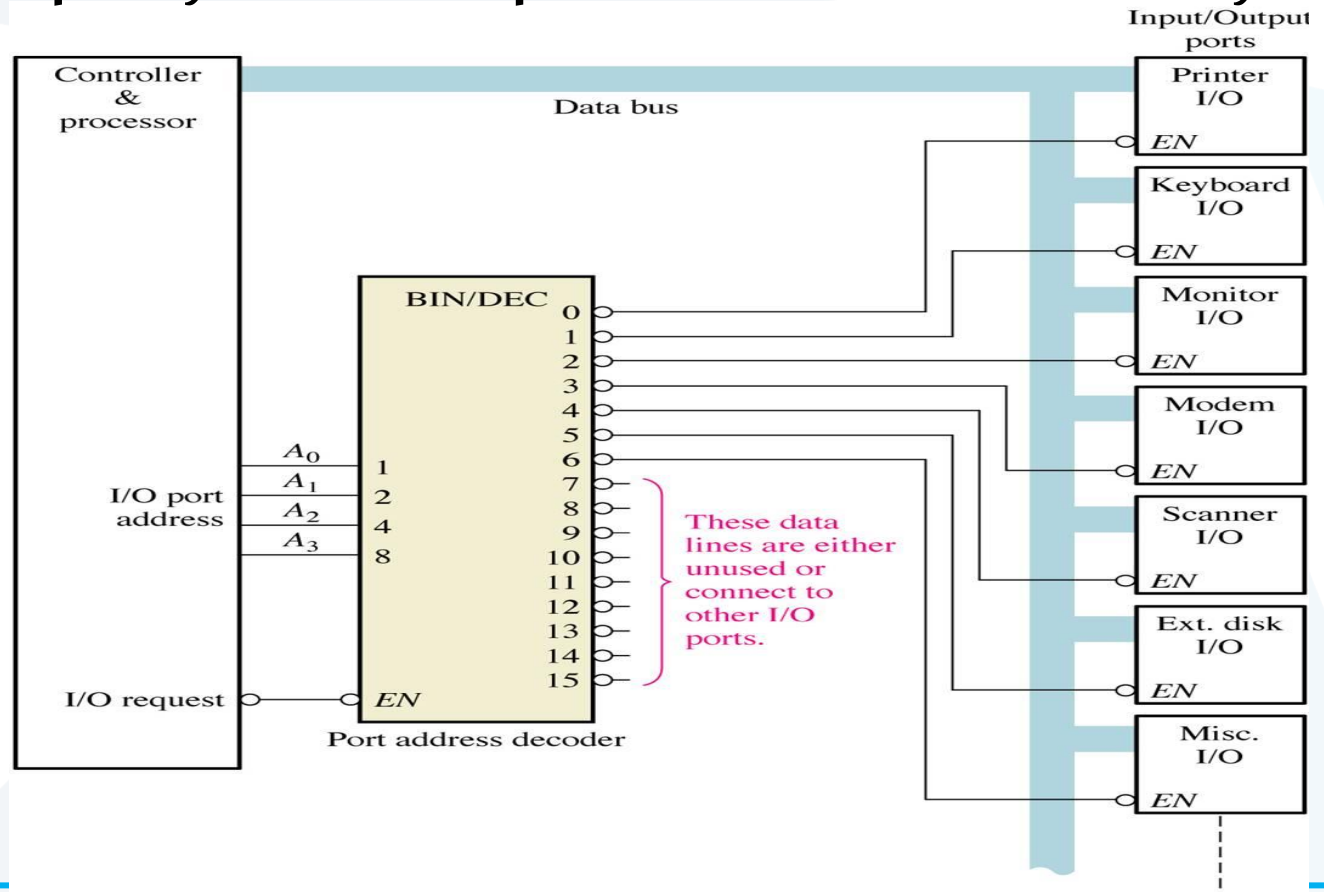
فاك الترميز مع خطوط سماح متعددة وجهد فعال منخفض

الدارة المنطقية لـ 74138



مثال عن فاك الترميز(decoder)

A simplified computer I/O port system with a port address decoder with only four address lines shown.



ربط دارات فاك الترميز

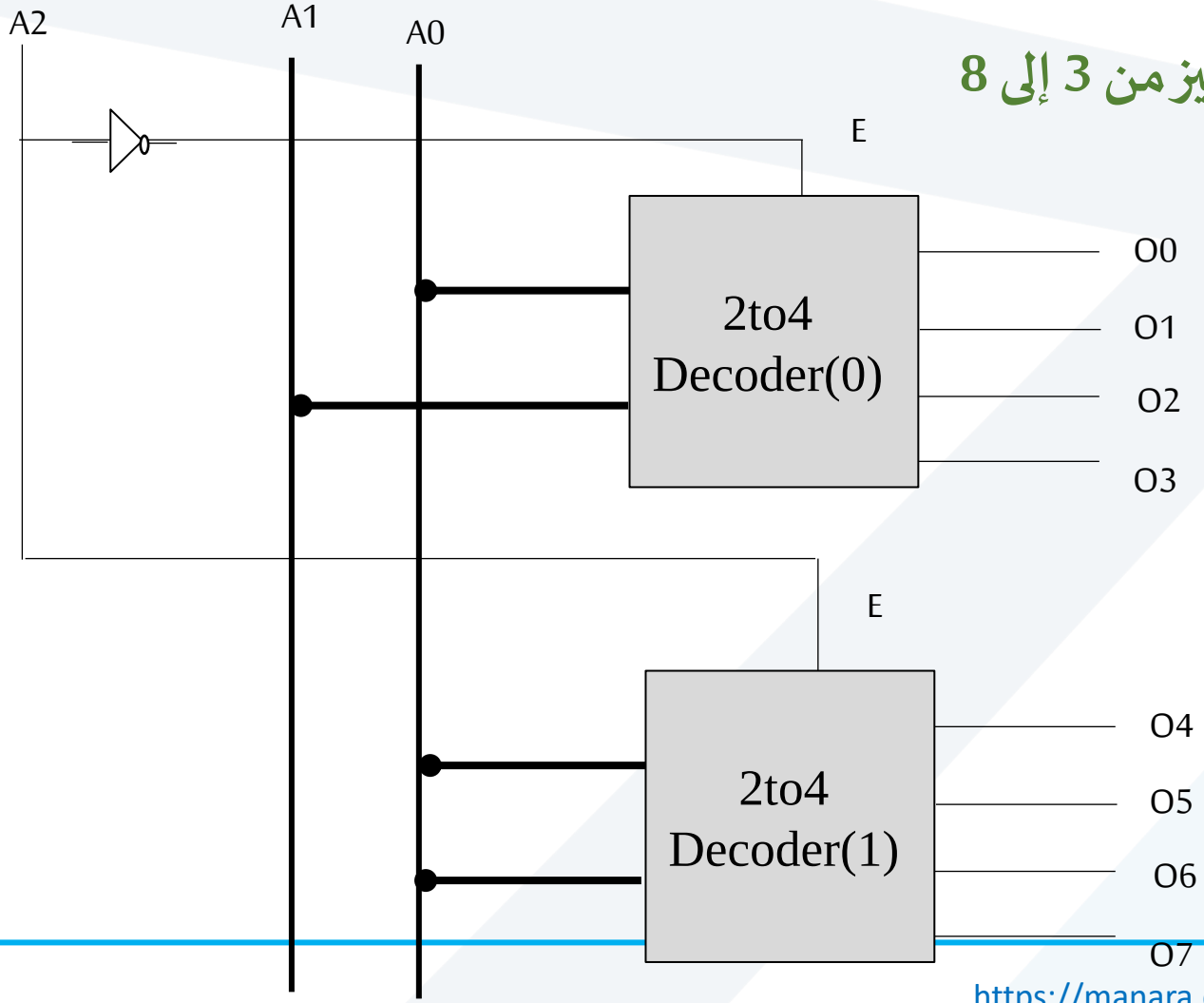
يمكن ربط عدد من الوحدات الصغيرة من دارات فاك الترميز لبناء وحدة كبيرة .

مثال: ربط وحدتي فاك ترميز من نوع 2 إلى 4 لبناء ترميز من 3 إلى 8

A2	A1	A0	O7	O6	O5	O4	O3	O2	O1	O0	
0	0	0	0	0	0	0	0	0	0	1	DECODER (0)
0	0	1	0	0	0	0	0	0	1	0	
0	1	0	0	0	0	0	0	1	0	0	
0	1	1	0	0	0	0	1	0	0	0	
1	0	0	0	0	0	1	0	0	0	0	DECODER (1)
1	0	1	0	0	1	0	0	0	0	0	
1	1	0	0	1	0	0	0	0	0	0	
1	1	1	1	0	0	0	0	0	0	0	

ربط دارات فاك الترميز

مثال: ربط وحدتي فاك ترميز من نوع 2 إلى 4 لبناء فاك ترميز من 3 إلى 8



A2	A1	A0	O	
0	0	0	O0	DECODER (0)
0	0	1	O1	
0	1	0	O2	
0	1	1	O3	
1	0	0	O4	DECODER (1)
1	0	1	O5	
1	1	0	O6	
1	1	1	O7	

ربط دارات فاك الترميز

مثال: ربط وحدات فاك ترميز من نوع 2 إلى 4 لبناء فاك ترميز من 4 إلى 16

A3	A2	A1	A0	O
0	0	0	0	O0
0	0	0	1	O1
0	0	1	0	O2
0	0	1	1	O3
0	1	0	0	O4
0	1	0	1	O5
0	1	1	0	O6
0	1	1	1	O7
1	0	0	0	O8
1	0	0	1	O9
1	0	1	0	O10
1	0	1	1	O11
1	1	0	0	O12
1	1	0	1	O13
1	1	1	0	O14
1	1	1	1	O15

DECODER (0)

DECODER (1)

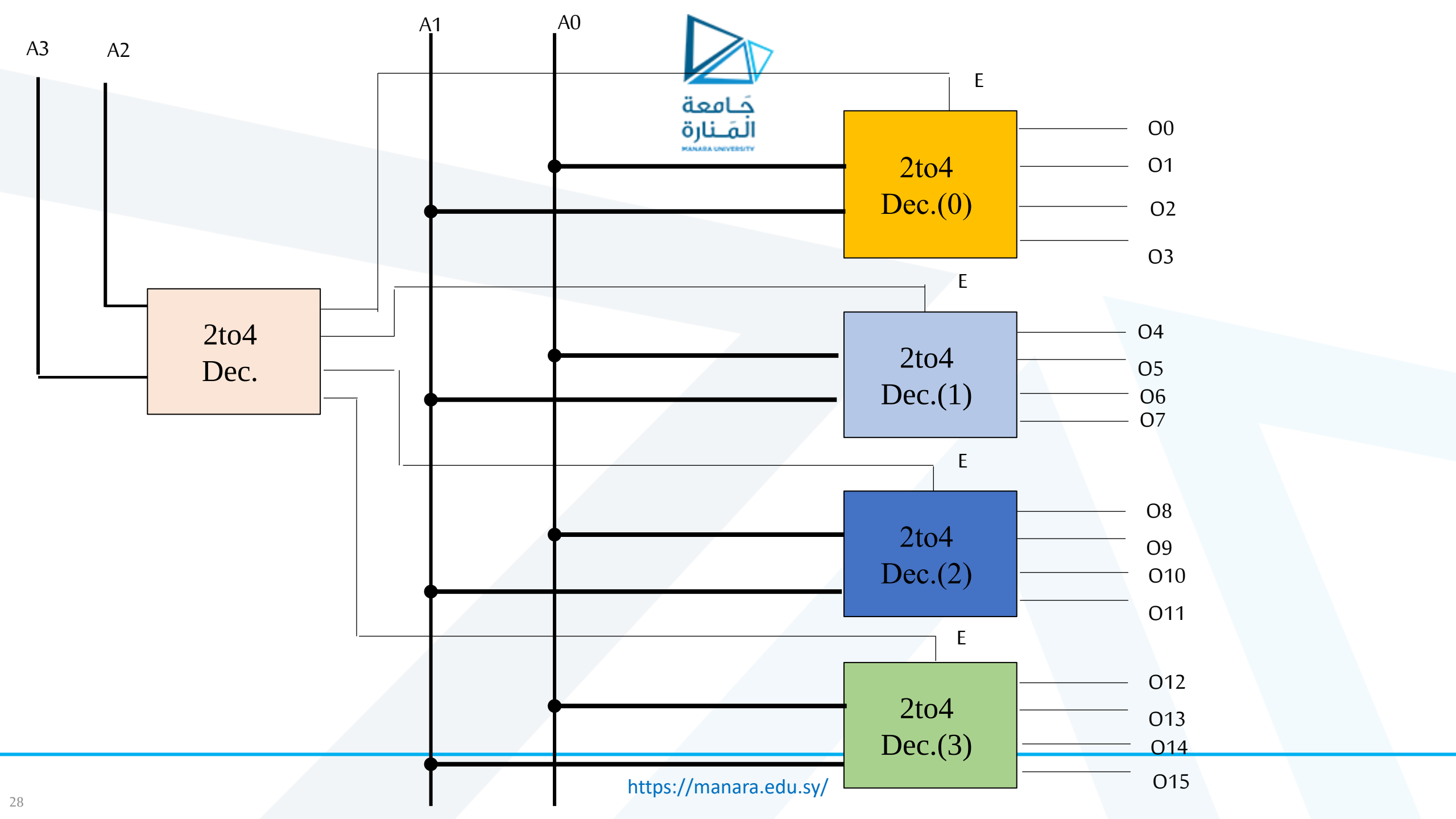
DECODER (2)

DECODER (3)

نلاحظ أن أطراف العنوان الدنيا A1,A0 مشتركة

أن أطراف العنوان العليا A2,A3 هي من تستخدم لتحديد أي وحدة هي النشطة

أي لدينا طرفي دخل لتحديد أي وحدة نشطة من 4 وحدات يمكن لتحقيق ذلك استخدام فاك ترميز من النوع 2 إلى 4


A3
A2
A1
A0
E
2to4
Dec.
2to4
Dec.(0)
O0
O1
O2
O3
E
2to4
Dec.(1)
O4
O5
O6
O7
E
2to4
Dec.(2)
O8
O9
O10
O11
E
2to4
Dec.(3)
O12
O13
O14
O15

وظائف المحاضرة السادسة

- وضح المخطط المنطقي و جدول الحقيقة، ومن ثم اكتب التعبيرات المنطقية ، و ارسم الدارة المنطقية لفاك ترميز من النوع 3to 8 Decoder
- وضح المخطط المنطقي و جدول الحقيقة، ومن ثم اكتب التعبيرات المنطقية ، و ارسم الدارة المنطقية لفاك ترميز من النوع 3to 8 Decoder with Enable
- وضح المخطط المنطقي و جدول الحقيقة، ومن ثم اكتب التعبيرات المنطقية ، و ارسم الدارة المنطقية لفاك ترميز من النوع بخرج نشط منخفض (3to 8 Decoder with Enable and Active Low Outputs)

- وضح كيفية ربط وحدات فاك ترميز من نوع 1 إلى 2 لبناءفاك ترميز من 3 إلى 8

جَامعة
المَنارة
MANARA UNIVERSITY

نهاية المحاضرة السادسة